

elektor

N.º 17
Octubre 1981

175 ptas.

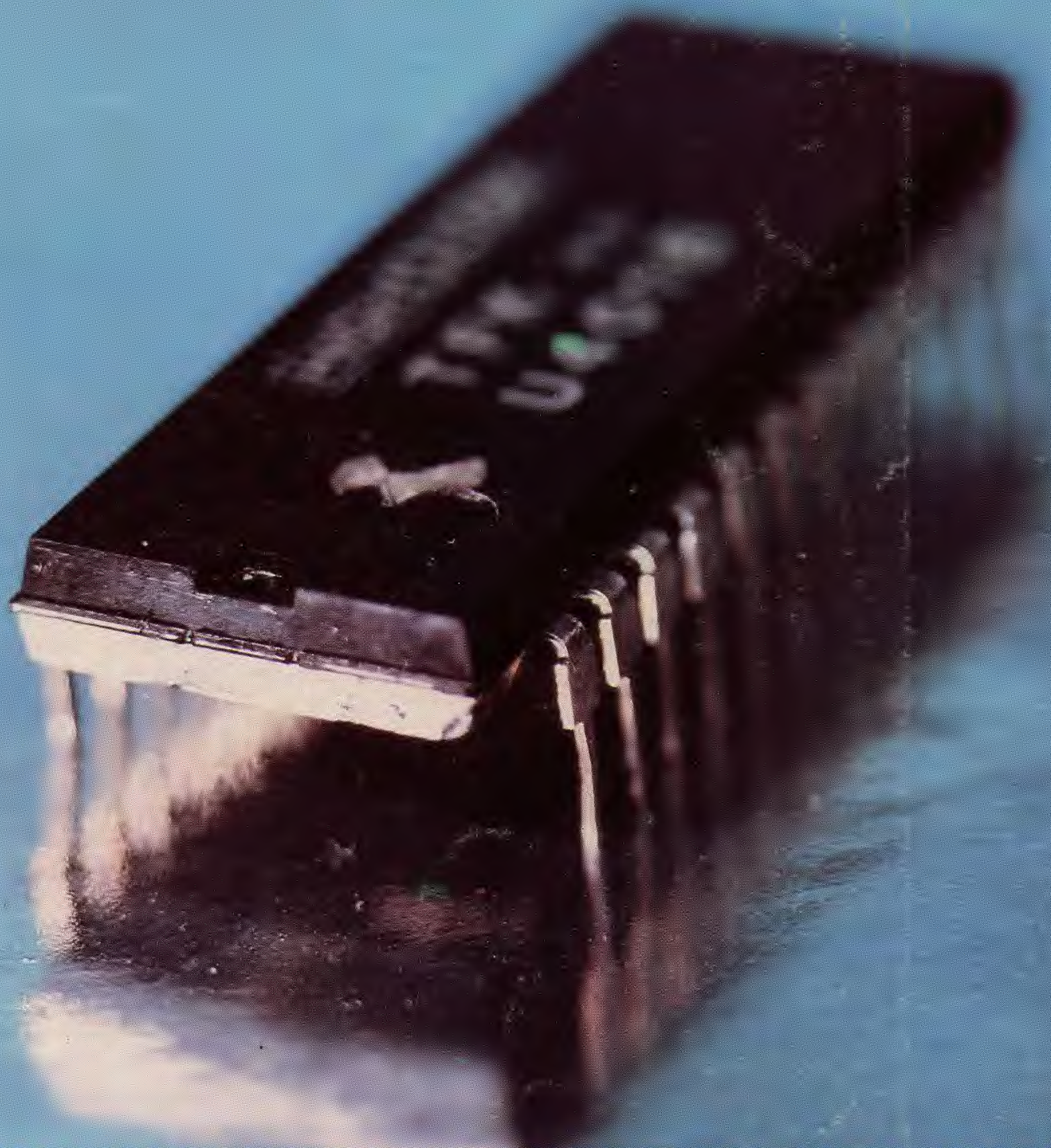
electrónica: técnica y ocio

INCLUYE SUPLEMENTO

Microprocesadores

de **16-Bits**

highcom



SISTEMA REDUCTOR DE RUIDO EN ALTA FIDELIDAD

selektor	10-01
Radar para invidentes	
high com	10-03
En este momento se dan todos los detalles necesarios para construir el sistema reductor de ruido High Com. Los dos modelos High Com suministrados a través del servicio EPS han sido montados y calibrados por Telefunken. En nuestro proyecto hemos incluido todos los extras necesarios para obtener un sistema de altas prestaciones. El reductor de ruido puede conectarse directamente entre el amplificador y el lector de cassette o magnetófono de cabina.	
códigos de barras	10-16
Después de leer este artículo Vd. sabrá todo lo esencial sobre esta moderna criptografía.	
analizador lógico (2)	10-20
El mes pasado explicamos los principios básicos del analizador lógico. En este artículo ofrecemos los circuitos completos del analizador lógico propiamente dicho, el cursor y la fuente de alimentación.	
interfase para el junior computer (y 2)	10-24
Construir la tarjeta de interface del junior computer no es demasiado complicado si se tienen en cuenta los consejos que se dan en este artículo y que son fruto de nuestra experiencia.	
imitador electrónico	10-33
El montaje propuesto en este artículo permite generar casi cualquier sonido por extraño que sea. Desde el canto de los pájaros al disparo de un cañón pasando por el zumbido de una nave espacial y todo usando un solo circuito integrado.	
tarjeta de bus para microordenadores	10-40
mercado	E-11

SUPLEMENTO ESPECIAL:

Microprocesadores de 12 bits

En la actualidad los procesadores de 16 bits se integran en un solo circuito integrado. Las características de los sistemas realizados utilizando estos circuitos integrados son iguales o incluso superiores a las que ofrecen los modernos minicomputadores. En este suplemento ofrecemos a nuestros lectores una información sobre las características más importantes de los diferentes modelos así como una discusión de los pros y contras de cada uno.

sumario

SUMMAR

SUMMA

SUM

SU



Redacción, Administración y Suscripciones:

Edita:

Presidente:

Director:

Redactor jefe de la edición internacional:

Cuerpo de redacción:

Colaboradores:

Publicidad

Impresión:

Contabilidad:

Suscripciones:

Villanueva, 19, 1.º

Teléf. 276 08 23. Madrid-1

Ingelek, S.A.

Ernesto Medina Muñoz

Antonio M. Ferrer Abelló

Paul Holmes

Redactores técnicos:

J. Barendrecht, G. H. K. Dam,

E. Krempelsauer,

A. Nachtmann, G. Nachbar,

K. S. M. Walraven

J. Ignacio Alegría,

Miguel Maroto

Jefe de publicidad, Jorge Oviedo

Villanueva, 19. Teléf. 435 94 15. Madrid-1

Fernando Yunta.

Recoletos, 1. Teléf. 276 12 07. Madrid-1

José Suárez

Villarroel, 191. Teléf. 239 18 58. Barcelona-36

Gráficas ELICA. Boyer, 5.

Madrid-32

María Antonia Buitrago

Inmaculada de la Torre

	1980 (6 núms.)	1981 (11 núms.)
España	1.120 Ptas.	1.800 Ptas.
Extranjero (correo de superficie)	1.620	2.600
Extranjero (correo aéreo)	2.120	3.300
Precio ejemplar sencillo	160	175
Precio ejemplar doble	320	350
Ejemplares atrasados	Precio de portada	

En 1981 la revista Elektor tendrá carácter mensual, publicándose 10 números sencillos y uno doble correspondiente a julio/agosto.

Depósito legal: GU. 3-1980

ISSN 0211-397X

DERECHOS DE REPRODUCCION

Elektuur B. V. 6190 AB Beek (L). Holanda.

Elektor Verlag GmbH, 5.133. Gangelt. R. F. de Alemania.

Elektor Publishers Ltd. Canterbury CT1 1PE, Kent, Inglaterra.

Elektor Sarl BP 53; 59270 Bailleul, Francia.

Elektor, Via dei Lavoratori, 125. 20092 Cinisello B, Italia.

DERECHOS DE AUTOR

La protección de los derechos de autor se extiende no sólo al contenido redaccional de Elektor, sino también a las ilustraciones y a los circuitos impresos, incluido su diseño, que en ella se reproducen.

Los circuitos y esquemas publicados en Elektor, sólo pueden ser realizados para usos privados o científicos, pero no comerciales.

La utilización de los esquemas no supone ninguna responsabilidad por parte de la sociedad editora.

La sociedad editora no devolverá los artículos que no haya solicitado o aceptado para su publicación.

Si la sociedad editora acepta la publicación de un artículo que le ha sido enviado, tendrá el derecho de modificarlo o hacerlo modificar por su cuenta. La sociedad tiene también el derecho de traducir o de hacer traducir un artículo y de utilizarlo para sus otras ediciones y actividades, pagando por ello según la tarifa que tenga en uso.

Algunos artículos, dispositivos, componentes, etcétera, descritos en esta revista pueden estar patentados. La sociedad editora no acepta ninguna responsabilidad por no mencionar esta protección o cualquier otra.

CORRESPONDENCIA

Para facilitar la labor de administración deberá mencionarse en la esquina superior izquierda del sobre la sigla que corresponda:

CT	Consulta técnica	S	Suscripciones
DR	Director	RA	Revistas atrasadas
CD	Cambio de dirección	ESS	Servicio de Software
EPS	Circuitos impresos	P	Publicidad
SC	Servicio comercial	SLE	Servicio Libros de Elektor

Todas las cartas dirigidas a consulta técnica deberán incluir un sobre de respuesta, franqueado y con el nombre y dirección del consultante. En caso contrario no se atenderá la consulta.

Copyright © 1981. Uitgeversmaatschappij Elektuur B. V. (Beek, Nederland).

Prohibida la reproducción total o parcial, aún citando su procedencia, de los dibujos, fotografías, proyectos y los circuitos impresos, publicados en Elektor.

¿Qué es un TUN?
¿Qué es un 10 n?
¿Qué es el EPS?
¿Qué es el servicio CT?
¿Qué es el duende de Elektor?

Tipos de semiconductores

A menudo, existen un gran número de transistores y diodos con denominaciones diferentes, pero con características similares. Debido a ello, Elektor utiliza, para designarlos, una denominación abreviada.

• Cuando se indica 741 se entiende que se hace referencia a: μ A 741, LM 741, MC 641, MIC 741, RM 741, SN 7241, etcétera.

• TUP o TUN (Transistor universal de tipo PNP o NPN, respectivamente) representa a todo transistor de silicio, de baja frecuencia, con las siguientes características:

U_{CEO} máx.	20 V
I_C máx.	100 mA
h_{FE} mín.	100
P_{tot} máx.	100 mW
f_T mín.	100 MHz

Algunos de los tipos TUN son: las familias BC107, BC108 y BC109; 2N3856A; 2N3859; 2N3860; 2N3904; 2N3947; 2N4124.

Algunos de los tipos TUP son: las familias BC177 y BC178 y el BC179; 2N2412; 2N3251; 2N3906; 2N4126; 2N4291.

• DUS y DUG (Diodo Universal de Silicio o de Germanio, respectivamente), representa a todo diodo de las siguientes características.

	DUS	DUG
U_R máx.	25 V	20 V
I_F máx.	100 mA	35 mA
I_R máx.	1 A	100 A
P_{tot} máx.	250 mW	250 mW
C_D máx.	5 pF	10 pF

Pertenecen al tipo DUS los siguientes: BA127, BA217, BA128, BA221, BA222, BA317, BA318, BAX13, BAY61, IN914, IN4148.

Y pertenecen al tipo DUG: OA85, OA91, OA95, AA116.

• Los tipos BC107B, BC237B, BC547B corresponde a versiones de mayor calidad dentro de una misma «familia». En general, pueden ser sustituidos por cualquier otro miembro de la misma familia.

Familias BC107 (-8, -9)

BC107 (-8, -9), BC147 (-8, -9), BC207 (-8, -9), BC237 (-8, -9), BC317 (-8, -9), BC347 (-8, -9), BC547 (-8, -9), BC171 (-2, -3), BC182 (-3, -4), BC282 (-3, -4), BC437 (-8, -9), BC414

Familias BC177 (-8, -9)

BC177 (-8, -9), BC157 (-8, -9), BC204 (-5, -6), BC307 (-8, -9), BC320 (-1, -2), BC350 (-1, -2), BC557 (-8, -9), BC251 (-2, -3), BC212 (-3, -4), BC512 (-3, -4), BC261 (-2, -3), BC416

Valores de resistencias y condensadores

En los valores de las resistencias y de los condensadores se omiten los ceros, siempre que ello es posible. La coma se sustituye por una de las siguientes abreviaturas:

p (pico)	= 10^{-12}
n (nano-)	= 10^{-9}
μ (micro-)	= 10^{-6}
m (mili-)	= 10^{-3}
k (kilo-)	= 10^3
M (mega-)	= 10^6
G (giga-)	= 10^9

Ejemplos:

— Valores de resistencia:

2k7 = 2700

470 = 470

Salvo indicación en contra, las resistencias empleadas en los esquemas son de carbón 1/4 W y 5% de tolerancia máxima.

— Valores de capacidades:

4p7 = 4,7 pF = 0,00000000047F

10 = 0,01 μ F = 10^{-8} F

El valor de la tensión de los condensadores no electrolíticos se supone, por lo menos, de 60V; como norma de seguridad conviene que ese valor sea siempre igual o superior al doble de la tensión de alimentación.

Puntos de medida

Salvo indicación en contra, las tensiones indicadas deben medirse con un voltímetro de, al menos, 20 K Ω /V de resistencia interna.

Tensiones de corriente alterna

Siempre se considera para los diseños, tensión senoidal de 220 V/50 Hz.

“U” en vez de “V”

Se emplea el símbolo internacional “U” para indicar tensión; en lugar del símbolo ambiguo “V”, que se reserva para indicar voltios.

Ejemplo: se emplea $U_b = 10$ V, en vez de $V_b = 10$ V.

Servicios ELEKTOR para los lectores

Circuitos impresos:

La mayoría de las realizaciones Elektor van acompañadas de un modelo de circuito impreso. Muchos de ellos se pueden suministrar taladrados y preparados para el montaje.

Cada mes Elektor publica la lista de los circuitos impresos disponibles, bajo la denominación EPS (Elektor Print Service).

Consultas técnicas:

Cualquier lector puede consultar a la revista cuestiones relacionadas con los circuitos publicados. Las cartas que contengan consultas técnicas deben llevar en el sobre las siglas CT e incluir un sobre para la respuesta, franqueado y con la dirección del consultante.

IMPORTANTE: No se atenderán aquellas consultas que impliquen una modificación importante o un nuevo diseño.

El duende de Elektor:

Toda modificación importante, corrección, mejora, etc., de las realizaciones de Elektor se incluirá en este apartado.

Cambio de dirección:

Debe advertirse con 6 semanas de antelación.

Tarifa publicitaria (nacional o internacional)

Puede obtenerse mediante petición a la dirección de la revista.

Como es sabido por todo el mundo, los investigadores de audio no cesan en su actividad. Prueba de ello es la incesante aparición de nuevos productos en el mercado, tentando nuestro gusto y sobre todo nuestra economía.

Parece ser que una de las metas que se han impuesto los fabricantes de equipos de alta fidelidad es obtener una reproducción sonora cada vez más perfecta, mejorando continuamente las técnicas e investigando nuevas vías. En lo que se refiere a los grabadores de casete, es innegable que la firma Telefunken ha introducido una mejora importante al presentar el sistema de reducción de ruido HIGH COM (versión comercial del sistema profesional Telcom (4). Las excepcionales características de este sistema hacen que cada vez sea mayor el número de equipos provistos del HIGH COM.

Este circuito es igualmente interesante para los entusiastas de la electrónica, ya que todos los componentes activos (normalmente

Características técnicas del HIGH COM

Gama de frecuencias	20 . . . 18000 Hz (+0, -3 dB)
Distorsión:	0,2% à 1 kHz
Relación señal/ruido:	80 dB (entrada DIN)
	85 dB (entrada de la clavija)
Atenuación de ruido a:	à 100 Hz: 15 dB
a	à 3 kHz: 20 dB
a	à 15 kHz: 25 dB
	DIN-A: 20 dB
Sensibilidad de las entradas	
grabación DIN:	0,6 mV en 6 kΩ
grabación línea:	200 mV en 25 kΩ
reproducción DIN:	130 mV en 70 kΩ
reproducción línea:	200 mV en 100 kΩ
Sensibilidad de salidas	
grabación DIN:	1 mV/kΩ
grabación línea:	600 mV (impedancia de salida 5k6)
reproducción DIN y línea:	0 - 1,5 V (impedancia de salida 5k6)

High Com

y el ruido... desapareció

Una vez digeridos los conocimientos expuestos en el artículo del mes pasado respecto a los sistemas reductores de ruido, estamos en condiciones de abordar la realización práctica de un reductor de ruido de excelente calidad, como es el HIGH COM. El compresor-expansor propuesto por Elektor está basado en dos circuitos integrados, fabricados por Telefunken. Nuestro montaje comprende además un generador interno de referencia y un indicador de valores de cresta mediante diodos LED. Este reductor de ruido está especialmente diseñado para los magnetófonos de cassette, sin embargo hace las mismas maravillas con los magnetófonos de bobina; en resumen, sea cual sea el aparato, se obtiene una mejora de la relación señal/ruido verdaderamente asombrosa.

bastante difíciles de localizar) se encuentran en el interior de un solo circuito integrado, el U401BR, lo cual facilita enormemente la realización práctica del circuito. Solo queda un problema: ¿cómo localizar dicho integrado? Este problema es realmente arduo, pues solamente tienen acceso a él los poseedores de la licencia otorgada por Telefunken. En otras palabras, es imposible obtenerlo en las tiendas de electrónica, donde normalmente se compran los demás componentes. Elektor ha solucionado este «pequeño problema» tras la firma de un acuerdo con Telefunken, gracias al cual se ponen a disposición de los lectores de Elektor unos módulos calibrados y ajustados que incluyen el citado integrado. Por otra parte, esto evita parte del proceso —delicado— de puesta a punto. Los módulos deben venderse obligatoriamente junto con el circuito impreso del compresor-expansor propuesto por Elektor.

Nuestro compresor-expansor está basado en el prototipo desarrollado y probado por Telefunken, al que obviamente no se le ha introducido ninguna mejora. Simplemente nos hemos limitado a poner a punto algunas de nuestras ideas en lo que concierne a la interconexión entre el amplificador, el lector de casete y al sistema compresor-expansor. Por ejemplo, hemos utilizado interruptores electrónicos en los subconjuntos de reproducción y grabación, con obje-

to de evitar los cables blindados. Por otra parte, hemos dotado a nuestro circuito de un sencillo oscilador de referencia que nos permitiera ajustar los niveles de señal entre el compresor-expansor y el magnetófono. Para terminar le hemos añadido un indicador de valores de cresta que sustituirá a los Vu-metros del magnetófono cuando el HIGH COM se encuentre en funcionamiento. Pero conviene que, antes de abordar la descripción de los esquemas, refresquemos nuestra memoria con algunas de las explicaciones dadas en el artículo anterior.

Un poco de teoría

El margen dinámico disponible en un grabador de cassette está netamente limitada por 2 parámetros: el límite superior se debe a la dinámica máxima admisible por la cinta, mientras que el límite inferior está en función del ruido característico de las cintas magnéticas.

Si se desea grabar una señal con un margen dinámico superior al de la cinta, los picos quedarán inevitablemente recortados, mientras que las señales más débiles quedarán disimuladas por el ruido de fondo propio de las cintas magnéticas. Esto puede evitarse comprimiendo la señal antes de realizar la grabación, es decir, disminuyendo

el margen dinámico durante la grabación, y aumentándolo durante el proceso de reproducción, con el fin de volver a su valor inicial. Esto nos permitirá que «sobrevivan» las señales más débiles durante el proceso de reproducción. El umbral superior se ajustará con la ayuda de un medidor de señales de pico, para evitar así el recorte de la señal. En cualquier caso, este proceso aumenta el margen dinámico de la señal (de lo cual están bastante necesitados muchos reproductores de casete que actualmente se venden en el mercado).

Al igual que la mayoría de los sistemas reductores de ruido, el HIGH COM utiliza la técnica de la expansión-compresión.

Veamos a continuación los principios teóricos en los que se basa el HIGH COM. En la figura 1 se muestra el esquema sinóptico (simplificado) de un compresor-expansor. Los bloques A y B representan amplificadores controlados por tensión, cuya función de transferencia viene definida por las fórmulas siguientes:

$$A(U_2) = \frac{U_2}{U_1}$$

$$B(U_3) = \frac{U_4}{U_3}$$

Como puede apreciarse, la función de transferencia del amplificador A viene de-

terminada por su tensión de salida, mientras que la del amplificador B se determina mediante la tensión de entrada. Si se desea obtener una reproducción fiel, es necesario que se verifique la igualdad $U_1 = U_4$. Esto mismo puede escribirse de la forma siguiente: $B(U_3) = A^{-1}(U_2)$. En otras palabras, la función de transferencia del expansor debe ser la inversa de la función de transferencia del compresor. Y aquí es donde comienzan los problemas, ¿qué hacer para conseguir este comportamiento «recíproco»? Felizmente, en el mercado existen un gran número de amplificadores operacionales que nos facilitarán enormemente la labor. Si en el bucle de realimentación de un amplificador intercalamos el circuito expansor, tal y como se muestra en el último dibujo de la figura 1, obtendremos la función de transferencia siguiente:

$$A = \frac{A_o}{1 + A_o B} \quad \frac{1}{\frac{1}{A_o} + B}$$

Siendo A_o la ganancia en el bucle abierto del amplificador operacional y B la función de transferencia del expansor. Si admitimos que la ganancia en bucle abierto del amplificador operacional es infinita significa que la función de transferencia obtenida es del tipo $A = 1/B$ (que precisamente es lo que se andaba buscando). En la práctica, la ganancia en bucle abierto de un buen amplificador operacional es tan elevada, que puede considerarse como verdadera la función de transferencia ideal $A = 1/B$. La figura 2 nos muestra un circuito con varios amplificadores conectados en cascada, tal como sucede en el sistema HIGH COM y en el sistema profesional Telcom (4). En el Telcom se emplean tres VCA (amplificadores controlados por tensión), mientras que el HIGH COM sólo emplea dos. Las características de estos amplificadores son idénticas.

La señal de salida U_3 del tercer amplificador se transforma (mediante un rectificador) en una señal de control, que gobierna a todos los amplificadores. La ganancia A de los amplificadores se ajusta de modo que la tensión de salida U_3 se mantenga constante. Esto evita que el circuito se vea de alguna manera afectado por el funcionamiento del rectificador. A la entrada de los restantes amplificadores se encuentra una señal perfectamente definida, cuya característica principal es poseer un factor de compresión constante. Dicho factor de compresión es función del número de amplificadores conectados en cascada, y de la posición del amplificador del que se toma la señal. La figura 2 muestra también las características de salida trasladadas a una escala logarítmica, en la que con satisfacción observamos la linealidad de todas las respuestas. En la configuración representada se emplean tres amplificadores. La señal de entrada se comprime con un factor 3 (mediante el amplificador Amp1). Así, pues, si el margen dinámico de la señal de entrada es de 90 dB, éste se verá reducido a 60 dB (característica U_2). El funcionamiento del expansor es idéntico al del compresor, sólo que el proceso tiene lugar a la inversa.

1

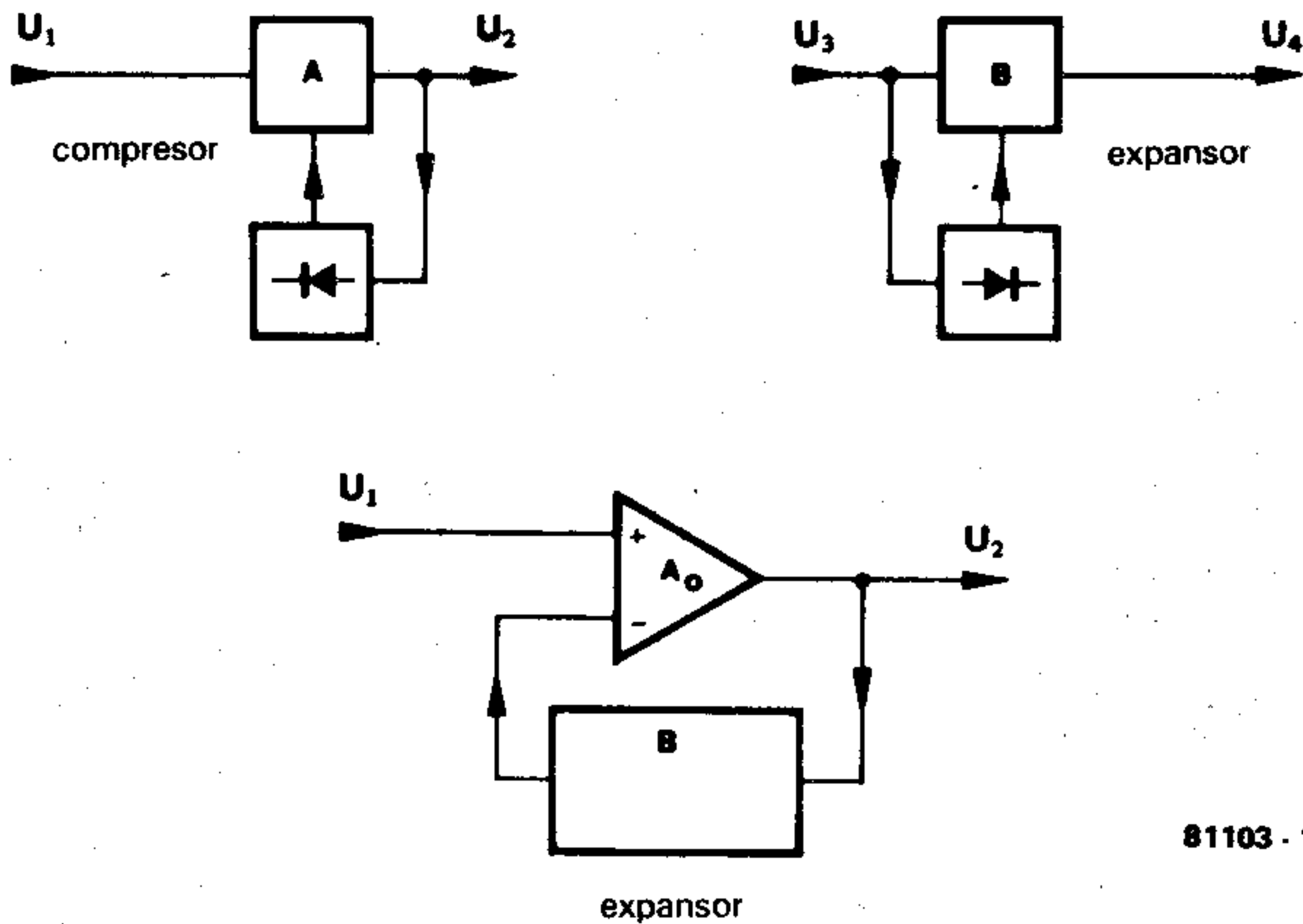


Figura 1. Esquema sinóptico del compresor-expansor. La tercera figura muestra cómo realizar un compresor, intercalando un circuito expansor en el bucle de realimentación de un amplificador operacional (A_o).

2

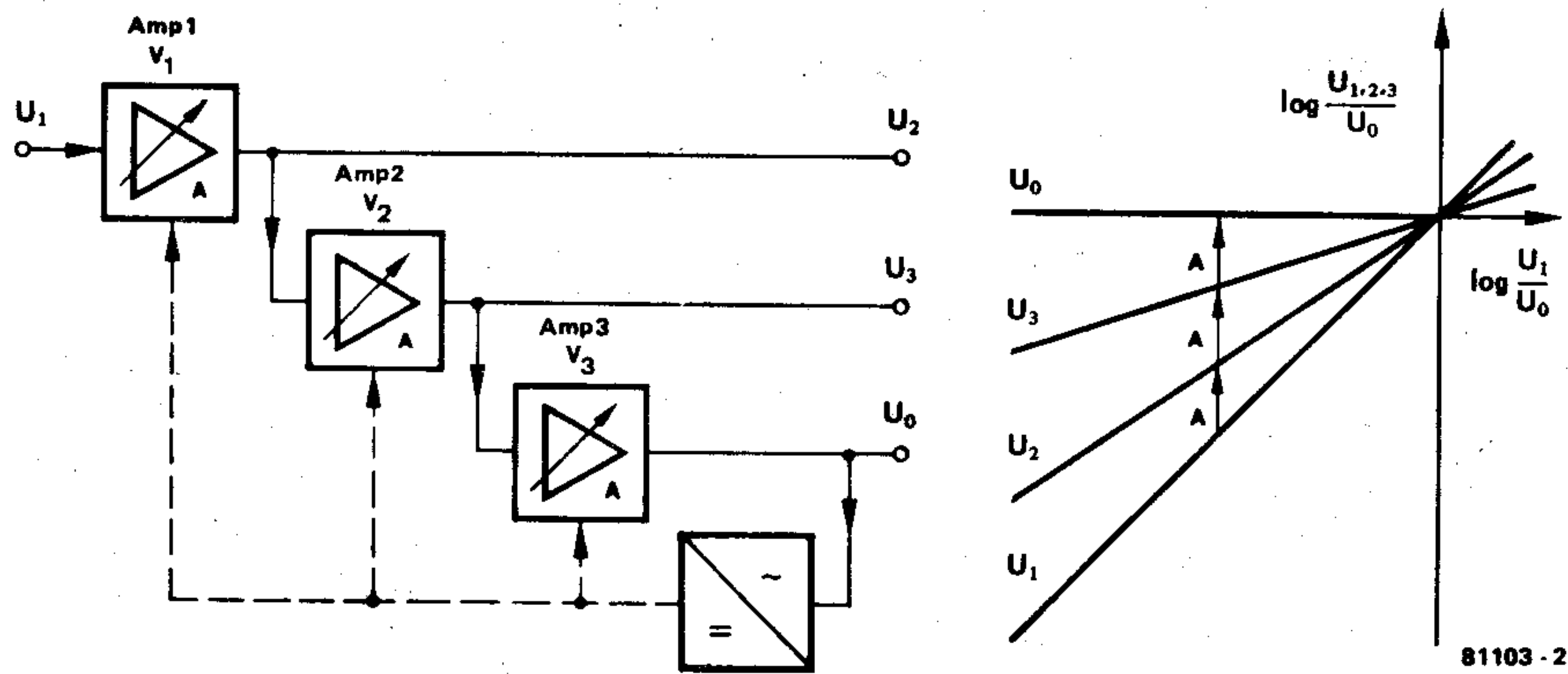


Figura 2. Montaje en cascada de tres amplificadores controlados por tensión con su rectificador; a la derecha, se muestran las curvas características correspondientes.

3

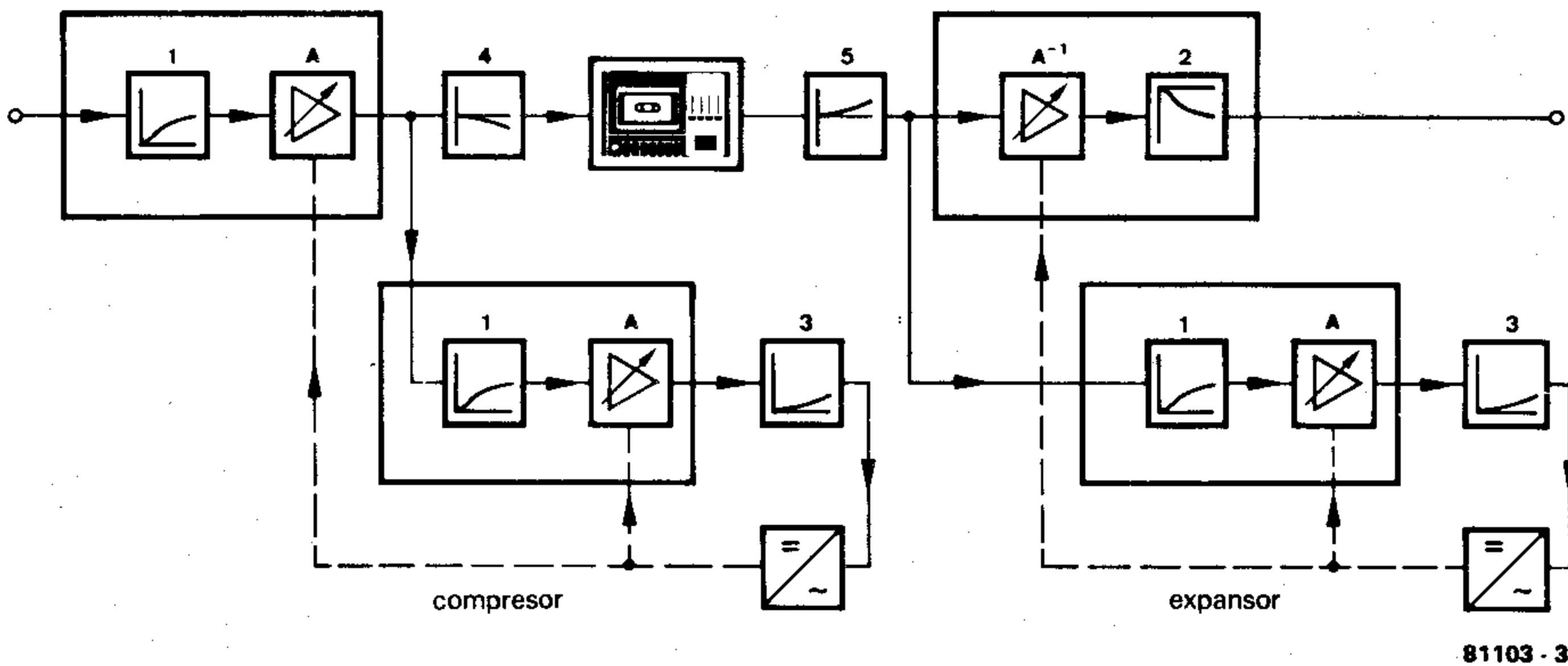


Figura 3. Esquema sinóptico del compresor expansor HIGH COM.

amplificador B y del filtro RC, que se encuentra conectado entre las patillas 16 y 17. A su lado, las resistencias R8, R9, el condensador C9 y el amplificador D forman un filtro activo paso-bajo (parte 2 de la figura 3). la ganancia de esta etapa de filtro se ajusta mediante un potenciómetro controlado electrónicamente, que se encuentra conectado entre las patillas 16 y 17. Durante el proceso de reproducción, el conjunto de componentes R17, R18, C13, C14 y C16 proporcionan la preacentuación citada anteriormente (bloque 5 de la figura 3). Este subconjunto se ha ajustado de forma que entre las patillas 14 y 10 se tenga una ganancia unitaria de la señal, cuando la resistencia entre las patillas 16 y 17 alcance un valor de 3K. Los condensadores C11 y C15 tienen la misión de evitar las fluctuaciones causadas por las variaciones de las resistencias de control (ajuste de los amplificadores).

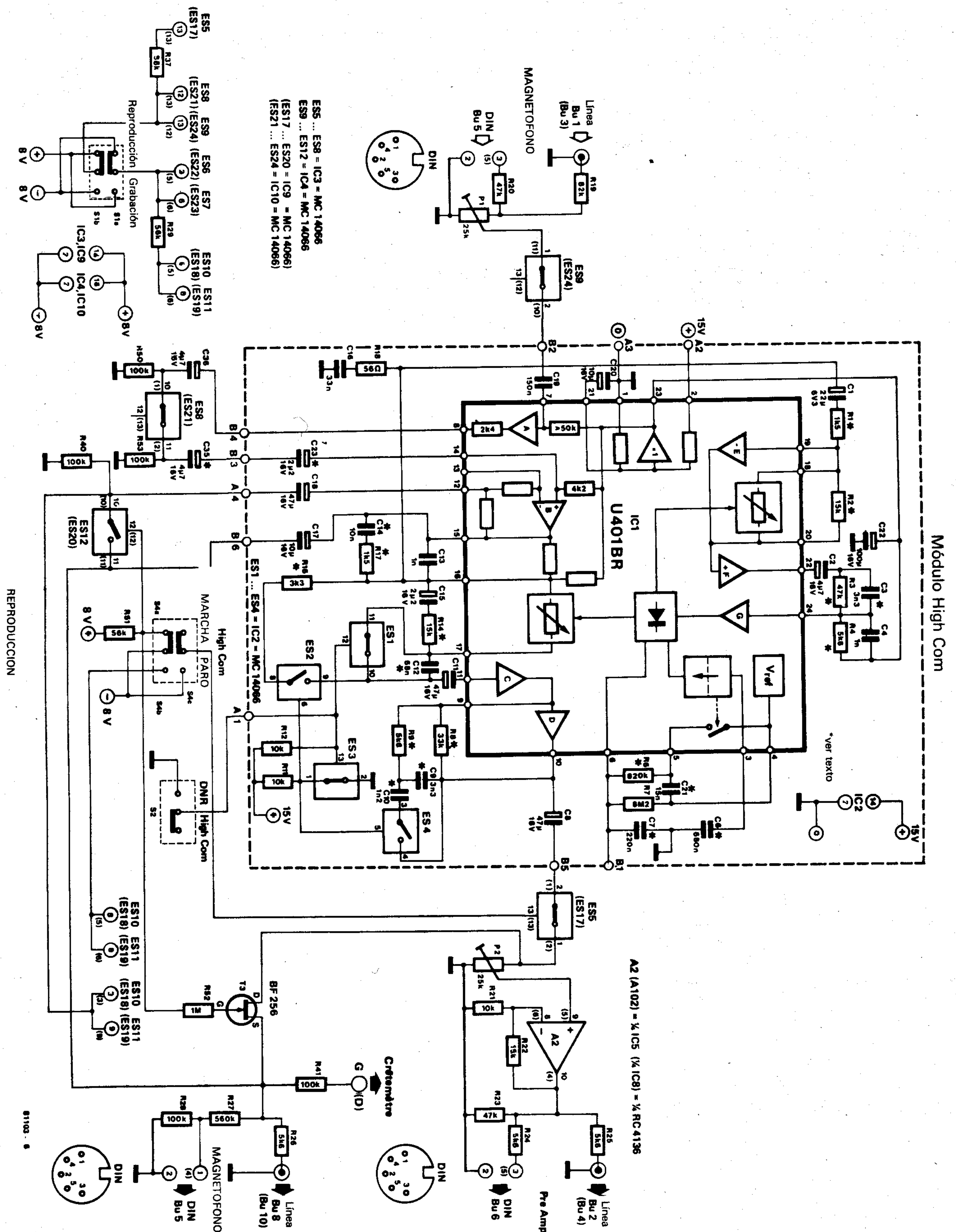


Figura 6. Circuito del HIGH COM en la posición REPRODUCCION (play). Los números de las patillas hacen referencia al canal izquierdo. Los números entre paréntesis pertenecen al canal derecho.

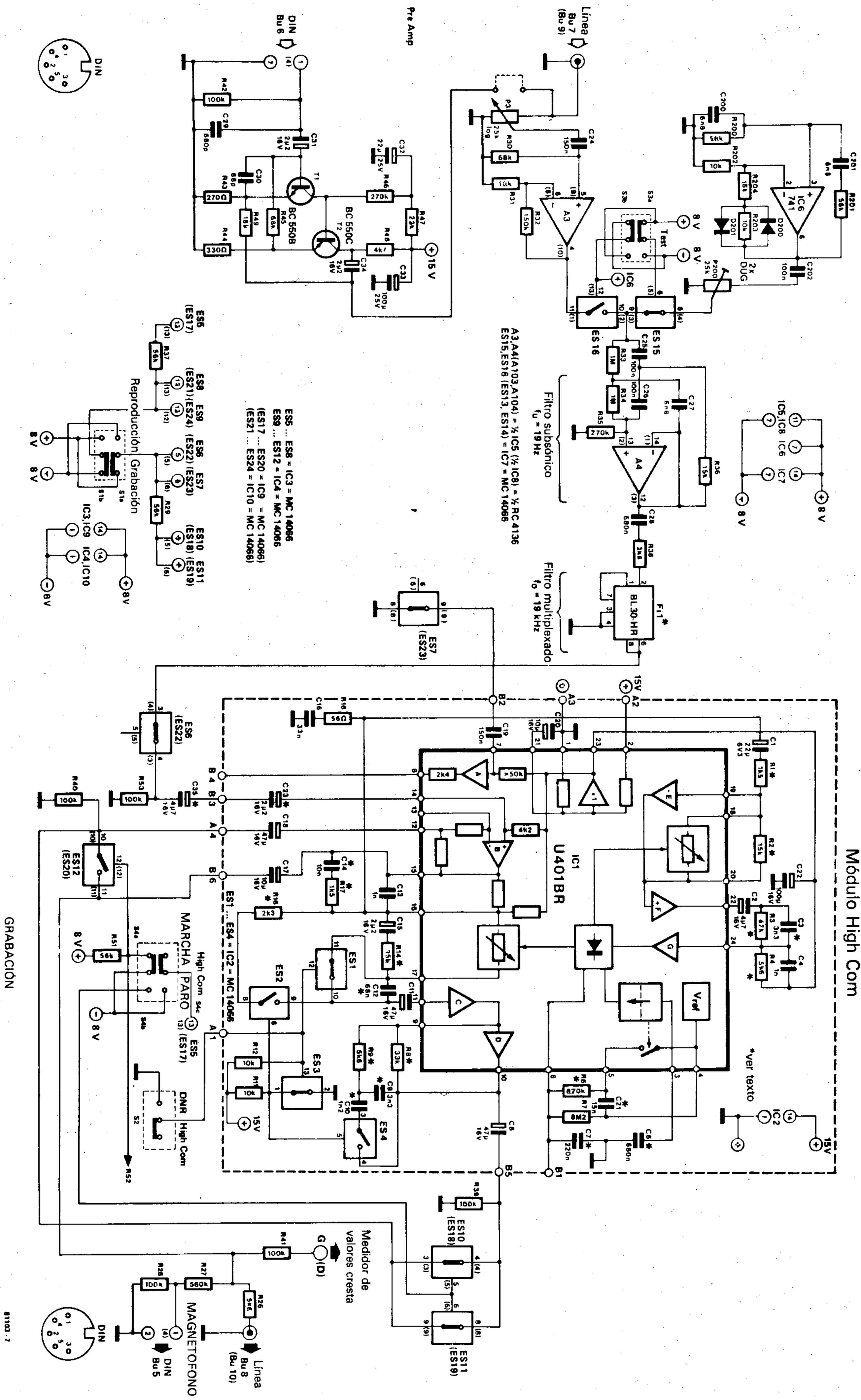


Figura 7. Circuito teórico del HIGH COM en posición GRABACION (record). la parte de circuito encerrada en la línea de trazos representa el módulo enchufable HIGH COM.

Tensión de control

La tensión del control se extrae de la señal de salida (patilla 16). Dicha señal se envía a los amplificadores E y F, a través de C1 y R1. La ganancia del amplificador E viene determinada por la relación entre R1 y el montaje paralelo de R2 con el segundo potenciómetro electrónico integrado (patillas 18 y 20). Cuando la resistencia del potenciómetro disminuye, la ganancia del amplificador E sigue el mismo comportamiento; esto significa que el amplificador E trabaja a la inversa que el amplificador C.

Por otra parte, el amplificador operacional F multiplica la señal por el factor 10. La salida (patilla 22) está conectada al amplificador rectificador G a través de un filtro paso-alto (combinación de los bloques 1 y 3 de la figura 3).

El rectificador

Este rectificador trabaja de forma alternativa, y posee un umbral de funcionamiento perfectamente determinado. Cuando la tensión presente en la patilla 24 difiere más de +70 mV de la tensión en la patilla 23, entra en funcionamiento una fuente de corriente conectada a la patilla 6. La corriente suministrada por dicha fuente es proporcional al exceso de tensión (en la patilla 24). La corriente máxima que puede suministrar dicha fuente son 2,5 mA. La misión de la fuente de corriente es descargar el condensador C7, con lo cual la tensión presente en la patilla 6 sufre una variación que puede oscilar entre 8V y 11,5V. Por otra parte, C7 recibe una corriente de carga procedente de una fuente de referencia (patilla 4, $U_{ref} = 6V$) a través de las resistencias R(y R7. La tensión en la patilla 6 alcanzará un estado de equilibrio cuando el nivel de la corriente de descarga sea igual al nivel de la corriente de carga. Esto significa que en la posición de equilibrio, el valor de la corriente de ajuste es independiente de la tensión que aparece en la patilla 24.

En lo que concierne al circuito completo, la tensión de control se determina mediante la tensión de entrada del expansor y la tensión de salida del compresor (dando por hecho que estas dos funciones quedan determinadas por la relación entre la ganancia del amplificador E y la tensión constante presente en la patilla 24).

La ganancia del amplificador E viene determinada por la posición del segundo potenciómetro integrado (conectado entre las patillas 18 y 20); dicho potenciómetro está controlado a su vez por la tensión de control. Esto significa que la tensión de control depende del nivel de entrada del circuito, a pesar de la tensión constante que aparece en la entrada del rectificador. Los amplificadores C y E poseen un margen de la tensión de control de 30 dB.

Cuando la tensión de entrada del circuito aumenta, se reduce la constante de tiempo del rectificador. Dicho parámetro viene determinado por el valor del condensador C7 y la corriente máxima que puede suministrar la fuente de corriente (patilla 6). Con los valores indicados en el circuito se obtendrá una constante de tiempo de 0,3 ms (cuando la tensión de entrada varíe desde 0 al valor máximo). C7, R6 y R7 determinan el tiempo de caída de la tensión de

control. Si se desea un buen funcionamiento deberá emplearse una constante de tiempo reducida, sin embargo, esta medida puede provocar distorsiones en las señales de baja frecuencia. Debido a esto, se ha añadido al circuito un multivibrador monoestable (MMV) que tiene la misión de proporcionar un retardo en la respuesta del rectificador. En reposo, las patillas 4 y 5 se encuentran conectadas internamente. Cada vez que la señal sobrepasa el umbral del rectificador, el multivibrador se dispara y se abre el contacto establecido entre las patillas 4 y 5. De esta forma, el tiempo de caída queda determinado por C7 y R7. Cuando la señal de entrada cae abruptamente, las resistencias R6 y R7 se ponen en paralelo, con lo cual se disminuye el tiempo de caída. Si la duración de la señal es aún más corta que el impulso del multivibrador, C21 se encarga de reducir aún más el tiempo de caída.

El compresor

Para utilizar el circuito integrado U401DR como compresor, no es necesario realizar demasiados cambios (ver figura 7). Para conseguir que dicho circuito trabaje como compresor bastará con intercalar el bloque de expansión (patillas 15 y 10) en el bucle de realimentación del amplificador B. Cuando la impedancia en la patilla 12 es suficientemente baja, la resistencia interna de realimentación entre las patillas 12 y 15 no tiene ningún efecto sobre la ganancia del amplificador B. Este fenómeno tendrá lugar siempre y cuando el valor de C8 y C18 sea relativamente elevado.

Con estas últimas explicaciones terminamos el breve repaso al circuito integrado del HIGH COM y a sus componentes asociados. La parte del circuito que queda en el interior de la línea de trazos (figuras 6 y 7) está montada sobre otro circuito impreso, que se conecta a la placa principal mediante un conector plano. Esta parte del circuito comprende igualmente cuatro interruptores electrónicos de tecnología CMOS (ES1, 2, 3 y 4). Estos interruptores tienen la finalidad de introducir una resistencia (R16) y dos condensadores (C10 y C12) en el circuito, con lo cual podremos reproducir un casete grabado con el sistema Dolby. Esta forma de proceder no proporciona la verdadera expansión Dolby, sin embargo, el resultado es muy aceptable.

El esquema

Pocas cosas quedan por añadir a los circuitos integrados del HIGH COM y a sus componentes asociados (ver el interior de la línea de trazos) para completar el montaje de un excelente sistema reductor de ruido. Para facilitar las explicaciones y la comprensión del funcionamiento, se ha reproducido el esquema general dos veces: en la figura 6 el circuito está en la función de reproducción, mientras que en la figura 7 está en la función de grabación. En ambos casos el circuito integrado HIGH COM es el mismo. Con el fin de que el reductor pueda adaptarse a la mayoría de los equipos de casete, todas las entradas y salidas del circuito han sido previstas de forma que puedan hacerse tanto a través de conectores DIN, como de conectores de línea

(clavijas americanas). En cualquier caso, deberá elegirse entre uno u otro sistema de conexión pero, lógicamente, no pueden utilizarse a la vez.

Grabación

Durante el proceso de grabación (figura 7), la señal se introduce a través de los conectores de línea o DIN. Como el nivel de la señal de grabación a la salida del amplificador es tan sólo de algunos mV, será preciso intercalar una etapa amplificadora destinada a aumentar el nivel de la señal. Este amplificador está formado en torno a T1 y T2, y su ganancia es de aproximadamente 70. El potenciómetro P3 permite ajustar el nivel deseado durante la grabación, y es precisamente en este punto donde se hace la entrada de línea. El operacional A3 amplifica la señal 5 veces, antes de enviarla a un filtro paso-alto (a través del interruptor CMOS ES14). Este filtro está compuesto por un filtro pasabanda (A4 y sus componentes adjuntos) y un filtro pasivo de 6 dB/octava, que en conjunto forman un filtro subsónico cuya frecuencia de corte es de 19 Hz (con una pendiente de 24 dB/octava). Este circuito evita que las señales distorsionadas de baja frecuencia puedan afectar a los ajustes del HIGH COM. El filtro múltiplex BL30-HR (o HA) elimina la frecuencia piloto de 19 kHz que acompaña a las emisiones estereofónicas de frecuencia modulada (caso de utilizar esta fuente de señal). El interruptor ES6 transmite la señal al amplificador B del módulo HIGH COM. En este caso no se utiliza el amplificador A, pues durante el proceso de grabación la señal de entrada posee un nivel suficientemente elevado como para controlar directamente el amplificador B. En este caso, el circuito integrado IC1 funciona como compresor, debido a que el punto B5 se encuentra conectado al punto A4, mediante la conexión en paralelo de los interruptores ES10 y ES11. Debido a que la resistencia de contacto de los interruptores (cerrados) CMOS no es totalmente nula, se ha decidido conectar dos de ellos en paralelo, con el fin de disminuir al máximo la resistencia entre los puntos B5 y A4. La señal «comprimida» se encuentra disponible en el punto B6, desde donde se envía a la entrada del magnetófono (ya sea a través del conector DIN o por el colector de línea).

Nuestro montaje posee además un oscilador de referencia para facilitar los ajustes del reductor de ruido. Este generador está formado por el circuito integrado IC6 y sus componentes asociados (se trata de un oscilador en puente de Wien). Los diodos D200 y D201 se emplean para estabilizar la tensión de salida del oscilador de referencia. El interruptor S3 nos permitirá elegir entre la señal del magnetófono o la del oscilador de referencia (400 Hz.). Más adelante volveremos sobre este tema.

Reproducción

La figura 6 muestra el circuito durante el proceso de reproducción. Como puede verse, el circuito queda netamente simplificado si lo comparamos con el de grabación. La salida del magnetófono se conecta a través de las tomas DIN o línea. Tras haber

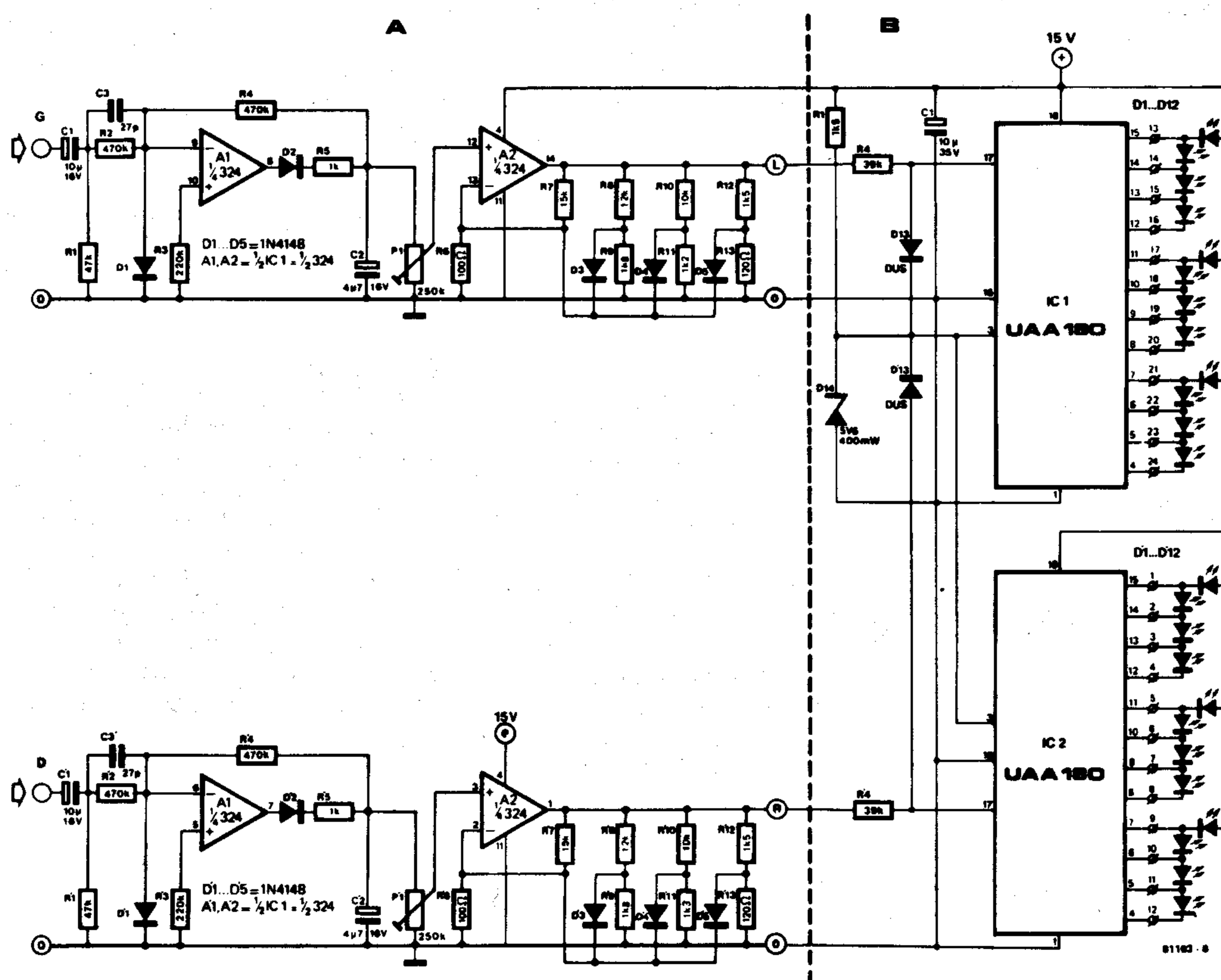


Figura 8. Circuito del indicador de valores de cresta. La parte A comprende el medidor de valores de cresta, y la parte B el indicador de diodos LED.

pasado por el potenciómetro ajustable P1 (que permite ajustar el nivel de reproducción), la señal llega al amplificador A. El interruptor ES8 conecta la salida del amplificador A a la entrada del amplificador B. En este caso el circuito integrado IC1 trabaja como expansor (B5 y A4 no están conectados). La señal de salida «expandida» aparece en el punto B5; tras haber pasado por el interruptor E5 y el potenciómetro P2 (que permite adaptar el nivel de salida al requerido por el amplificador de la cadena HIFI), la señal de salida llega al preamplificador tampón A2. A partir de este momento es posible enviar la señal al amplificador HIFI a través de uno de los conectores de entrada. En la parte inferior derecha del esquema se representan los conectores de salida magnetofón, que permiten la transferencia a un segundo magnetofón.

Ambos canales poseen un interruptor que permite eliminar el circuito reductor de ruido. Cuando se cierra el interruptor ES12, se cortocircuita la resistencia interna de realimentación del amplificador B; al mismo tiempo, los interruptores ES10 y ES11 quedan abiertos, con lo cual se interrumpe la conexión entre los puntos B5 y A4; en otras palabras, no se produce ni compresión ni expansión.

Durante el proceso de reproducción, el interruptor S2 permite escoger entre HIGH COM y DNR (este último proporciona un resultado comparable a la reproducción con sistema Dolby). De esta forma se

pueden reproducir casetes grabados con Dolby sin ningún problema. Aunque el interruptor S2 se ha representado en ambos esquemas (grabación y reproducción), hay que puntualizar que únicamente se utiliza durante la grabación.

El medidor de valores de cresta

La figura 8 nos muestra el esquema del medidor de valores de cresta, encargado de visualizar las evoluciones de la señal. Como recordarán algunos lectores, se trata del circuito publicado por Elektor en el número de marzo-abril de 1980, al que hemos introducido unas ligeras modificaciones con el fin de adaptarlo al circuito del HIGH COM. El montaje en torno al amplificador A1 se emplea para detectar los valores de cresta y así medir la dinámica de la señal de entrada. A2 trabaja como convertidor lineal/logarítmico, para proporcionar una indicación de nivel calibrada en dB. El circuito encargado de controlar los LEDs de la columna luminosa no es otro que el conocido integrado UAA180.

El potenciómetro P1 nos permitirá ajustar previamente la alimentación del circuito. La entrada del indicador de valores de cresta se conecta al punto B6 a través de la resistencia R41.

Alimentación

La alimentación del HIGH COM (figura 9)

se ha construido con la ayuda de reguladores de tensión integrados. Se trata de un sistema simple, pero eficaz. El circuito integrado del HIGH COM y el del medidor de valores de cresta se alimentan con una tensión de 15 V mientras que los amplificadores operacionales lo hacen con una tensión de $\pm 8V$. El diodo LED D5 se emplea como indicador de funcionamiento del circuito.

Construcción

la sensibilidad del indicador de amplitud. La Las figuras 10, 11, 12, 13 y 14 muestran los diferentes circuitos impresos necesarios para la construcción del HIGH COM. El montaje completo está constituido por una placa principal (figura 11) y dos circuitos enchufables (figura 10). A continuación tenemos el circuito medidor de valores de cresta (figuras 12 y 13), y para finalizar la placa de circuito impreso de la fuente de alimentación (figura 14). Los circuitos enchufables de la figura 10 contienen los circuitos integrados del HIGH COM y se suministran completamente montados y ajustados con el fin de evitar dificultades en la puesta a punto del circuito (no obstante más adelante se darán algunos consejos sobre este tema).

Comenzaremos el montaje con los circuitos que acabamos de enumerar. Seguidamente se instalarán en el interior de una caja de tamaño adecuado (¡pero sin efectuar

ninguna conexión entre ellos!). La interconexión de los módulos sólo se hará cuando todos los circuitos hayan sido debidamente comprobados. Igualmente se montarán en la caja los interruptores, el transformador de alimentación y los conectores de entrada y salida (estos componentes podrán ser cableados inmediatamente después de su montaje). No olvide hacer las conexiones de los interruptores tal y como aparecen en las figuras 6 y 7. Es inútil utilizar cable blindado, pues los interruptores son de tipo electrónico y funcionan con tensiones continuas.

El tipo de conector elegido para las entradas y salidas se deja al gusto del lector (DIN y/o línea). En los esquemas se da la disposición de las diferentes tomas de señal DIN para el canal izquierdo (los puntos de conexión del canal derecho aparecen indicados entre paréntesis). En total se necesitan dos conectores DIN y/o 8 conectores de línea.

La figura 15 muestra, a escala reducida por razones de espacio, un diseño para la carátula del montaje.

Veamos a continuación cómo se procede para efectuar la comprobación del circuito. Primero paso: ¿Funciona correctamente la alimentación? Para averiguarlo cerraremos el interruptor S5 y mediremos con un polímetro las tensiones de salida, que deben ser de +15V y +8V. Si no fuera así, es inútil continuar con la comprobación, es preciso antes que nada remediar este problema. Una vez obtenidas las tensiones de alimentación correctas, se procederá a la conexión de la fuente de alimentación con el resto del circuito (previamente se desconectará la tensión de red). En el paso siguiente se colocarán en sus zócalos los interruptores CMOS IC3, 4, 7, 9 y 10 (¡y sólo éstos!). Seguidamente se verificará el correcto funcionamiento de dichos interruptores colocando las puntas de prueba de un ohmímetro en las patillas de entrada y salida correspondientes a cada interruptor electrónico, tras lo cual se dará tensión al circuito y se actuarán los interruptores: según el caso, el ohmímetro deberá marcar 0 (circuito cerrado) e infinito (circuito abierto). Es necesario verificar los interruptores de ambos canales (los números correspondientes al canal derecho figuran entre paréntesis). Los interruptores electrónicos ES6 y ES8 se verificarán siguiendo el mismo procedimiento. Si todo funciona correctamente, se procederá a colocar los demás circuitos integrados en su zócalo, y como en el caso anterior, se desconectará previamente la alimentación del circuito. la única tarea que resta por hacer es comprobar las tensiones de alimentación presentes en las distintas patillas de los circuitos integrados. Obviamente, los circuitos que componen el indicador de valores de cresta también se conectarán a su correspondiente tensión de alimentación y al circuito principal.

Poniendo el interruptor S1 en la posición «grabación» y el interruptor S3 en la posición «comprobación» (TEST), y realizando una conexión temporal entre los puntos B3 y B6 de los conectores enchufables, el indicador de valores de cresta proporcionará una media arbitraria.

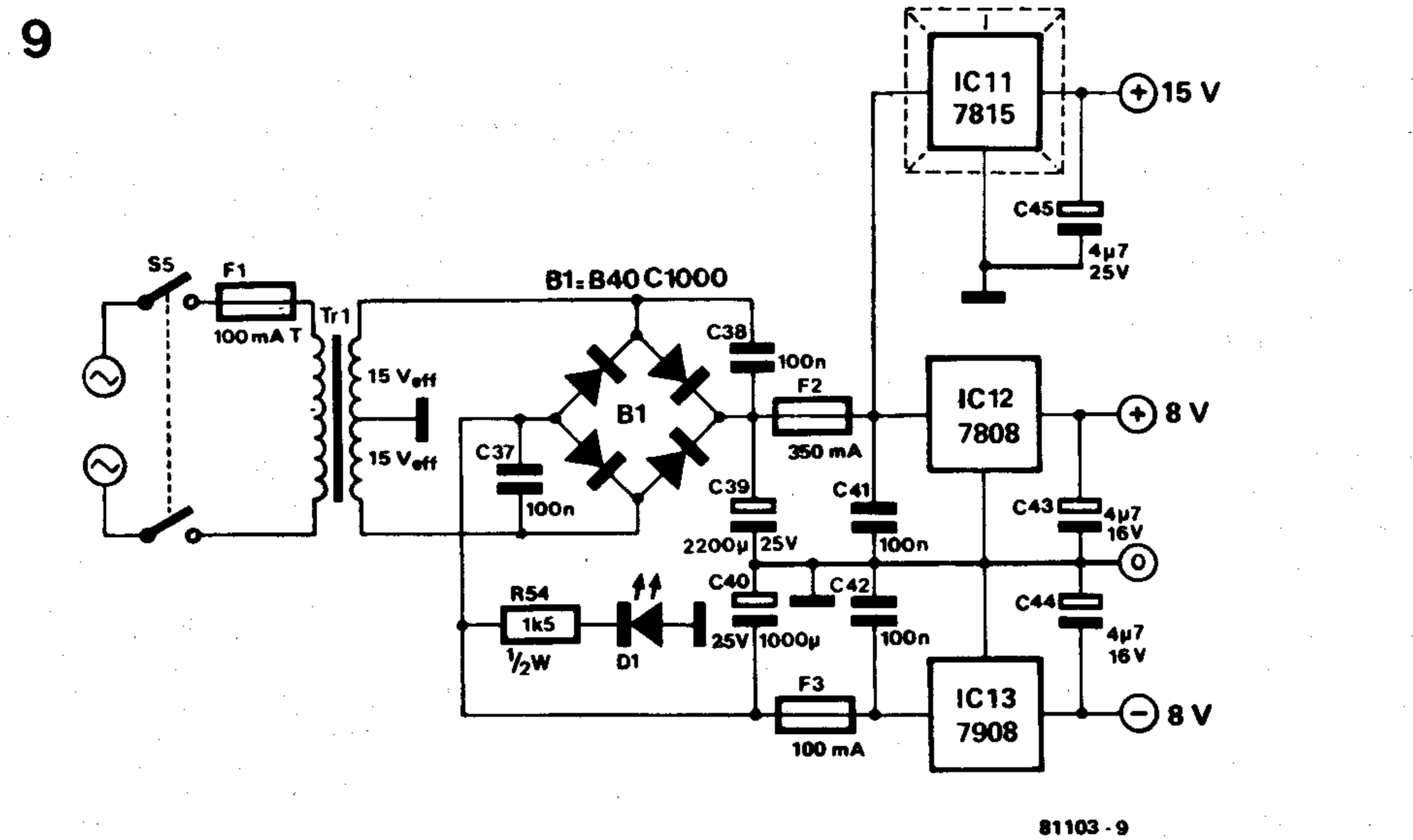


Figura 9. Circuito de la fuente de alimentación.

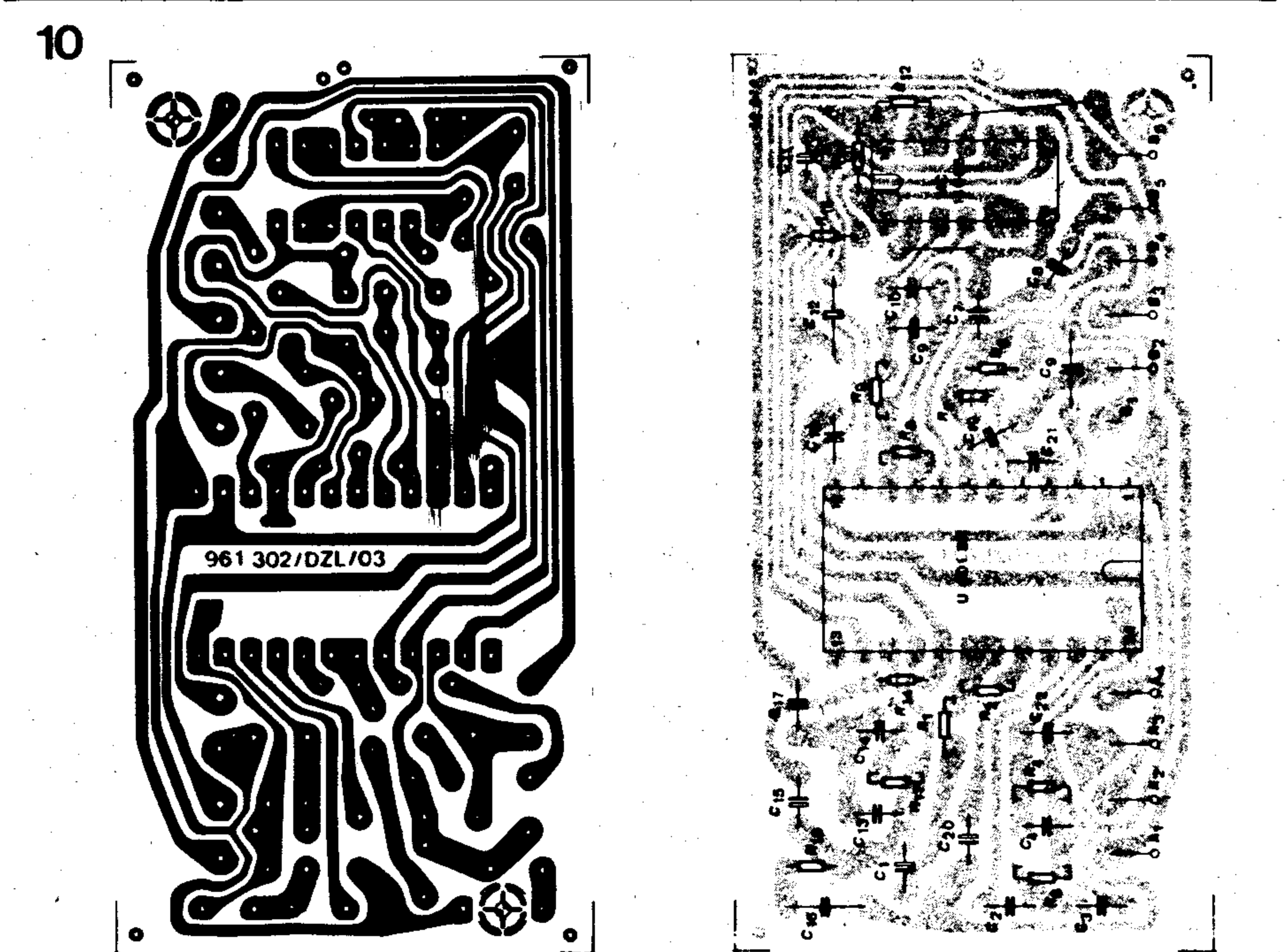


Figura 10. Circuito impreso y disposición de componentes del módulo HIGH COM. No será necesario efectuar ningún montaje en esta placa, ya que se suministra completamente montada y ajustada.

Lista de componentes (1)
del módulo High Com

Resistencias:

- R1 = 1k5/2%
- R2,R14 = 15 k/2%
- R3 = 47 k/2%
- R4,R9 = 5k6/2%
- R6 = 820 k/2%
- R7 = 8M2
- R8 = 33 k/2%
- R11,R12 = 10 k
- R16 = 3k3
- R17 = 1k5/2%
- R18 = 56 Ω

Condensadores:

- C1 = 22 μ/6V3
- C2 = 4μ7/16 V
- C3,C9 = 3n3/5%

C4,C13 = 1 n

- C6 = 680 n/5%
- C7 = 220 n/5%
- C8,C11,C18 = 47 μ/16 V
- C10 = 1n2/5%
- C12 = 68 n/5%
- C14 = 10 n/5%
- C15,C23 = 2μ2/16 V
- C16 = 33 n
- C17,C20 = 10 μ/16 V
- C19 = 150 n
- C21 = 15 n/5%
- C22 = 100 μ/16 V

Semiconductores:

- IC1 = U 401BR
- IC2 = MC 14066, CD 4066B, HEF 4066B

11a

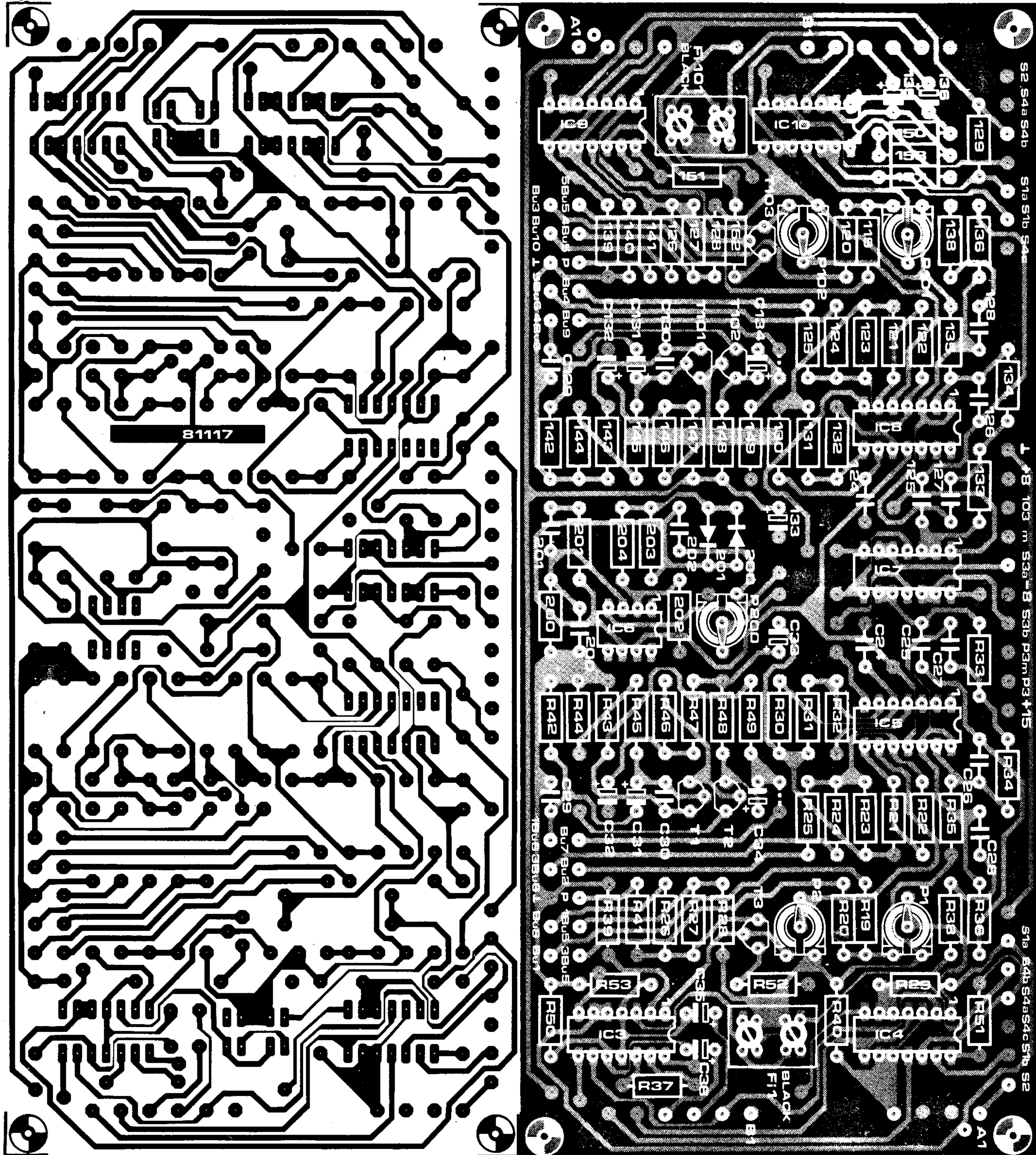


Figura 11 a). Circuito impreso principal del compresor expansor. Puesto que el circuito es de doble cara (sin orificios metalizados), se deberán soldar componentes por las dos caras.

Si todo ocurre como acabamos de indicar (en caso contrario puede accionarse el potenciómetro P200), significa que el oscilador de referencia y el medidor de valores de cresta funcionan de forma satisfactoria. A continuación se retirará la conexión realizada entre los puntos B3 y B6.

El siguiente paso será conectar los módulos enchufables del HIGH COM a la placa principal (como en los casos anteriores, previamente se habrá desconectado la alimentación). Llegado este punto es importante evitar toda equivocación: la parte de los componentes de la placa de

circuito enchufable (HIGH COM, figura 10) debe quedar mirando hacia la parte de los componentes de la placa principal. Finalmente, sólo queda calibrar el circuito y cerrar la caja.

Calibración

El ajuste del HIGH COM es extremadamente simple, y no requiere ningún instrumento de medida.

En primer lugar, se conectará el circuito a la red y se colocará el interruptor S1 en la posición grabación (record). S2 y S4

estarán en la posición HIGH COM, mientras que S3 se pasará a la posición TEST (todos los potenciómetros se colocarán en su punto medio). El indicador de valores de cresta marcará un valor cualquiera (eventualmente se modificará la sensibilidad del indicador girando los potenciómetros P1 y P1' situados en la placa de circuito impreso del mismo).

A continuación se girará el potenciómetro ajustable P200 del generador de referencia y se verificará que las indicaciones de la columna de LEDs siguen la maniobra, y se dejará P200 en una posición tal que se

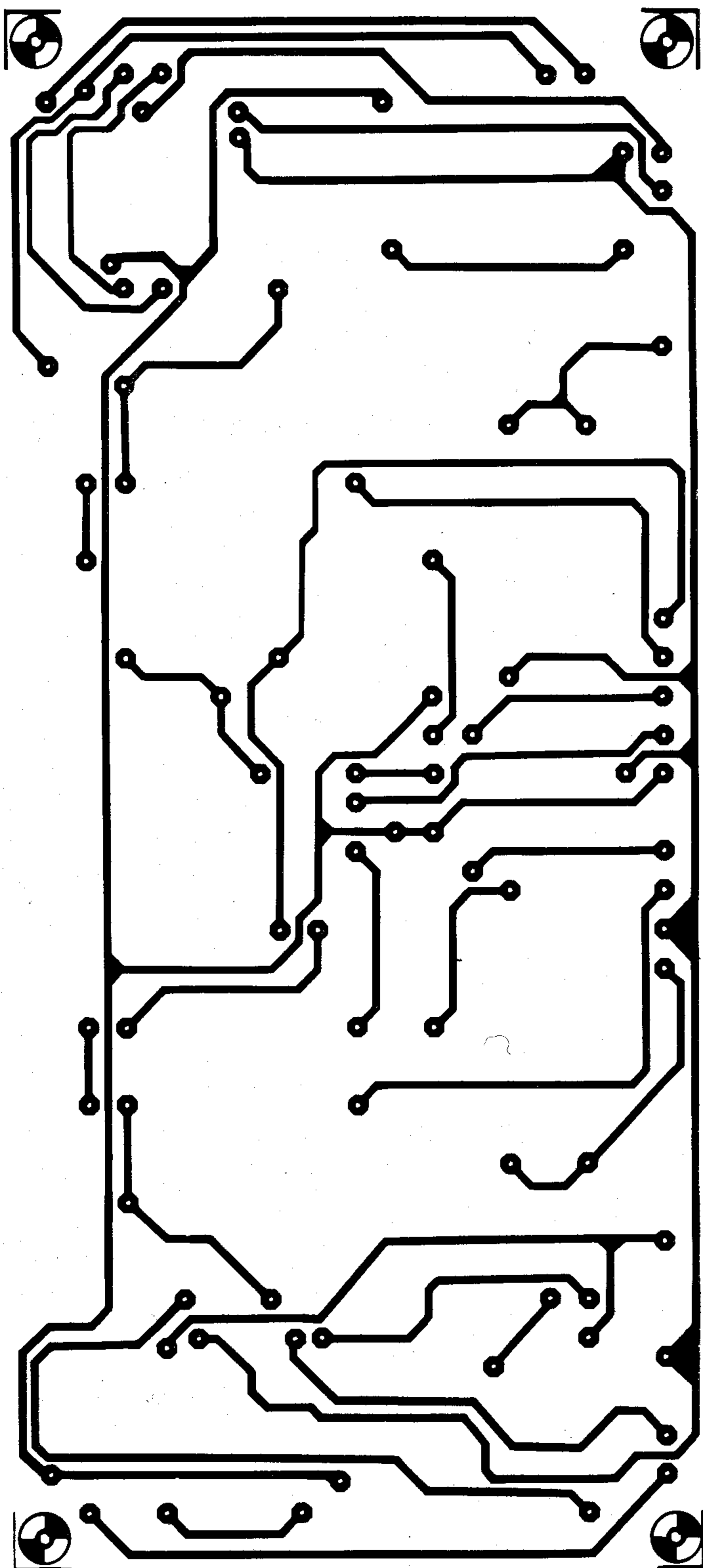


Figura 11 b). Trazado de las pistas de circuito impreso que figuran en la cara anterior de la placa principal.

Circuito impreso principal

Resistencias:

R19,R119 = 82 k
 R20,R120,R23,R123 = 47 k
 R21,R121,R202,R203,R31,
 R131 = 10 k
 R22,R122,R36,R136 = 15 k
 R24,R124,R25,R125,R26,
 R126 = 5k6
 R27,R127 = 560 k
 R28,R128,R39,R139,R40,R140,
 R41,R141,R42,R142,R50,
 R150,R53,R153 = 100 k
 R29,R129,R200,R201,R37,
 R137,R51,R151 = 56 k
 R30,R130,R45,R145 = 68 k
 R32,R132 = 150 k
 R33,R133,R34,R134 = 1 M
 R35,R135 = 220 k
 R38,R138 = 2k4
 R38,R138 = 2k4 norma europea E-24
 R43,R143 = 270 Ω
 R44,R144 = 330 Ω
 R46,R146 = 270 k
 R47,R147 = 22 k
 R48,R148 = 4k7
 R49,R149,R204 = 18 k
 R52,R152 = 1 M
 P1,P101,P2,P102,P200 = 25 k
 ajustable
 P3,P103 = 25 k LOG

Condensadores:

C24,C124 = 150 n
 C25,C125,C26,C126,
 C202 = 100 n
 C27,C127,C200,C201 = 6n8
 C28,C128 = 680 n
 C29,C129 = 680 p céram.
 C30,C139 = 68 p céram.
 C31,C131,C34,C134 = 2 μ 2/25 V
 tántalo tipo. para circuito
 impreso
 C32,C132 = 22 μ /25 V tántalo tipo
 para circuito impreso
 C33,C133 = 100 μ /25 V tántalo tipo
 para circuito impreso
 C35,C135,C36,C136 = 4 μ 7/16 V

Semiconductores:

D200,D201 = DUG
 T1,T101 = BC 550B
 T2,T102 = BC 550C
 T3,T103 = BF 256
 IC3,IC4,IC7,IC9,
 IC10 = MC 14066, CD 4066B,
 HEF 4066B
 IC5,IC8 = RC 4136
 IC6 = 741

Varios:

Fi1,Fi2 = BL30-HA (Toko)
 S1,S3,S4 = conmutador bipolar
 S2 = interruptor unipolar
 Bu ... Bu4,Bu7 ... Bu10 = conector
 americano hembra para chasis
 Bu5,Bu6 = conector DIN 180°
 hembra para chasis

HIGH COM. Seguidamente se conectará la salida de grabación del HIGH COM a las entradas del magnetófono y las entradas de reproducción del HIGH COM con las salidas del magnetófono. Con el magnetófono en posición grabación se ajustará la posición de los potenciómetros de grabación del magnetófono, de forma que éstos alcancen el símbolo «Dolby» que normalmente viene marcado en la escala de los Vu-metros (en caso de que no posea este símbolo se tomará como referencia el punto de 0 dB).

Una vez realizado este ajuste, en las

tenga indicación clara en la columna diodos de LED. Seguidamente se desconectará mediante S4 el HIGH COM, observando si se modifica la indicación de la columna de diodos LED. Si es así, se ajustará el potenciómetro P200 hasta que no se produzca ninguna variación en el indicador de valores de cresta. Una vez conseguido esto se ajustará el indicador de valores de cresta (con la ayuda de P1 y P1') hasta que marque la señal de 0 dB. En este último caso, S4 deberá estar en la posición HIGH COM.

Conectando un milivoltímetro en el punto

B6 (tenga en cuenta que vamos a medir tensiones alternas) podrá efectuarse el ajuste anteriormente descrito con una mayor precisión, es decir, el milivoltímetro no debe registrar ninguna variación sea cual sea la posición de S4 (en caso contrario, se deberá reajustar P200).

Y llega el momento crucial: la conexión del reductor de ruido al magnetófono. Estas serán las posiciones de los interruptores del reductor de ruido: S1 en la posición RECORD (grabación), S2 en la posición HIGH COM, S3 en la posición TEST (comprobación), y S4 sobre la posición

Medidor de valores de cresta

Resistencias:

- R1,R1' = 1k5/2%
- R2,R2',R4,R4' = 470 k
- R3,R3' = 220 k
- R5,R5' = 1 k
- R6,R6' = 100 Ω
- R7,R7' = 15 k
- R8,R8' = 12 k
- R9,R9' = 1k8
- R10,R10' = 10 k
- R11,R11' = 1k2
- R12,R12' = 1k5
- R13,R13' = 120 Ω
- P1,P1' = 250 k ajustable

Condensadores:

- C1,C1' = 10 μ/16 V
- C2,C2' = 4μ7/16 V
- C3,C3' = 27 pF

Semiconductores:

- D1 ... D5,D1' ... D5' = 1N4148
- IC1 = LM 324

Indicador con diodos LED

Resistencias:

- R1 = 1k5
- R4,R4' = 39 k

Condensadores:

- C1 = 10 μ/35 V tántalo

Semiconductores:

- D1 ... D9,D1' ... D9' = LED verde
- D10 ... D12, D10' ... D12' = LED rojo
- D13,D13' = 1N4148
- D14 = diodo zener 5V6/400 mW
- IC1,IC2 = UAA 180

12

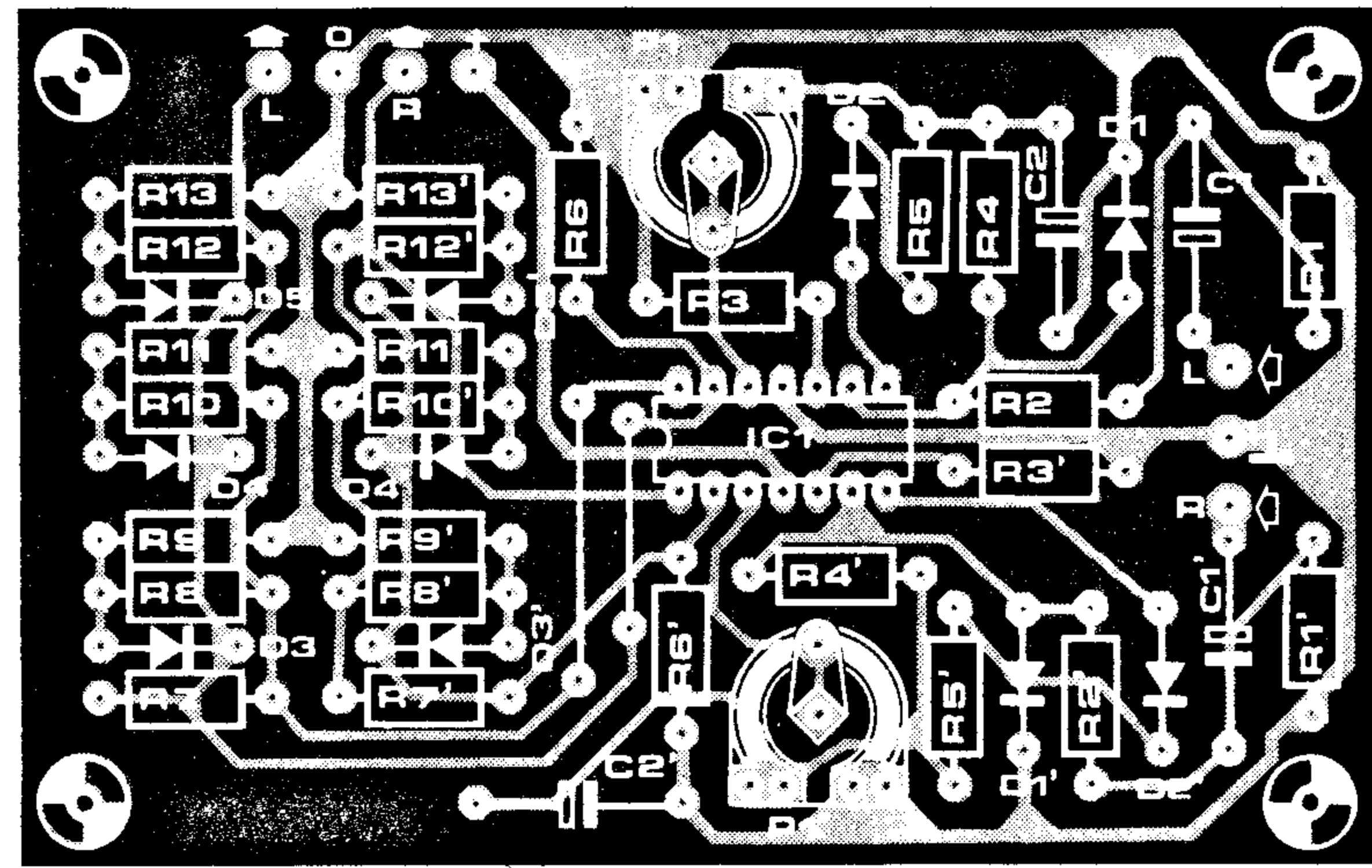
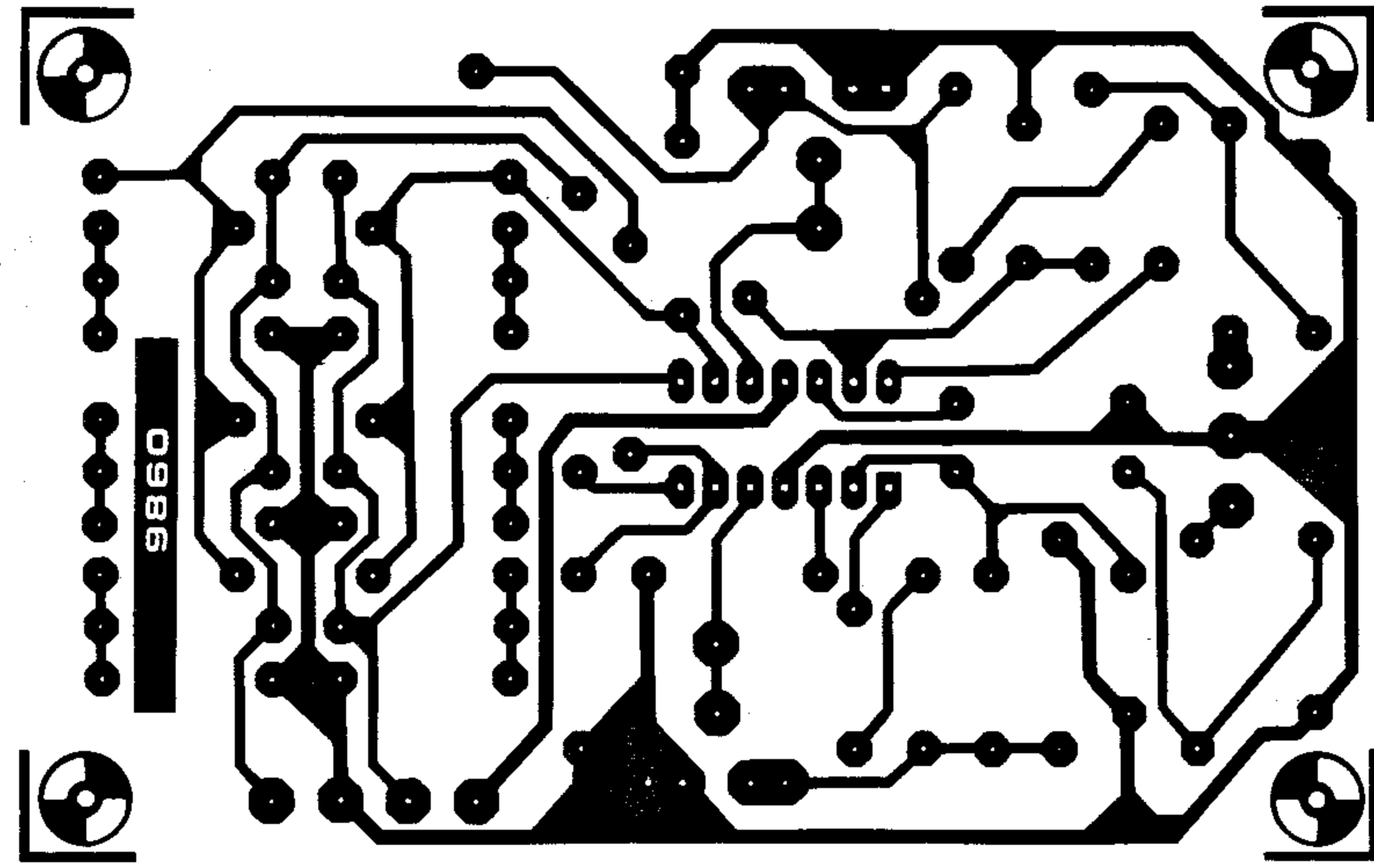


Figura 12. Circuito impreso del medidor de valores de cresta (parte A de la figura 8).

13

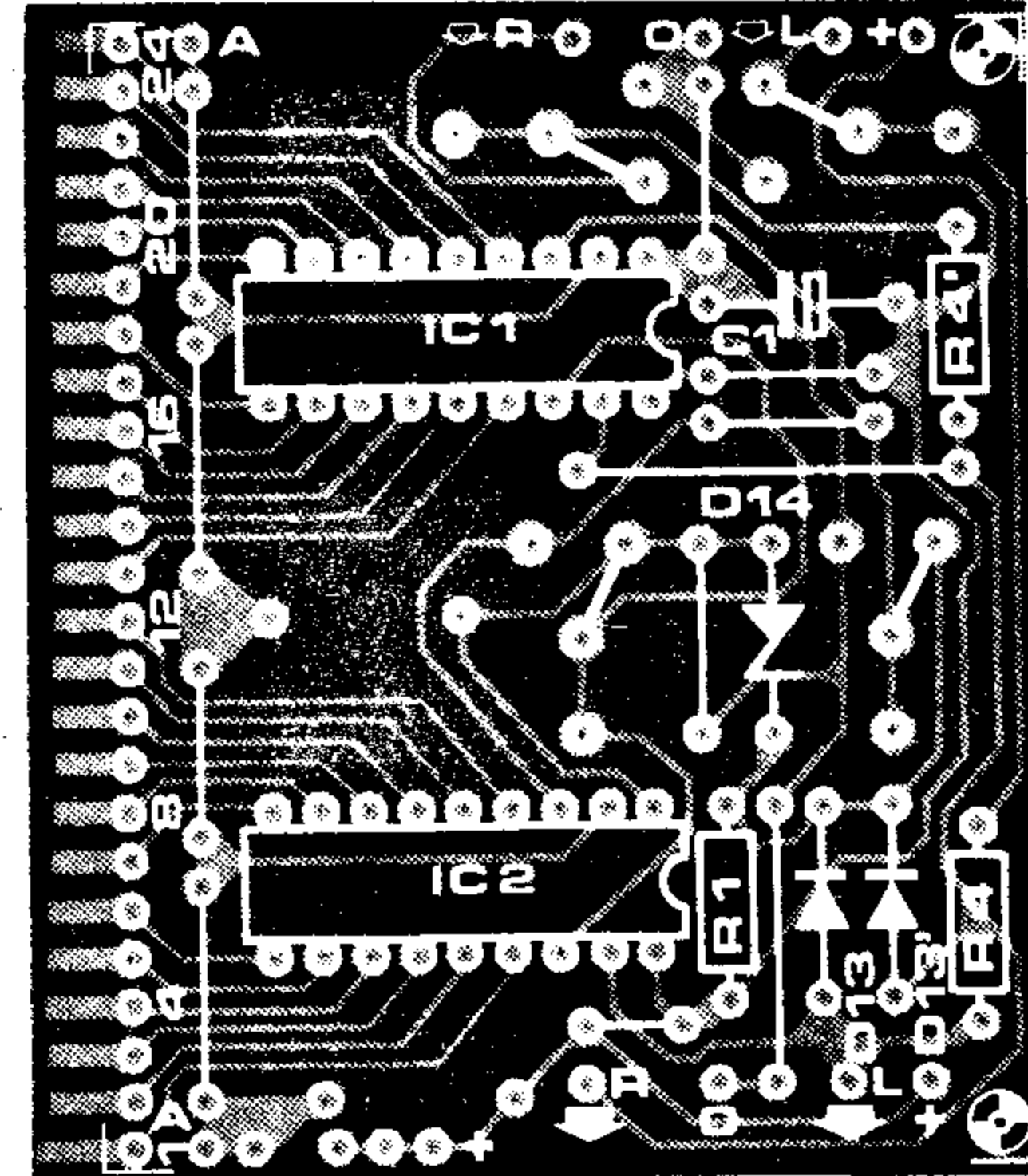
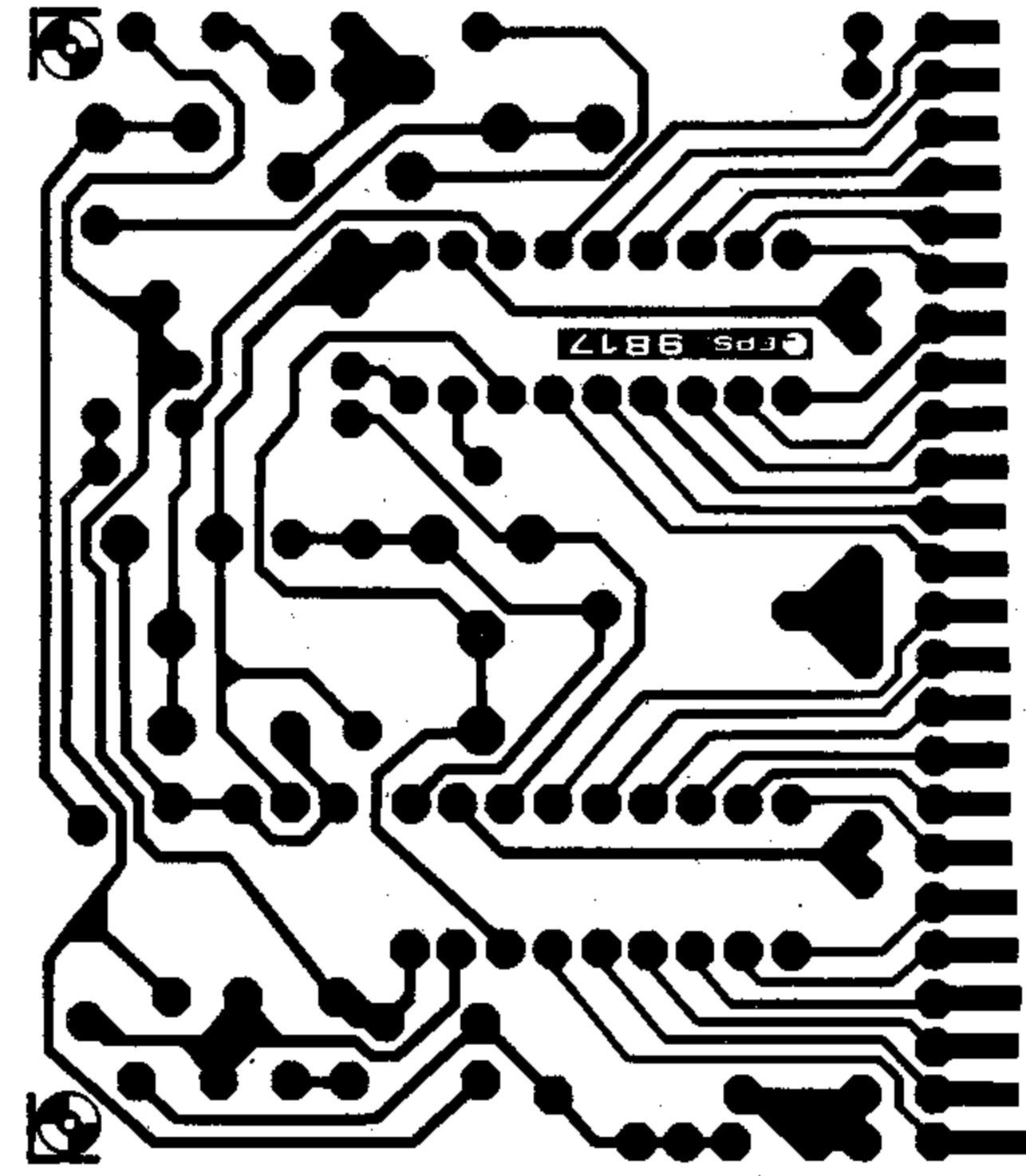
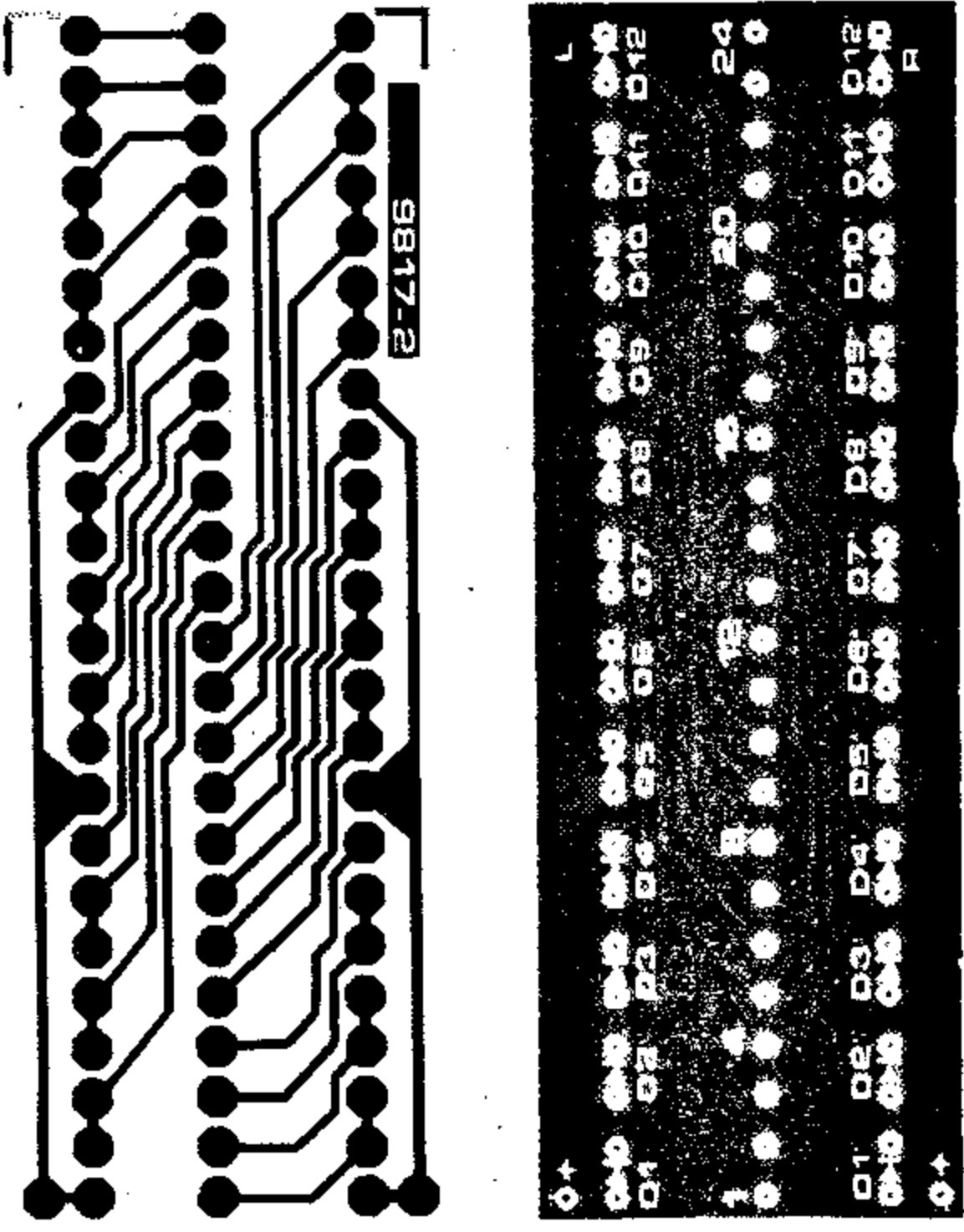


Figura 13. Circuito impreso del indicador a diodos LEDs (parte de la figura 8). La disposición de componentes difiere ligeramente a la representada a la serigrafía del circuito (no olvide realizar los puentes indicados en esta figura).

siguientes operaciones no se deberá variar para nada la posición de dichos potenciómetros, y sólo se actuará sobre los potenciómetros de grabación presentes en la carátula del reductor de ruido. A continuación efectuaremos una grabación de la frecuencia de comprobación (proporcionada por el oscilador de referencia incluido en el circuito reductor de ruido). Bastará con un minuto o dos. Rebobine la cinta. Ponga el HIGH COM en la posición reproducción (play), pasando el interruptor S1 a la posición «play» y el interruptor S3 a la posición «desconectado» (señal de prueba desconectada). Ponga el magnetófono en la

posición de reproducción. Con la ayuda del potenciómetro P1 situado en el circuito principal (uno para cada canal), se ajustará el medidor de valores de cresta del HIGH COM hasta obtener la indicación de 0 dB. El potenciómetro P2 nos permitirá adaptar el nivel de salida del HIGH COM al nivel de entrada de nuestro amplificador HI-FI. Y con esto, el final de la calibración. Cierre la caja que contiene el HIGH COM y grabe un pasaje musical a través del reductor de ruido. Este es el momento de comprobar los resultados. Insistimos, una vez más, en la «prohibición de utilizar los potenciómetros de grabación del magnetófono para ajustar el nivel de la

señal; esta operación se hará a través de los potenciómetros de grabación del HIGH COM. Si se desea conectar otro magnetófono diferente al reductor de ruido será necesario realizar de nuevo las operaciones descritas anteriormente.

Cómo utilizar el HIGH COM

Una vez conectado y ajustado el compresor expensor del magnetófono, la utilización del sistema es extremadamente simple. No obstante pasemos revista, una vez más, a los diferentes mandos que figuran en la carátula del HIGH COM:

14

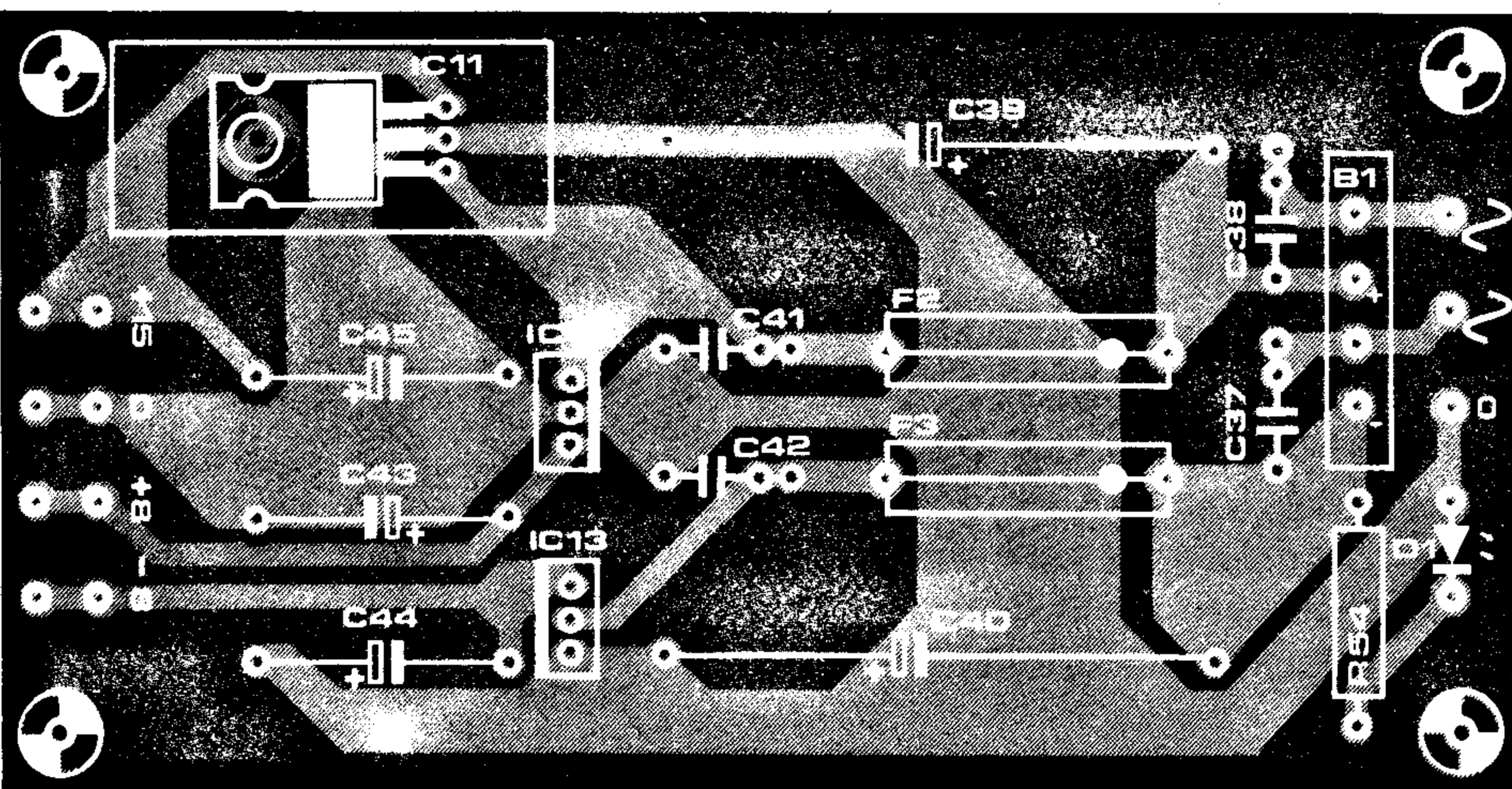
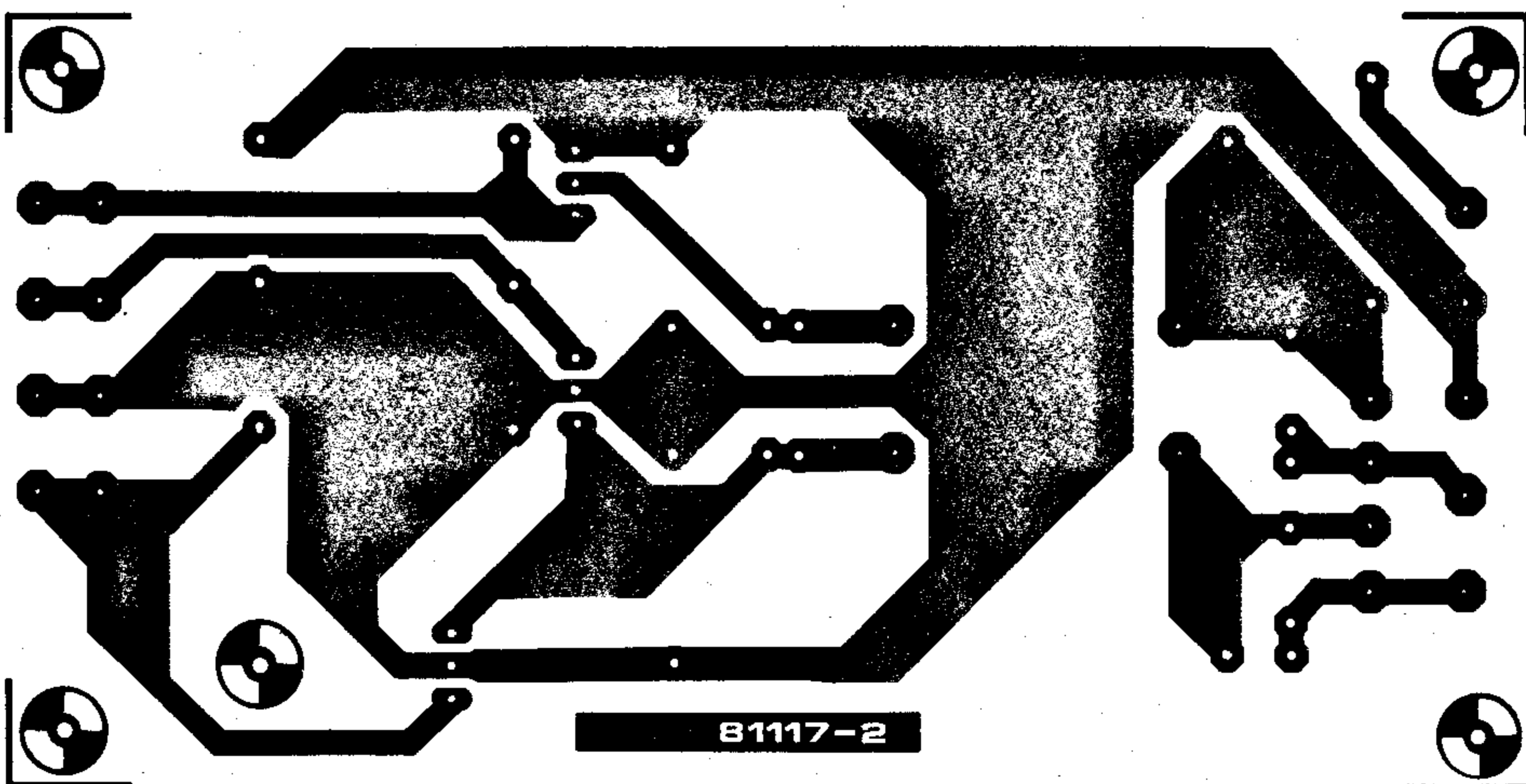


Figura 14. Circuito impreso de la fuente de la alimentación (figura 9). IC11 (regulador de tensión) deberá proveerse de un radiador adecuado.

Lista de componentes Alimentación

Resistencias:

R54 = 1k5/0,5 W

Condensadores:

C37, C38, C41, C42 = 100 n

C39 = 2200 μ /25 V

C40 = 1000 μ /25 V

C43, C44 = 4 μ 7/16 V tantale

C45 = 4 μ 7/25 V

Semiconductores:

B1 = B40 C1000 o 4 x 1N4004

D1 = LED

IC11 = 7815

IC12 = 7808

IC13 = 7908

R1, R1' = 47 k

R2, R2', R4, R4' = 470 k

Varios:

Tr1 = transfo 2 x 15 V/0,4 A

F1 = fusible 100 mA lento

F2 = Fusible 350 mA con portafusibles para circuito impreso

F3 = Fusible 100 mA con portafusibles para circuito impreso

S5 = Interruptor bipolar

Radiador IC11

dijo en un principio, no se servirá el integrado suelto, sino que se venderá la placa que aparece en la figura 10 completamente montada y ajustada).

También se podrán adquirir los módulos enchufables del HIGH COM a través de aquellos establecimientos de electrónica que normalmente venden la revista.

Además de los circuitos impresos y de los módulos enchufables, ELEKTOR pondrá a la venta la carátula de HIGH COM realizada en PVC adhesivo. Con ello, el

15

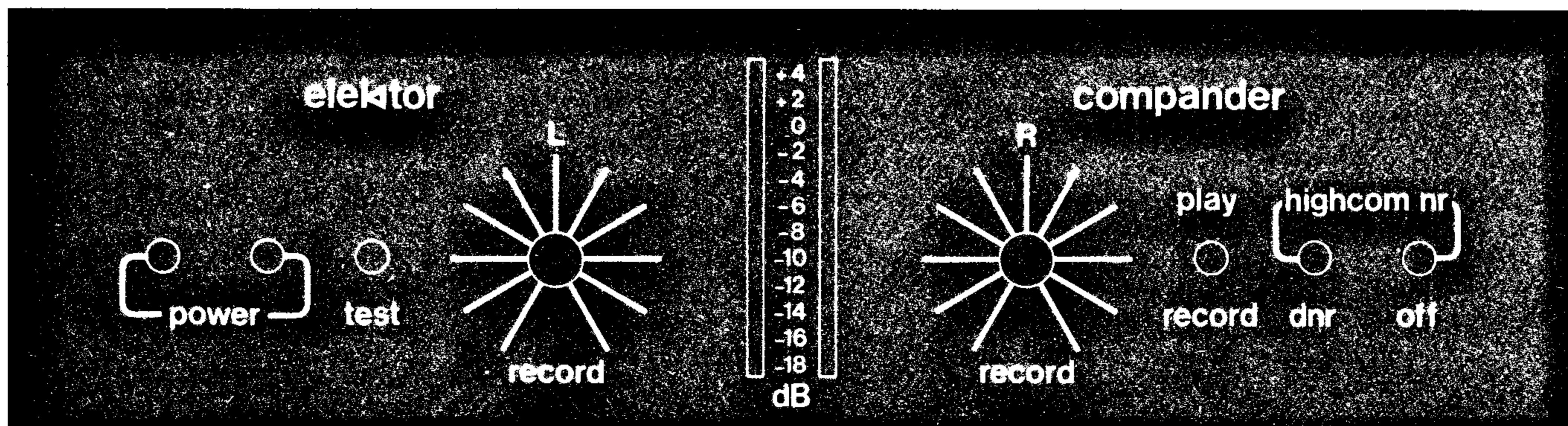


Figura 15. Carátula del compresor expansor (no está reproducida a escala real).

S1: Interruptor de grabación-reproducción (Record-Play).

S2: Interruptor HIGH COM/DNR. La posición de DNR de este interruptor permite reproducir cintas grabadas con el sistema Dolby.

S3: Interruptor de la señal de comprobación (TEST). Durante el funcionamiento normal del reductor de ruido, este interruptor deberá permanecer en la posición «desconectado».

S4: Marcha-paro del HIGH COM; este interruptor deberá estar en la posición «off» cuando se reproduzcan cintas que no hayan sido tratadas por el proceso de compresión-expansión (HIGH COM). Se utiliza también en el proceso de calibración.

S5: Interruptor general de la alimentación. Durante el proceso de grabación se ajustará el nivel deseado mediante los potenciómetros del HIGH COM, y con la ayuda del medidor de valores de cresta. Para efectuar la reproducción sólo será necesario cambiar el interruptor S1 de posición.

Circuitos impresos del HIGH COM

En éste, como en los demás circuitos, ELEKTOR proporcionará las placas de circuito impreso. Ante las evidentes dificultades para obtener los circuitos integrados U401BR del HIGH COM en los distribuidores de componentes, hemos decidido comercializar dichos circuitos a través de nuestro servicio EPS (como se

lector no tendrá más que comprar los componentes de la placa principal y el medidor de valores de cresta (así como los de la fuente de alimentación) para completar el sistema.

Como conclusión final, resaltemos dos aspectos importantes del HIGH COM:

— No se trata de «un sistema más», pues la calidad obtenida con este circuito compresor-expansor merece verdaderamente la relativa inversión que representa su adquisición.

— El sistema propuesto por ELEKTOR, obviamente, está al mismo nivel de calidad que los aparatos dotados de HIGH COM, comercializados por Telefunken (esto es lógico, ya que la propia firma Telefunken nos suministra los módulos completamente montados y ajustados).

El principio fundamental sobre el que se basan los códigos de barras es relativamente sencillo de explicar. Todo el mundo sabe que la mayoría de los ordenadores trabajan con cifras, y es precisamente esta razón la que nos autoriza a hablar de calculadores numéricos. Todos los números con que trabaja un ordenador son invariablemente transformados en algún código binario de los muchos que existen.

Por otra parte, no es demasiado difícil llegar a descubrir que los trazos que componen los códigos de barras, sin duda esconden alguna información cifrada en quien sabe qué extraño código. Por tanto, no es absurdo imaginar que los trazos gruesos representen un «1» y los finos u «0» (también puede suceder a la inversa).

los códigos de barras

Es difícil que usted no haya visto alguna vez estos extraños dibujos de rayas, pues aparecen por todas partes (revistas, etiquetas, bolsas de patatas fritas, etc.). ¿No se ha preguntado nunca para qué sirven, y qué esconden estas barras? Seguramente estará pensando que se trata de algún tipo de código. ¡Pues tiene razón!, pero ¿cómo transformar este conjunto de rayas de diferentes grosores en información inteligible? En este artículo intentaremos descifrar los misterios de este lenguaje secreto. Para centrarnos en el tema diremos que se trata de un sistema para introducir datos o programas en la memoria de una calculadora o de un ordenador. En algunos modernos supermercados todos los productos están marcados de esta forma, de modo que la cajera pasa el lápiz lector por la etiqueta y el precio aparece en la pantalla de la registradora. Este sistema facilita la introducción de datos y evita los errores de introducción por teclado.

Frecuentemente bajo los códigos de barras viene inscrito un número cuya finalidad no está demasiado clara. Pues bien, dicho número no es otra cosa que la traducción a cifras normales del código de barras. Esto debería permitirnos descifrar la técnica utilizada para la codificación de dicho número. Y aquí es donde se encuentra el problema, pues no parece haber correspondencia entre estos dos elementos (código de barras y número); aún peor, puede ocurrir que al comparar varias etiquetas con el mismo número no coincidan en absoluto la posición y/o grosor de las barras (por estar codificadas en sistemas diferentes).

Una observación más detenida de las etiquetas codificadas, nos revelará que los espacios que separan las barras son también irregulares, es decir, su anchura varía al igual que el grosor de las barras. ¿Tiene esto alguna importancia?

El hecho de comparar unas etiquetas con otras no hace más que aumentar nuestra perplejidad y confusión. De un fabricante a otro puede observarse incluso la variación del número de barras para una misma cifra. Sólo hay una solución lógica que explique este enigma: existen varios códigos de barras diferentes.

Continuo o discreto

Hay un principio común a todos los códigos de barras: toda información codificada en barras puede dividirse en caracteres individuales. Es decir, cada cifra posee su propio código, o sea, no se trata de que cada cifra simplemente se sustituya por un código binario equivalente (por ejemplo $85 = 01010101$), que a continuación es pasado a barras.

Hasta el momento se ha hablado únicamente de las barras como portadores de información, sin embargo esto no es totalmente exacto, pues muy a menudo los espacios entre dichas barras contienen igualmente una valiosa información. En el caso más sencillo, en el que se definen grosores tendremos barras y espacios anchos y estrechos.

En el caso del código denominado «continuo», las barras y los espacios contienen igualmente información. En el código conocido como «discreto», únicamente contienen información las barras. En este último caso se atribuirá a cada carácter (cifra o letra) una combinación de 5 barras y los 4 espacios existentes entre ellas; el espacio que separa dos grupos es de anchura variable.

Las cosas se complican cuando se utiliza un código continuo con un número impar barras y espacios para representar un carácter. Supongamos que dicho carácter viene definido por un conjunto de 5 barras y espacios.

La primera cifra quedará determinada por 3 barras y 2 espacios, mientras que la siguiente vendrá definida por 2 barras y 3 espacios, y así sucesivamente.

Hasta ahora hemos admitido que sólo existían dos anchuras de barras y de espacios.

Los códigos «multi-nivel» utilizan un mayor número de variantes, es decir, una anchura estándar y sus múltiplos. ¿Qué ventajas tiene este método?, es obvio, al poseer un mayor número de signos diferenciados, es posible concentrar mayor cantidad de información en un espacio más reducido; sin embargo esto también tiene sus inconvenientes, pues exige una impresión gráfica de mayor calidad (más precisa) para evitar los errores de lectura.

Los códigos más utilizados

Sería ciertamente absurdo intentar analizar y explicar todos los códigos de barras que existen actualmente. En este artículo se intentará dar una visión del tema lo más amplia posible. Para ello examinaremos algunos ejemplos de los códigos más significativos.

El sistema más simple es sin ninguna duda el código de barras denominado «dos de cinco» (2 out 5 bar code). En este caso se complean cinco barras para representar una sola cifra. De estas cinco barras, dos de ellas poseen una anchura mayor que las demás (de ahí viene el nombre del código). En la tabla 1 se muestra el código completo, y en la figura 1 se proponen algunos ejemplos prácticos. Las barras finas representan un «0» y las barras (tres veces) más gruesas un «1».

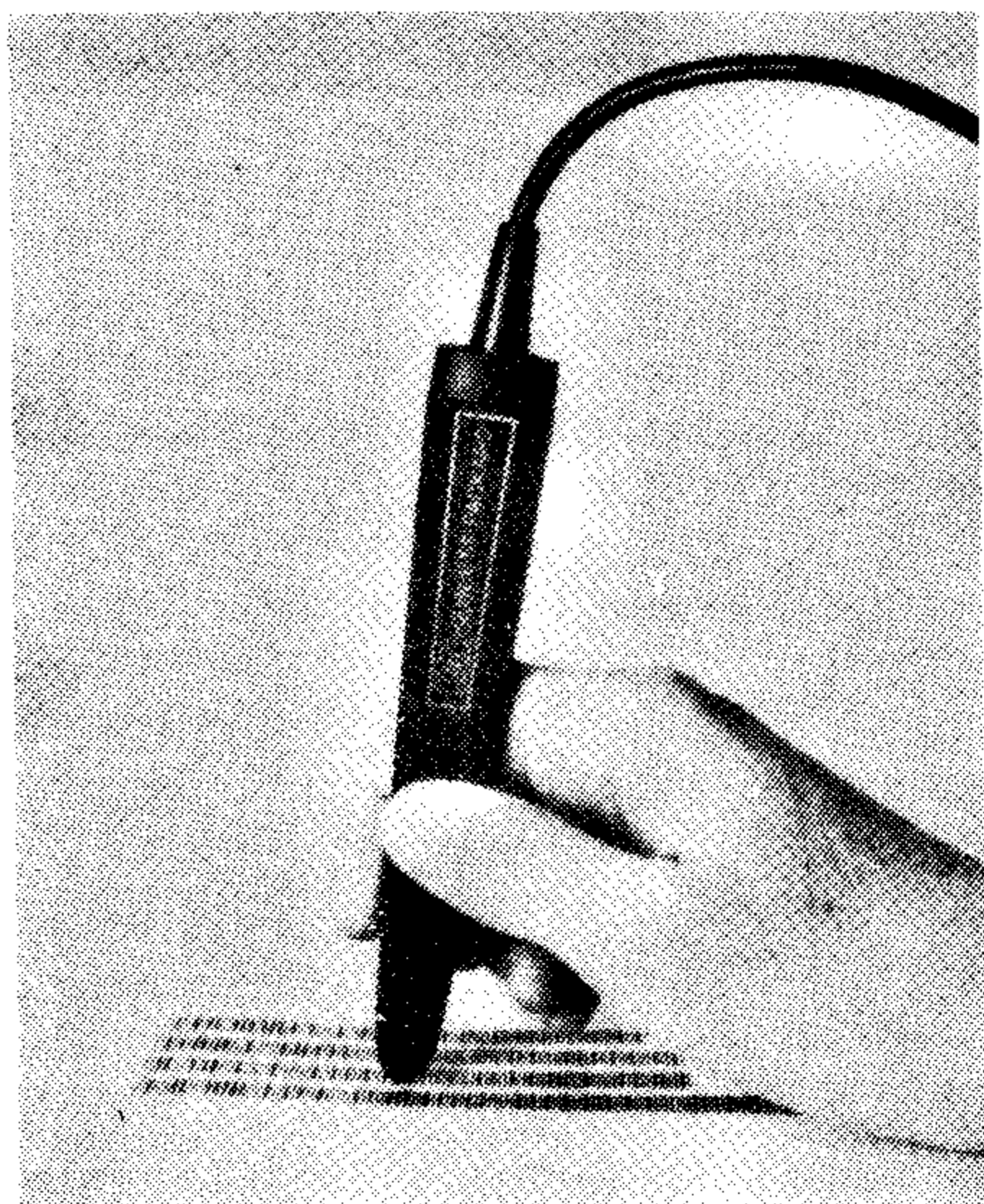


Tabla 1

Carácter	Código de barras 2 de 5
0	00110
1	10001
2	01001
3	11000
4	00101
5	10100
6	01100
7	00011
8	10010
9	01010
Principio	110
Final	010

0 = barra fina

1 = barra gruesa

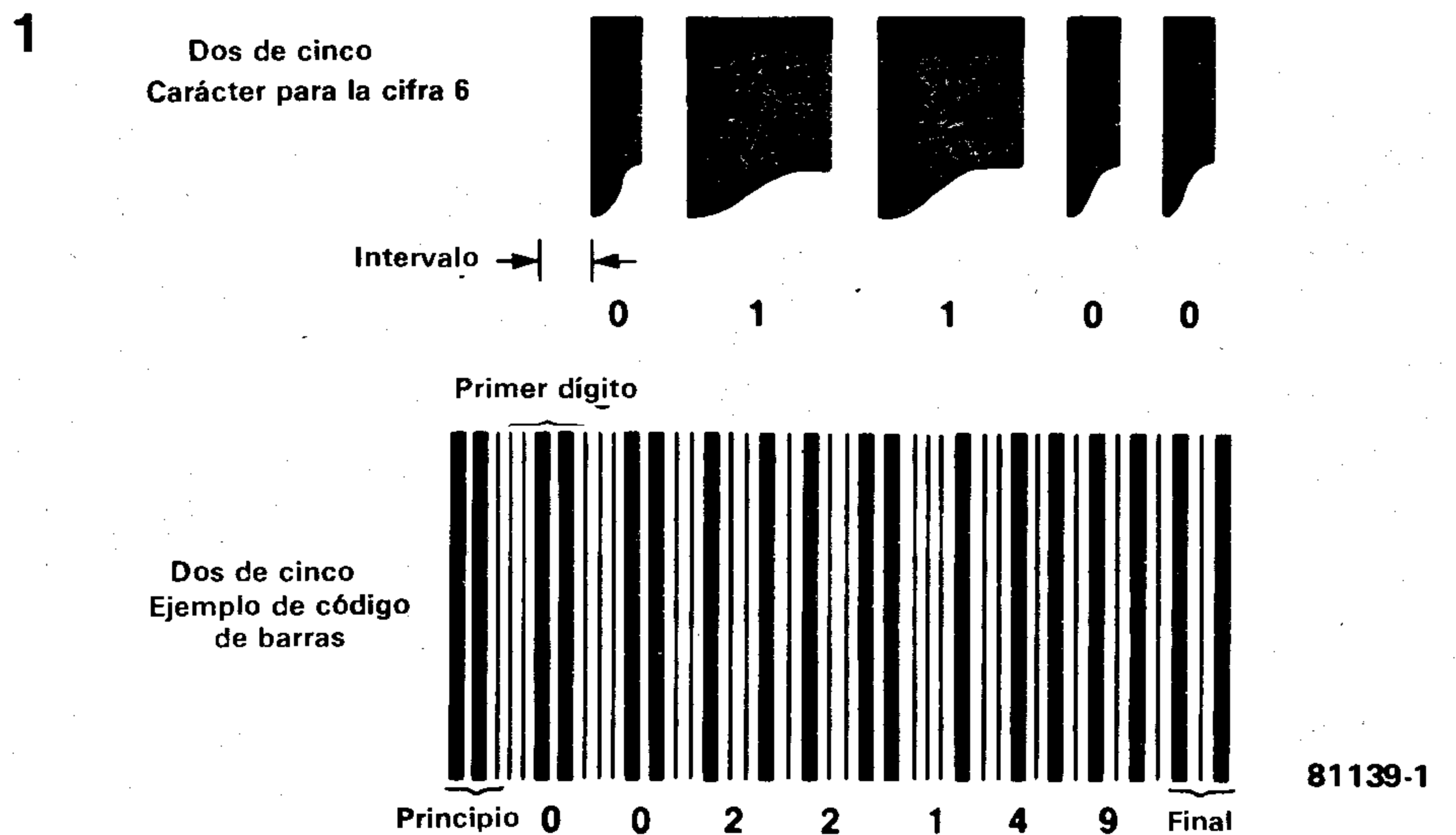


Figura 1. El código denominado «dos de cinco» utiliza cinco barras para representar una cifra, de las cuales dos poseen una anchura mayor.

En este sistema se emplean tres métodos diferentes para detectar los errores de lectura. En primer lugar, en cada combinación de cinco barras, deben aparecer dos (y sólo dos) de mayor anchura. Si no es así, el proceso de lectura se detiene. El segundo sistema de control consiste en contar el número de barras. Entre los signos de principio y final debe existir un número de barras múltiplo de 5. Los caracteres de *principio* y *final*, sirven igualmente para determinar el sentido de la lectura: si el lápiz de lectura se mueve de derecha a izquierda, será preciso que el ordenador coloque en la memoria las informaciones recogidas en orden inverso antes de proceder a su decodificación. El tercer sistema es un cierto tipo de control de

paridad. Generalmente se trata de una simple suma (checksum): se suman todas las cifras de un mismo número, y a continuación se coloca la última cifra del total obtenido al lado del número sobre el que se acaba de realizar la suma. Esta cifra de control se encuentra siempre antes del signo «final» (stop). El ejemplo de la figura 1 nos lo muestra claramente: 2 + 2 + 1 + 4 = 9. Si los dos ceros del principio hubieran sido un 8 y un 1, se habría obtenido el mismo resultado: 8 + 2 + 2 + 2 + 1 + 4 = 19, ya que sólo se tiene en cuenta la cifra de unidades de la suma (el 9). El «código 39» es un sistema ciertamente más complicado. En este caso, son 9 los elementos (barras y espacios) que definen un

carácter. De los 9 elementos, 3 poseen una anchura mayor. Este código «tres de nueve», que tras una contracción idiomática, se ha quedado en el «apodo» de 39, se muestra en la figura 2. Como puede verse, este sistema ofrece mayores posibilidades, ya que además de las cifras incluye las letras del alfabeto y un cierto número de signos. En este código, un «1», queda determinado por una barra o un espacio de anchura doble. El espacio existente entre dos caracteres es una vez y media la anchura de un espacio fino. Estos dos tipos de códigos que acabamos de examinar precisan de 5 barras por cifra (o letra). Sin embargo, cuando el código de

2

CARACT. CONFIGURACION BARRAS + ESPACIOS			CARACT. CONFIGURACION BARRAS + ESPACIOS		
1		100100001	M		101000010
2		001100001	N		000010011
3		101100000	O		100010010
4		000110001	P		001010010
5		100110000	Q		000000111
6		001110000	R		100000110
7		000100101	S		001000110
8		100100100	T		000010110
9		001100100	U		110000001
0		000110100	V		011000001
A		100001001	W		111000000
B		001001001	X		010010001
C		101001000	Y		110010000
D		000011001	Z		011010000
E		100011000	-		010000101
F		001011000	.		110000100
G		000001101	ESPACIO		011000100
H		100001100	*		010010100
I		001001100	\$		010101000
J		000011100	/		010100010
K		100000011	+		010001010
L		001000011	%		000101010

Figura 2. El código «39» permite trabajar con cifras y letras, así como con un cierto número de caracteres accesorios. En este caso los espacios también transportan información. 3 de los 9 espacios y barras que forman cada cifra poseen una longitud doble.

barras se va a utilizar en etiquetas de productos comerciales (bebidas, latas, mermeladas, prensa, etc.) puede reducirse el número de barras utilizado. El código UPC (Universal Product Code), por ejemplo, únicamente necesita dos barras por cifra. En este caso será preciso abandonar el sistema binario simple de «fino» o «grueso». En el UPC, las barras y los espacios pueden tomar cuatro anchuras.

La anchura total ocupada por cada cifra (barras + espacios) tiene una longitud fija de 7 unidades. Un ejemplo de este sistema sería: barra doble-espacio simple-barra triple-espacio simple; es decir, $2+1+3+1=7$ unidades. La figura 3 nos muestra dos de estos ejemplos y en la tabla 2 se indica el código utilizado. Este sistema permite leer las barras en ambos sentidos, es decir, tanto 3—2—1—1, como 1—1—2—3 serán interpretados por el ordenador como un «0». Este hecho es utilizado en algunos sistemas para la detección de errores.

Programas para ordenador a través de los códigos de barras

Cuando se desea un programa para (micro) ordenadores se presenta siempre la misma cuestión: ¿Por qué medio? Existen varias posibilidades, por ejemplo, una lista de números binarios o exadecimales escritos sobre una hoja de papel. Este sistema implica en sí mismo un importante riesgo de error, tanto durante la impresión como en el curso de introducción manual de los datos. Por otra parte, se requiere una gran cantidad de trabajo y atención. Además su presentación formal no es precisamente agradable a la vista.

Desde hace algún tiempo ELEKTOR viene utilizando otra alternativa: el servicio ESS (Elektor Software Service) suministra, bajo la forma de discos, casetes o EPROM, los programas de aplicación. Este sistema funciona de forma totalmente satisfactoria, sin embargo presenta un inconveniente: su precio, bastante más elevado de lo que nosotros desearíamos!

¿Qué hacer entonces? Una idea acude rápidamente a nuestra mente: ¿por qué no utilizar los códigos de barras? Se trata de un sistema cada vez más extendido y que en principio puede resultar barato. Con muchas dosis de habilidad y trabajo, es posible programar un ordenador para que proporcione directamente las barras y espacios ya codificados. (Obviamente, no es aconsejable imponer un tal *suplicio* a un ser humano: está fuera de sus posibilidades). Por tanto, si se dispusiera de un instrumento adecuado para leer la información contenida en el código de barras, no haría falta más que algunos minutos para introducir una gran cantidad de datos en un microordenador. «Rápido, seguro y barato», que diría la Renfe. Desde luego no se puede negar que la idea es atractiva y que está a la orden del día lo demuestra el hecho de que un número cada vez mayor de firmas de informática utiliza este sistema.

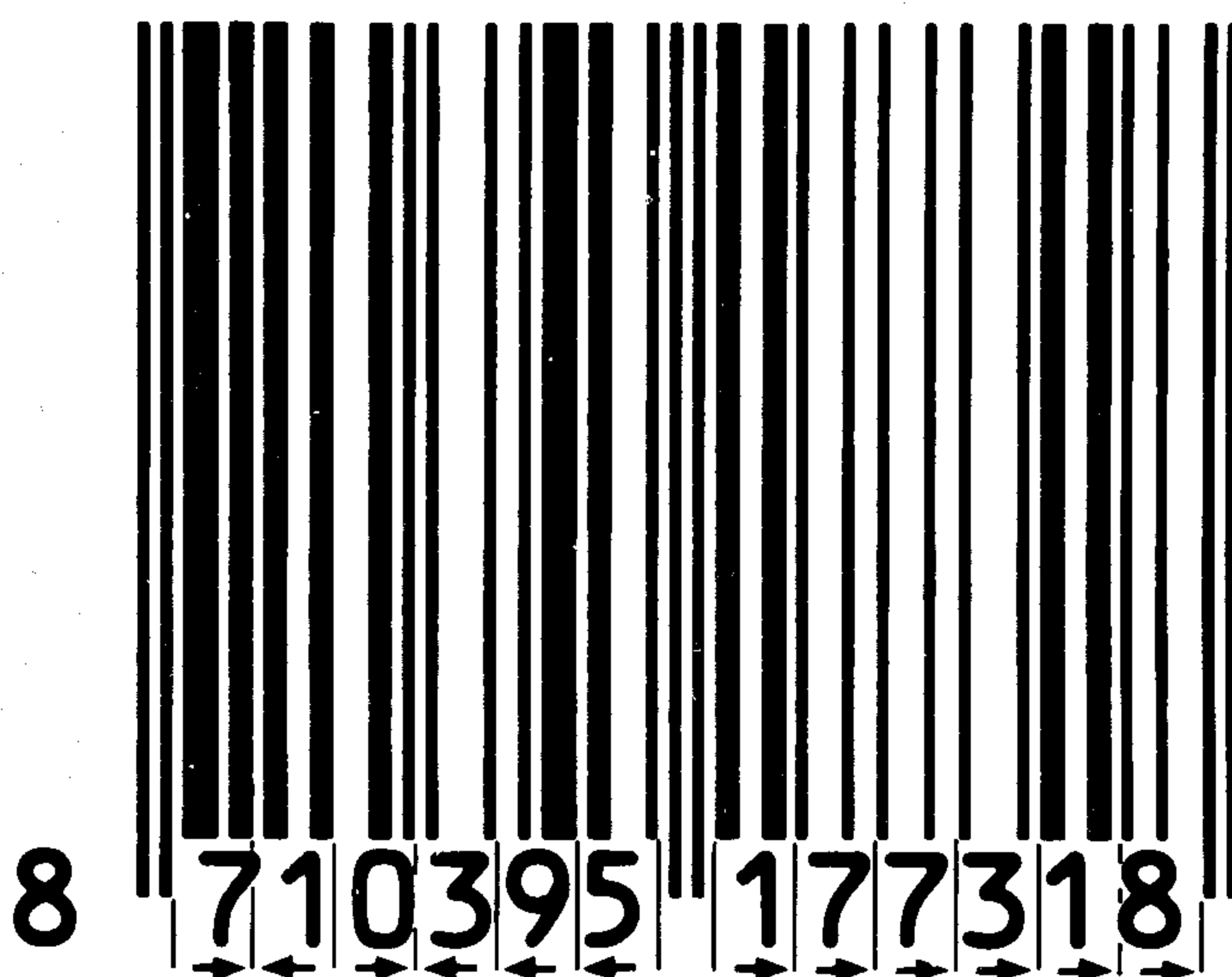
Recientemente Hewlett Packard ha empezado a distribuir con código de barras los programas de aplicación para la calculado-

3a



81139-3a

3b



81139-3b

Figura 3. En esta figura se muestran dos ejemplos de etiquetas codificadas en el sistema de barras. Las barras y los espacios pueden tomar 4 grosores diferentes. Una cifra queda definida por dos barras y dos espacios. En la figura 3a puede observarse cómo al añadir dos cifras (el 0 y el 4), el sistema dispone de un control de detección de errores en el número principal. En el bloque de barras que figura a la derecha de esta figura esto se hace cambiando el sentido de escritura de las cifras. En la figura 3b se emplea la inversión de escritura en todo el bloque para detectar errores en el número principal.

ra programable (¿o debería decirse microordenador?) HP-41C. El hecho de que una firma tan prestigiosa como HP, ponga sus ojos en el sistema del código de barras, representa de por sí una prueba de garantía, que evidencia una vez más las amplias posibilidades del sistema. Esto no

Tabla 2

Carácter	Código de barras
0	3-2-1-1
1	2-2-2-1
2	2-1-2-2
3	1-4-1-1
4	1-1-3-2
5	1-2-3-1
6	1-1-1-4
7	1-3-1-2
8	1-2-1-3
9	3-1-1-2
principio/final	1-1-1

Las cifras indican el número de unidades de anchura de las dos barras y de los dos espacios correspondientes a cada carácter.

quiere decir que las otras técnicas sean ineficaces, al contrario, existen algunas de ellas muy interesantes. Aunque HP, como es lógico, utiliza un sistema de acuerdo con sus necesidades, la verdad es que se acerca bastante a lo que nosotros estamos pensando; por tanto vamos a examinarlo detenidamente.

Como puede apreciarse en la figura 4, HP ha elegido el código más simple. La correspondencia entre barras y dígitos binarios es la siguiente: un «0» vendrá representado por una barra fina, y un «1» lo será por una barra gruesa. Una línea de código de barras podrá contener por tanto una información de hasta 16 octetos (bytes), información que lógicamente será precedida por el carácter de «principio» (dos barras finas) y terminada por el carácter de «final». Estos dos caracteres específicos poseen una doble función. En primer lugar proporcionan la «unidad» de anchura de referencia. La segunda función de estos caracteres es determinar el sentido de lectura. En otro artículo del próximo número se hace una detalla-

da exposición del proceso de lectura, por lo que en este artículo sólo abordaremos los principios básicos del sistema. La principal ventaja del código de barras consiste en poder introducir programas (o datos) de forma rápida y segura simplemente deslizando un lápiz de lectura sobre las filas de barras y espacios. El hecho de mover manualmente el lápiz de lectura, obviamente elimina la posibilidad de obtener una velocidad de deslizamiento constante de $7,5\text{ cm/s} \pm 0,1\%$. Por ello el sistema deberá ser completamente insensible (dentro de un margen) a las variaciones en la velocidad de lectura. Por supuesto el sistema debe poder leer los códigos de barras correctamente aun cuando la velocidad de lectura sea constante (lo cual se dará muy pocas veces). HP ha resuelto este problema utilizando una medida de referencia en la lectura de cada nueva barra; esta medida de referencia se extrae de la barra y el espacio inmediatamente anteriores; con ello se permite una gama de velocidades de lectura realmente amplia ($7,6\text{ cm/s} \dots 76\text{ cm/s}$). Igualmente, HP ha resuelto de forma muy sencilla el problema que representaba indicar a la calculadora el sentido de la lectura.

En el transcurso de la lectura, se colocan en una memoria intermedia los 16 octetos (128 bits). El lugar de colocación de cada uno de estos bits queda determinado por un «puntero». Dicho puntero se pone a cero (reset) en el comienzo de cada nueva línea. Si la lectura se efectúa de izquierda a derecha, el puntero avanzará igualmente de izquierda a derecha en el interior de la memoria intermedia. Contrariamente, si el lápiz de lectura se desplaza en sentido inverso, el puntero se moverá de derecha a izquierda. Una vez leídos los 16 octetos, el puntero sólo recibirá la orden de volver a su posición inicial (reset) si se ha efectuado la lectura de izquierda a derecha (sentido convencional). A continuación se procede a la lectura de los bits en la memoria uno a uno (en este caso el puntero se moverá de izquierda a derecha). Todo esto puede parecer un poco complicado, por lo tanto es conveniente poner un pequeño ejemplo que aclare las posibles dudas. Si se tienen ocho cifras, horizontalmente y en orden correlativo, en una hoja de papel, utilizando el sistema anteriormente citado, podremos leer las cifras escritas sobre el papel e introducirlas en la memoria intermedia. Si la lectura se efectúa de izquierda a

derecha, se obtendrá: 1 2 3 4 5 6 7 8. Mentalmente puede verse cómo en este caso el puntero vuelve a su posición inicial (el primer dígito) y la lectura de izquierda a derecha nos da el orden correcto de las cifras. La cosa se complica cuando se leen las cifras en el orden inverso. El primer dígito (el 8) se coloca totalmente a la izquierda; el siguiente debería situarse más a la izquierda pero como esto no es posible lo que en realidad sucede es que el puntero se desplaza a la izquierda (fuera del campo disponible), reapareciendo por el lado derecho. En este caso, el siguiente dígito leído será el 7 (colocado a la derecha). A su izquierda estará el 6, a continuación (más a la izquierda) el 5, y así sucesivamente. El resultado es: 8 1 2 3 4 5 6 7. El último dígito leído es el 1 y en este caso el puntero se quedará en esta posición, con lo cual al realizar la lectura de izquierda a derecha las cifras aparecerán a la salida en el orden correcto.

¿Cuántas páginas se necesitan?

Aun cuando los programas puedan codificarse con el sistema de barras, como hemos aceptado anteriormente, sigue sin aclararse una cuestión: ¿Cuántas páginas ocupará un programa escrito en un código de barras? Para poder realizar un cálculo aproximado nos guiaremos por el sistema utilizado en la HP41C. Este sistema posee unas características interesantes. El lápiz de lectura utilizado tiene un precio bastante razonable. El error de media del sistema es inferior a 0,1 mm., lo que significa que aunque los trazos sean verdaderamente finos no se presentarán problemas de lectura. En realidad, las exigencias técnicas (calidad de la impresión, margen de velocidades de lectura) nos conducen a una «unidad de anchura» mínima de aproximadamente 0,5 mm. Esto implica un grosor de 1 a 1,5 mm. por bit (barra+espacio). Tomemos entonces como valor medio 1,25 mm.: esto implica una longitud aproximada para cada octeto (8 bits) de 10 mm. Así pues, una línea de 16 octetos incluyendo los caracteres de principio, fin y control tendrá la anchura de esta revista, y las 32 líneas necesarias para representar $\frac{1}{2}$ K (512 octetos) de software llenarán toda página. No se puede decir que este proceso sea especialmente compacto y reducido. Si mantenemos los márgenes que normalmente se suelen dar a una página de escritura, el número de octetos que se podrán incluir por página serán aproximadamente 80. Para dar una idea de lo que esto supone, diremos que el programa del ordenador de ajedrez (de próxima publicación) que está contenido en una EPROM de 4K-octetos ocuparía (traducido a código de barras) aproximadamente 50 páginas. Esto es perfectamente posible, ¡pero publicado en la revista nos quedaría un número precioso!

4

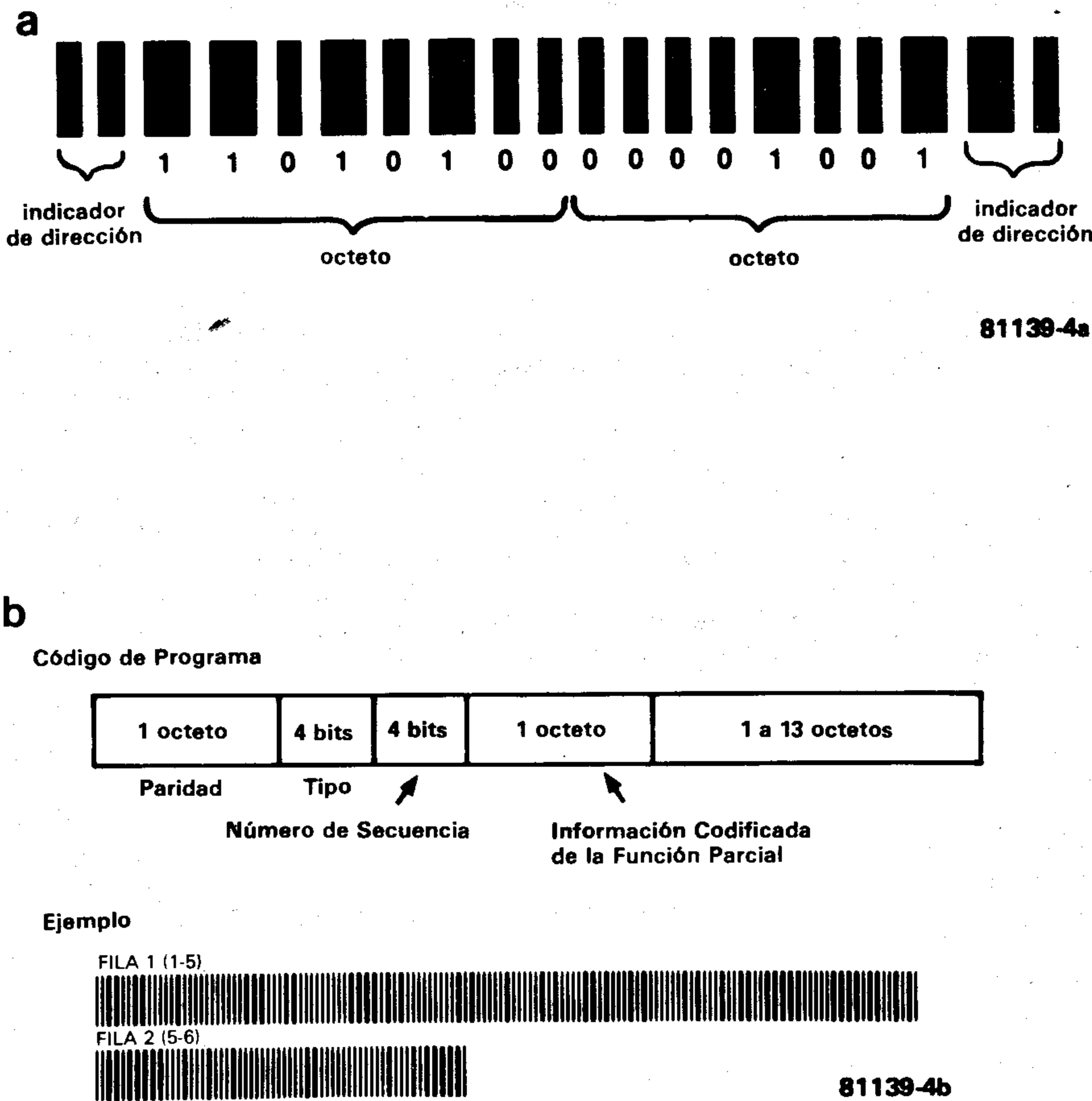


Figura 4. El sistema de HP emplea dos anchuras de barra: los ceros se representan por una barra fina y los unos con una barra gruesa.

Para la comprensión de este artículo es muy aconsejable tener a mano el diagrama de bloques que se publicó en la revista de septiembre. El examen conjunto de dicho diagrama de bloques y del circuito detallado, permitirá una comprensión más clara y más rápida del funcionamiento del analizador lógico.

Antes de seguir, debemos hacer algunas consideraciones previas. El analizador lógico está dividido en tres partes distintas: el analizador propiamente dicho, el cursor y la alimentación. En la medida de lo posible se han utilizado circuitos integrados TTL de la serie LS con el fin de disminuir el consumo de intensidad. El circuito impreso y

S2). El tiempo de retardo que transcurre entre el impulso de muestreo y la transferencia de los datos puede ser prefijado mediante el multivibrador monoestable MMV1. El interruptor S19 permite dos alternativas: en la posición «a» se tiene un retardo fijo de 50 ns, mientras que en la posición «b» el retardo puede ajustarse entre 150 y 500 ns por medio de P1. La entrada A de MMV1 está conectada a la salida de N22, en la cual se tiene la frecuencia de muestreo durante la entrada de datos en la memoria. Cuando los datos salen de la memoria, N22 está bloqueada de manera que la memoria intermedia no recibe ningún impulso de muestreo.

La memoria está formada por dos circuitos 2101A-2 (IC2 e IC3) de 256 x 4 bits, los cuales tendrán que funcionar en el máximo de su tolerancia, ya que en este montaje se utiliza un tiempo de muestreo de 250 ns. se utiliza un tiempo de muestreo de 250 ns. que se corresponden con el mínimo tiempo que estas memorias RAM pueden procesar. Los datos presentes a la salida de la memoria intermedia son pasados mediante cuatro líneas a IC2 y mediante otras cuatro a IC3. IC4 e IC5 (que constituyen un contador de 8 bits que en el diagrama de bloques se llama A) proporcionan las correspondientes direcciones. Este contador recorre continuamente todas las direcciones de la memoria ya que sus entradas de reloj reciben las frecuencias de muestreo o de barrido (según el caso) de N23.

Pero volvamos a la sección de disparo. Después de pasar por la memoria intermedia, los datos son también enviados a un identificador de palabras lógicas formado por las puertas N1 ... N10 y los interruptores S5 ... S14. Las salidas de colector abierto de estas puertas están unidas a la tensión positiva de alimentación a través de R11. Esto significa, que FF1 sólo recibirá un impulso de disparo cuando estén en estado lógico 1 todas las salidas.

Se han previsto también dos entradas (a través de N1 y N2) para disparar FF1 externamente. Una de las entradas de las restantes puertas (N3 ... N10) está conectada a una de las salidas de IC1, mientras que las otras entradas se han conectado a +5 V. (a través de una resistencia de 5 k 6) y al punto medio de los conmutadores de tres posiciones. Cuando un interruptor está en la posición A, la entrada correspondiente estará en estado lógico cero, en la posición central se tendrá el estado lógico uno, y en la posición B las dos entradas quedan conectadas entre sí. Las tres posiciones del interruptor se diferencian mediante los símbolos: «L», «H» y «x» (tanto en el circuito como en el panel frontal). En la posición L la salida de la puerta correspondiente sólo estará en estado alto si la correspondiente salida de la memoria intermedia es un cero. Análogamente, en la posición H la salida de la correspondiente puerta sólo estará en el nivel lógico alto cuando la salida correspondiente de la memoria intermedia esté también en nivel lógico alto. Finalmente, en la posición «x» (indiferente) la salida de la puerta permanece constantemente en el nivel lógico alto, independientemente de sus entradas.

Los conmutadores permiten preseleccionar una palabra de 8 bits de manera que tan pronto como aparezca a la salida de IC1 la

analizador lógico (2)

El mes pasado examinábamos los principios básicos del analizador lógico con la ayuda de un diagrama de bloques. Ahora ha llegado el momento de estudiar el circuito completo. Para ello vamos a dividir el artículo en dos partes: en la primera hablaremos del analizador lógico propiamente dicho, y en la segunda del circuito del cursor.

las instrucciones para el montaje del analizador lógico se tratarán en el próximo número de la revista; con el estudio en detalle de los circuitos tenemos bastante, por el momento.

Circuito del analizador lógico

Empezaremos nuestro estudio por la parte inferior izquierda de la figura 1, es decir, por el corazón del analizador lógico, el cual está formado por un generador de reloj y el selector de frecuencias.

Con los valores de los condensadores que se indican, el oscilador controlado por tensión IC9 produce una frecuencia de 4MHz. La estabilidad del oscilador mejorará considerablemente si se reemplazan los condensadores C7 y C8 por un cristal de 4MHz. A partir de esta frecuencia de salida del oscilador y mediante los divisores por 2 y por 5, contenidos en IC12, IC13 e IC14 se obtienen las diversas frecuencias de muestreo. La frecuencia deseada puede seleccionarse mediante el conmutador S1. El triple conmutador S2 permite cambiar los factores de división con lo que se obtienen ocho frecuencias de muestreo suplementarias.

Cuando S1 está en la posición K se puede conectar un generador de reloj externo, el cual está conectado a una de las dos entradas de N12; la otra entrada de N12 está conectada a S3, cuya posición determina si el circuito debe reaccionar frente a los flancos negativos o positivos de las señales externas.

En la tabla 1 pueden verse las distintas frecuencias de muestreo correspondientes a las diferentes posiciones de S1 y de S2. Las puertas N20, N22 y N23 se utilizan para pasar de la frecuencia de muestreo seleccionada a la frecuencia de barrido fija y viceversa. Por esta razón, una entrada de N20 está conectada a la salida Q de FF2 y una entrada de N22 está conectada a la salida \bar{Q} . De este modo el estado de FF2 determina cuál de las dos frecuencias es la que pasa.

Las ocho entradas de datos están conectadas a una memoria intermedia (IC1), la cual transfiere los datos de entrada a sus salidas a un ritmo determinado por la frecuencia de muestreo elegida (mediante S1 y

Tabla 1

Tiempos de muestreo

S1	S2	
	a	b
a	250 ns	250 ns
b	500 ns	500 ns
c	500 ns	1 μ s
d	2.5 μ s	5 μ s
e	5 μ s	10 μ s
f	25 μ s	50 μ s
g	50 μ s	100 μ s
h	250 μ s	500 μ s
i	500 μ s	1 ms
j	2.5 ms	5 ms
k	EXT	EXT

1

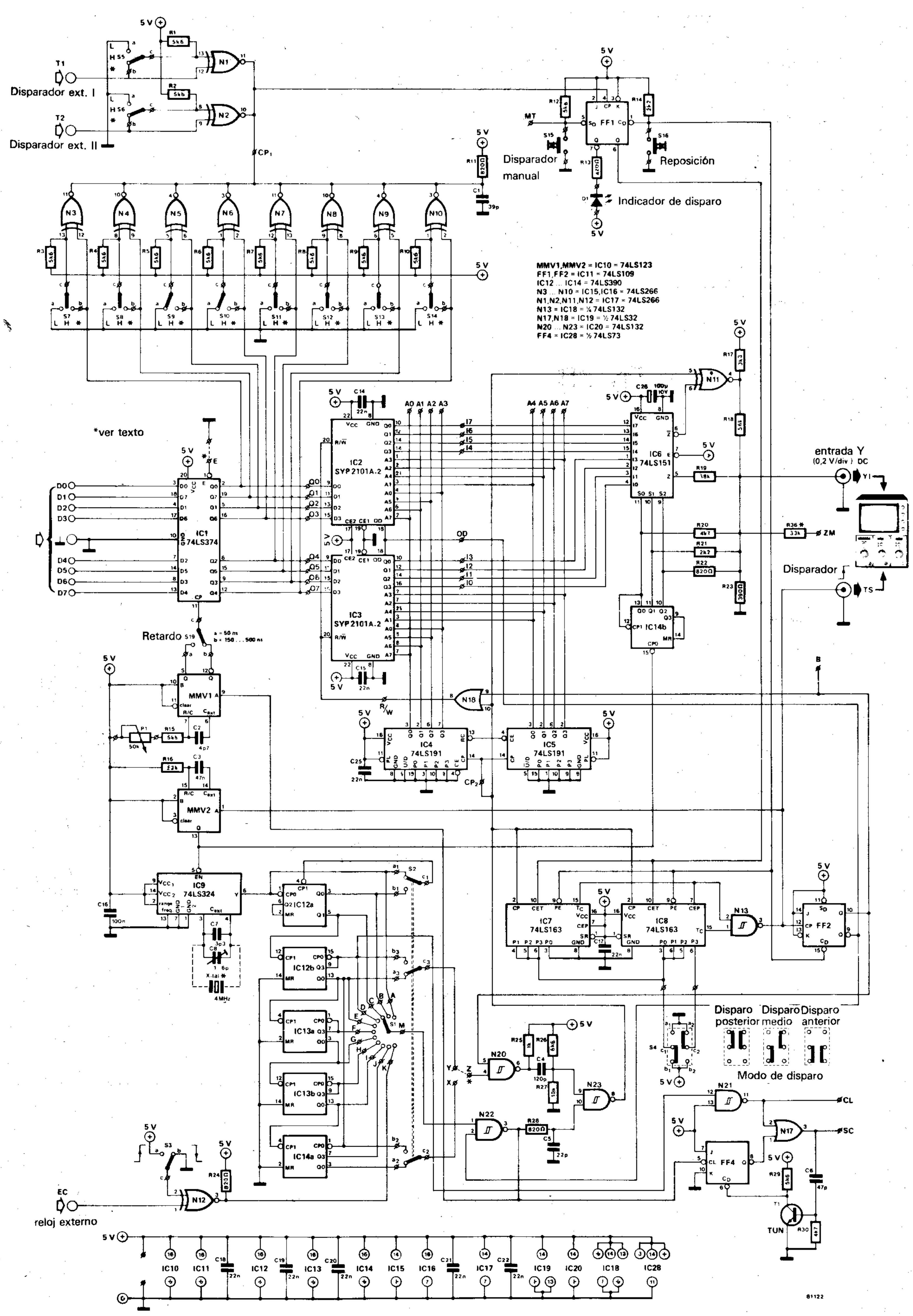


Figura 1. Circuito del analizador lógico. Aconsejamos su estudio junto con el diagrama de bloques que se incluía en el artículo sobre el analizador lógico publicado el mes pasado.

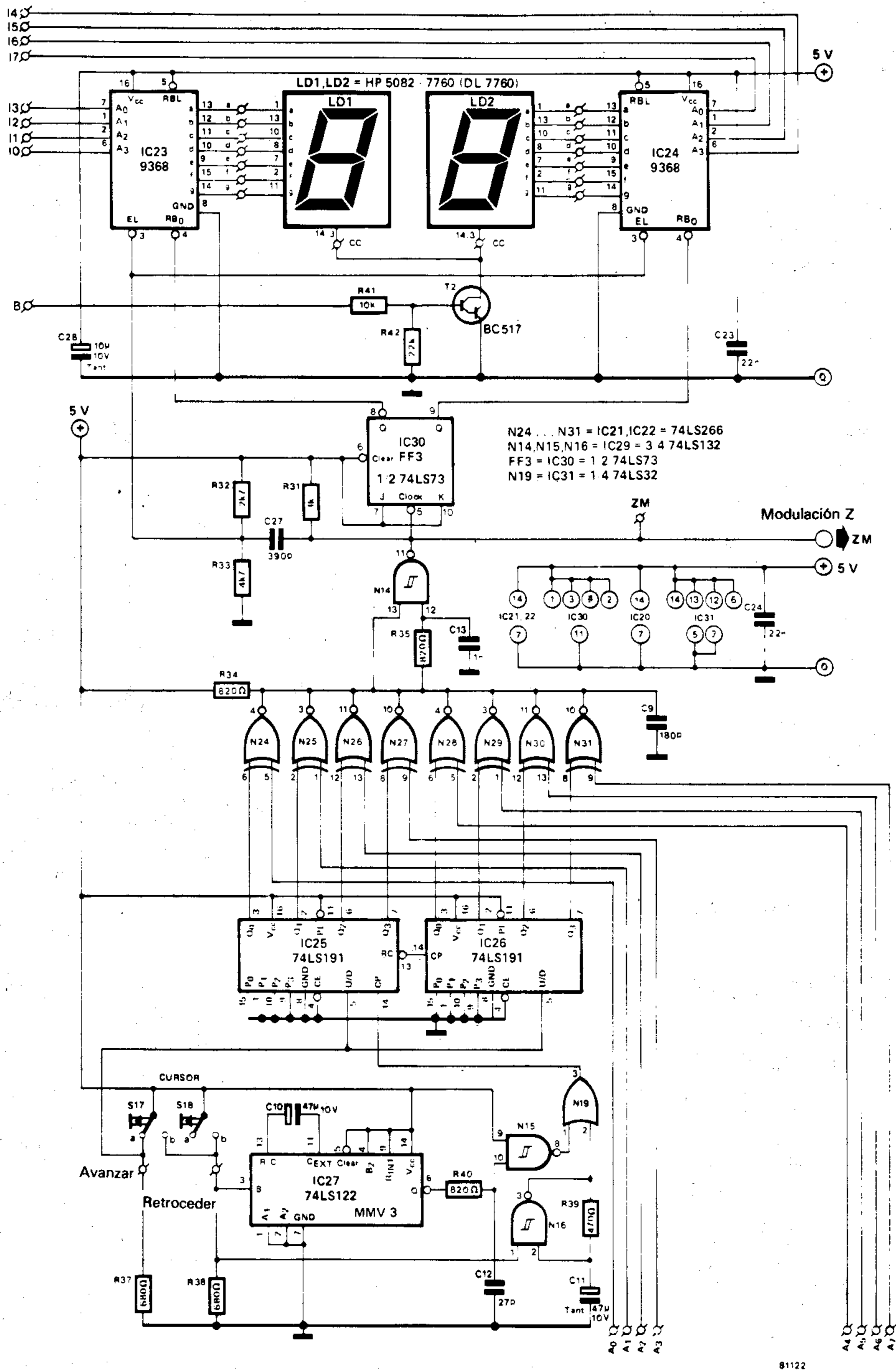


Figura 2. Circuito del cursor.

misma palabra, el identificador de palabras disparará la báscula FF1 (supuesto que S5 y S6 estén en la posición «x»).

Cuando FF1 se dispara, ya sea por el pulsador de disparo manual (S15) o por el impulso de disparo procedente del identificador de palabras lógicas, el analizador pasa al modo «visualización». El pulsador S16 permite inicializar la báscula y en consecuencia el analizador. Un diodo LED unido a la salida Q a través de una resistencia indica el momento en que es disparado el analizador.

Las salidas de datos de las memorias están conectadas a las entradas de un multiplexor de 8 a 1 (IC6). El contador C (IC14b) determina cuál es la entrada del multiplexor que se conecta con su salida. El convertidor di-

gital analógico representado en el diagrama de bloques es poco visible en el esquema de la figura 1. En realidad está formado por las resistencias R19 ... R23 que suman las salidas de datos del multiplexor y las salidas contador C en la proporción correcta con el fin de obtener la tensión analógica necesaria para la entrada Y del osciloscopio. A esta tensión se le añade a través de N11 y R18 una señal cuya misión es producir la línea de puntos que puede verse en la foto de la pantalla del artículo anterior dedicado al analizador lógico.

Entre cada dos marcas de esta señal figura un bit.

El contador B del diagrama de bloques, formado por los circuitos integrados IC7 e IC8 determina, a partir de la señal de reloj y

del modo de disparo, en qué momento debe detenerse la operación de entrada de datos en la memoria, enviando un impulso a FF2 y a MMV2. De esta manera se obtienen, respectivamente, dos cosas: por un lado la conmutación de la frecuencia de muestreo a la frecuencia de barrido, y por otro (y al mismo tiempo) la conmutación de la memoria del modo lectura al modo escritura (R/W). El interruptor de modo de disparo S4 permite prefijar las entradas del contador en los valores 0, 126 y 254.

Funcionamiento del analizador lógico

Inicialmente se selecciona la frecuencia de

muestreo con S1; mediante S7 ... S14 (S5 y S6 deben estar en la posición «x») se programa la palabra de disparo y supongamos que S4 está en la posición de disparo medio.

Pulsando S16, FF1 y FF2 vuelven a su posición inicial y se carga el contador B (IC7 e IC8) con el valor preestablecido (en este caso 126) mediante S4. A partir de este momento los datos aparecen byte a byte en las entradas de la memoria (a través de IC1); durante este proceso los circuitos integrados de la memoria (IC2 e IC3) están en el modo de escritura y el contador A (IC4 e IC5) recorre cíclicamente toda la gama de direcciones, de modo que las «muestras» son almacenadas en posiciones de memoria sucesivas. Cuando el dato presente en las entradas de la memoria es idéntico a la combinación preseleccionada mediante S7 ... S14 el identificador de palabras dispara FF1, el diodo LED D1 se enciende y el contador B se activa empezando a contar impulsos de muestreo a partir del número preseleccionado (126 en este caso) hasta que alcanza el valor 255 (para ello serán necesarias 1, 129 ó 255 muestras según los casos). Cuando se alcanza el valor 255 el contador B genera un impulso de acarreo que activa FF2. Simultáneamente, se dispara MMV2, con lo cual se detiene el oscilador del reloj (IC9) durante un corto intervalo de tiempo. Como en este momento la salida Q de FF2 está en el nivel lógico 1, tan pronto como el reloj arranca de nuevo el circuito funciona a una frecuencia de barrido fija de 200 KHz y la memoria es leída y multiplexada a esta velocidad (el analizador está en el modo «visualización»). Durante el primer barrido el multiplexor selecciona una de las salidas de datos de la memoria y su contenido aparece en la pantalla del osciloscopio. Al final de este barrido (en otras palabras, después de 256 bits) el contador B produce un nuevo impulso de acarreo, que como antes para el reloj. De este modo el contador B (IC14b) se incrementa en una unidad y selecciona la siguiente línea de datos, el reloj entra de nuevo en funcionamiento y el osciloscopio recibe un nuevo impulso de disparo. El mismo procedimiento se reproduce con las ocho líneas de datos, de modo que van apareciendo una después de la otra en la pantalla del osciloscopio. Una vez escrita la octava línea de datos el proceso comienza de nuevo hasta que se active de nuevo la tecla de reposición (S16).

De lo anterior se deduce que no se presentan en la pantalla del osciloscopio simultáneamente las ocho trazas (¿podría ser de otro modo con un osciloscopio de un solo canal?). Sin embargo, estas trazas son multiplexadas a una velocidad tan grande (menos de 10 mseg. son necesarios para presentar en la pantalla los ocho canales) que «aparecen» prácticamente al mismo tiempo.

Queda por examinar una pequeña parte del esquema de la que no hemos hablado hasta este momento: se trata del circuito formado por N21, FF4 y N17. Se trata de un circuito de ampliación que permite convertir el analizador lógico en una unidad de almacenamiento de datos para el osciloscopio. Esto se verá más exactamente cuando dentro de dos meses hablemos de la ampliación de memoria del analizador lógico.

3

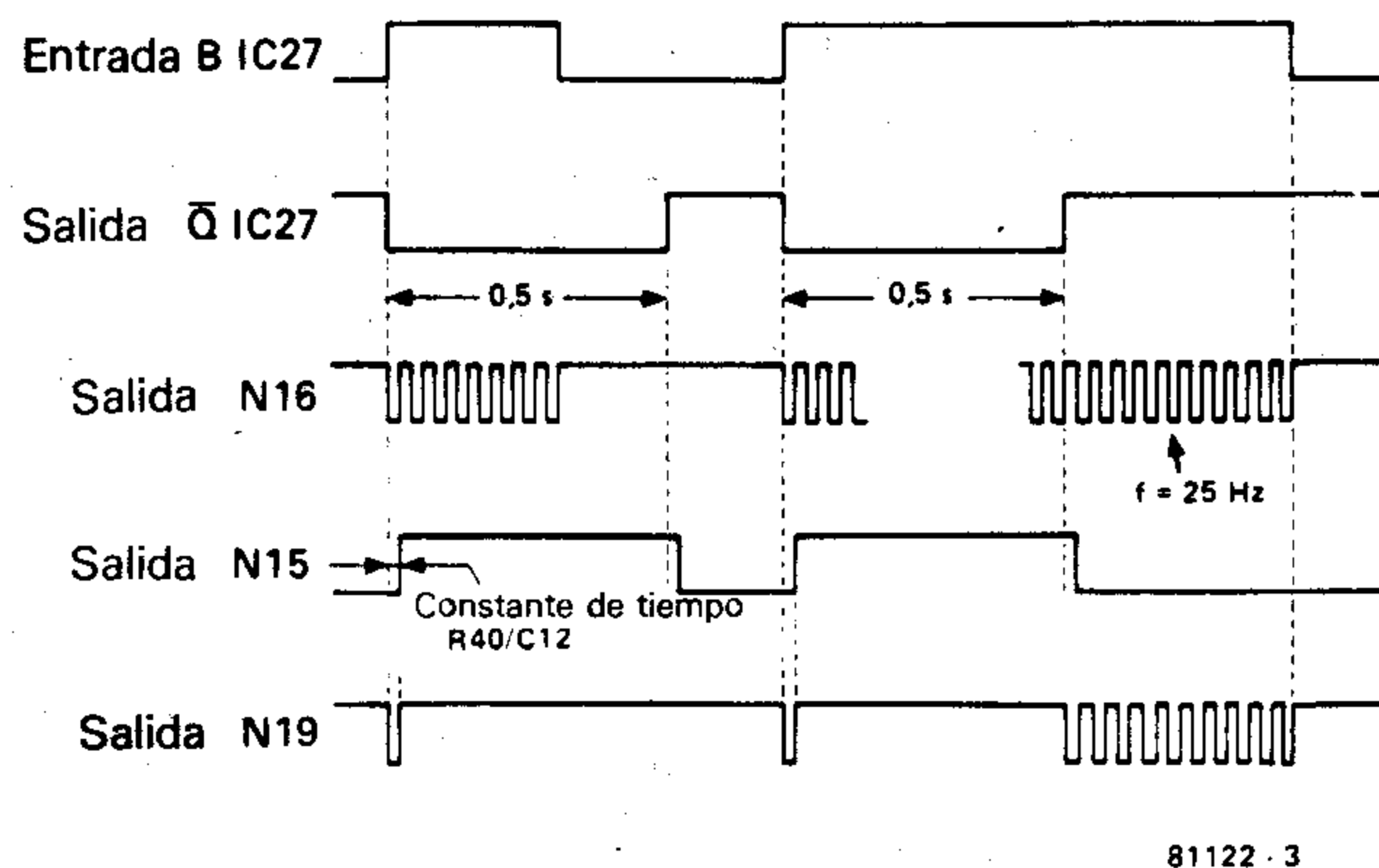


Figura 3. En este diagrama se muestra el funcionamiento del generador de impulsos del cursor.

El cursor

En la figura 2 puede verse el circuito completo del cursor. La conexión de este circuito con el de la figura 1 se realiza a través de las líneas A0 ... A7, I0 ... I7 y B.

En el diagrama de bloques esto corresponde a las uniones con la memoria RAM, con el contador A y con FF2.

Los dos dígitos LD1 y LD2 son controlados por dos convertidores binario/siete segmentos (IC23 e IC24) que convierten los datos de ocho bits en dos números hexadecimales. Cada convertidor está conectado con cuatro líneas de datos de la memoria. Los cátodos comunes de los dos dígitos son controlados por el transistor T2, cuya base está unida a la salida Q de FF2, de manera que los dígitos sólo funcionan cuando los datos son enviados al osciloscopio.

El circuito del cursor tiene muchas analogías con el circuito del identificador de palabras. Su función es hacer que los datos presentes en una posición preseleccionada sean visualizados en un formato hexadecimal. Las puertas N24 ... N31 comparan el contenido del contador A (IC4 e IC5) con el contenido del contador D (IC25 e IC26). Cuando ambos contenidos sean idénticos, la salida del comparador (todas las salidas de las puertas EXNOR) estará en el nivel lógico uno, con lo cual los decodificadores de los visualizadores, activados por N14, leen el contenido de las líneas de datos. FF3 bascula con cada impulso generado por el circuito comparador de modo que se comporta como un interruptor electrónico que, alternativamente, pone en funcionamiento y fuera de funcionamiento los dos dígitos.

La salida de N14 está unida a la entrada Z del osciloscopio, con lo que aparecen 8 puntos luminosos sobre las ocho líneas de datos: se trata del cursor. Estos puntos indican la posición de los datos visualizados bajo forma hexadecimal en los dígitos LD1 y LD2.

El contenido del contador D puede ser modificado mediante las teclas S17 y S18; de este modo se desplaza el punto por cada línea y, lógicamente, se varía el número visualizado en los dígitos. Estos dos pulsadores, junto con IC27, controlan los contadores IC25 e IC26. Cuando se acciona S17 («avanzar») los contadores IC25 e IC26 cuentan los impulsos que aparecen en la entrada de reloj. Por el contrario al pulsar S18 («retroceder») el contador empieza a descontar. El generador de impulsos for-

mado por IC27, N15 y N19 no es precisamente sencillo, pero su relativa complejidad está plenamente justificada. Si se pulsa S17 ó S18 durante un intervalo de tiempo inferior a medio segundo, sólo se enviará un impulso al contador y el cursor sólo se desplazará una posición; si por el contrario el tiempo es superior a medio segundo aparecerá a la salida de N19, una señal de una frecuencia de 25 Hz y el cursor se desplazará por la pantalla hacia la derecha. Este circuito funciona como sigue: cuando se pulsa una de las dos teclas, la salida de N16 pasa inmediatamente al nivel lógico cero. Simultáneamente se dispara MMV3 y su salida Q pasa también al nivel lógico cero. La red R40/C12 retrasa esta señal un instante, durante el cual N19 transmite el cero de la salida de N16 al contador. Al cabo de la temporización la salida de N15 pasa al nivel lógico alto y N19 inhibe la señal de N16. Una vez transcurrida la constante de tiempo de MMV3 (0,5 s) la salida de N15 pasa a cero y la señal del oscilador de N16 (25 Hz) entra en los contadores. En la figura 3 pueden verse los impulsos presentes en diversos puntos del circuito. La salida de modulación Z puede emplearse de dos maneras distintas. Si se dispone de un osciloscopio con entrada Z puede conectarse directamente o través de un inversor. Por el contrario, si el osciloscopio no dispone de entrada Z, el cursor puede hacerse visible conectando la salida Z del cursor con la entrada ZM del analizador lógico propiamente dicho. En este caso el cursor se visualizará en cada línea de datos como una depresión.

La fuente de alimentación

En la figura 4 se representa el circuito de la fuente de alimentación. Como nuestros lectores habrán observado es idéntica a la utilizada para el Junior Computer (en su versión básica). De momento el analizador lógico sólo necesita una tensión de alimentación +5 V. La parte encerrada por una línea de trazos se utilizará con el circuito de almacenamiento mencionado anteriormente.

En próximo episodio...

En el artículo que publicaremos en el próximo número se tratará de la construcción y puesta a punto de las placas de circuito impreso y del diseño de la carátula del analizador lógico.

No pretendemos hacer aquí un estudio exhaustivo de la tarjeta de ampliación o interface del Junior Computer, dado que para ello serían necesarios varios centenares de páginas. Sin embargo, ofreceremos a nuestros lectores todos los aspectos esenciales, porque sabemos que es grande el interés que existe en torno a todo lo relativo al Junior Computer.

Los pasos esenciales para añadir al Junior Computer la tarjeta de interface son los siguientes:

- varias modificaciones en la placa principal (aunque algunas de ellas son opcionales);

En la fig. 1 se tiene la placa de circuito impreso y la distribución de componentes de esta pequeña placa de circuito impreso. En la fig. 3 se muestra cómo debe realizarse el montaje y conexionado de este circuito suplementario sobre la placa principal.

En un artículo titulado «Experiencias con el Junior Computer», que se publicará en el próximo número de la revista se explicará la necesidad del circuito de la figura 1b. Ahora se utilizan dos puertas que quedan libres en IC10.

Si el circuito integrado IC10 correspondiente a la placa principal se montó en un zócalo, cuando se realizó la versión básica del Junior Computer, la modificación será muy fácil, mientras que por el contrario, si IC10 está soldado a la placa principal será necesario su «sacrificio». Este método, que puede parecer «cruel» a primera vista, es el único que ofrece un máximo de garantías ya que se trata de limitar al máximo la manipulación con el soldador, desoldador y otros objetos contundentes en las proximidades de las frágiles pistas de nuestra tarjeta principal. Por tanto, aconsejamos cortar todas las patillas del circuito integrado con unos pequeños alicates de corte. Una vez realizado esto es muy fácil dejar libres los distintos taladros con ayuda de un soldador y unas pinzas. Debe ponerse gran cuidado en la realización de esta operación dado que si se hace mal, las consecuencias pueden ser muy desagradables.

A continuación se colocará un zócalo para

Tabla 1. Modificaciones en la placa principal del JC.

- R5 = 470 Ω (ó 560 Ω en paralelo con la antigua R5) — indispensable
- R14, R15, R16 = 470 Ω (ó 560 Ω en paralelo con las antiguas R) — opcional
- 1 puente con hilo conductor entre D y EX

Tabla 2. Módulo EPS 81033-3

- R21, R22 = 1 k (continuación de los números de la tarjeta principal)
- IC10 = 7401, 74LS01 (sólo cuando se «sacrifique» el IC10 antiguo)
- 1 circuito impreso EPS 81033-3
- 1 zócalo de 14 patillas (en la tarjeta principal)
- 1 zócalo de conexión (ver texto)
- 2 espadines

Figura 1. Circuito impreso adicional que sustituye a IC10 en la tarjeta principal del Junior Computer.

interface para el Junior Computer (y2)

Con este artículo se completa una etapa muy importante en el desarrollo del Junior Computer. Por supuesto éste no es, ni mucho menos, el último artículo que dedicaremos al tema, puesto que aún quedan muchos aspectos que tratar. Vamos a ver a continuación todos los detalles relativos a la construcción de la tarjeta de interface, así como las modificaciones que son necesarias para adaptar la placa principal y la fuente de alimentación a esta nueva configuración del Junior Computer.

- modificación de la fuente de alimentación;
- construcción de la tarjeta de interface y conexión con la tarjeta principal y con la tarjeta de bus;
- puesta a punto y calibración del PLL.

Una vez realizado todo esto, y si todo va bien (como cabe esperar), habremos realizado un Junior Computer ampliado.

Como hemos dicho al principio, existen otras posibilidades que no vamos a tratar aquí, y que reservamos para el Libro 3, dedicado al Junior Computer.

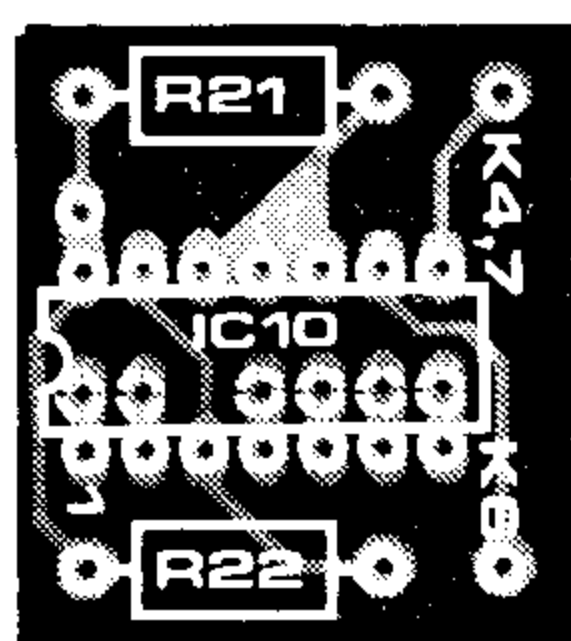
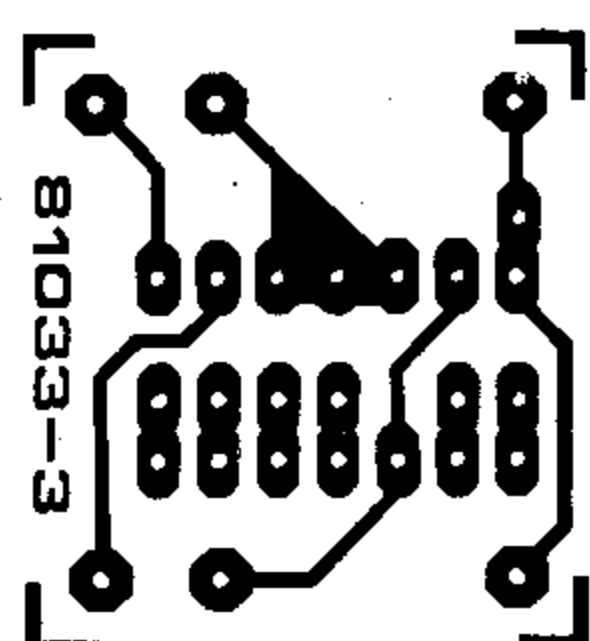
Adaptación de la placa principal

Antes de añadir un piso a una casa, conviene examinar la solidez de sus fundamentos con el fin de evitar su posterior derrumbamiento. En lo que al Junior Computer se refiere no son muchas las cosas que hay que reforzar, pero es necesaria una cierta adaptación. (Ver tabla 1.)

En el caso de las resistencias que deben disminuir de valor puede evitarse el tener que desoldar la «antigua» resistencia simplemente soldando el paralelo con esta última una resistencia de valor adecuado.

Es imprescindible eliminar el puente que une el punto D a masa: *cuando se utiliza la tarjeta de ampliación el punto D debe estar conectado con el punto EX*. Aquellos lectores que tengan la intención de utilizar el programa PRINTER MONITOR (PM), con la posibilidad, además, de recorrer un programa paso a paso deben insertar en la placa principal el circuito de la fig. 2b. Este ha sido realizado bajo la forma de un pequeño circuito impreso (EPS 8133-3) que se montará sobre la placa principal de acuerdo con las indicaciones dadas en la tabla 2.

1



circuito integrado de catorce patillas en el lugar del antiguo IC10.

En la pequeña placa adicional están contenidos: el nuevo IC10, dos resistencias y dos espadines para la conexión de las líneas K (aconsejamos la utilización de espadines redondos). Por el lado de las pistas de cobre sólo se utilizan los puntos 1, 2, 4 ... 7 y 14, los cuales se conectan al zócalo que se ha colocado en el lugar del antiguo IC10 en la placa principal.

Para realizar dicha conexión puede utilizarse o bien otro zócalo de patillas larga, o simplemente pequeños trozos de hilo conductor rígido. En caso de utilizar un zócalo será necesario cortar las patillas, 3, 8 ... 13 que no deben conectarse a la placa principal.

Por supuesto existe también la posibilidad de soldar directamente el circuito suplementario sobre la placa principal sin utilizar ningún tipo de zócalo. Como puede verse hay mucho donde elegir.

Volviendo a las dos líneas K, deberá tenerse presente que en el caso de utilizar el programa PM deberán conectarse K6 y K4 (y también K5 como se verá) a IC10. Si se quiere calcular en el sistema decimal sin ningún problema, incluso sin utilizar el programa PM, el circuito adicional es imprescindible. En este último caso K6 y K7 deben conectarse a IC10.

Ampliación de la fuente de alimentación

Cómo conseguir algunos miliamperios adicionales y la tensión -12 V.

En la figura 4 se tiene el esquema de la fuente de alimentación modificada, en la figura 5 se da el circuito impreso para obtener los -12 V, en la tabla 3 se da la lista de componentes necesarios y finalmente en las figuras 4 b y 6 se dan las instrucciones de montaje.

En electrónica, donde comen dos es muy posible que no puedan comer tres. Sobre todo cuando se utilizan memorias de EPROM, ya que de todos es sabido que son especialmente glotonas. Por otra parte se necesitan los -12 V para realizar el interfaz RS232. Así pues, la versión revisada de la fuente de alimentación del Junior Computer proporcionará:

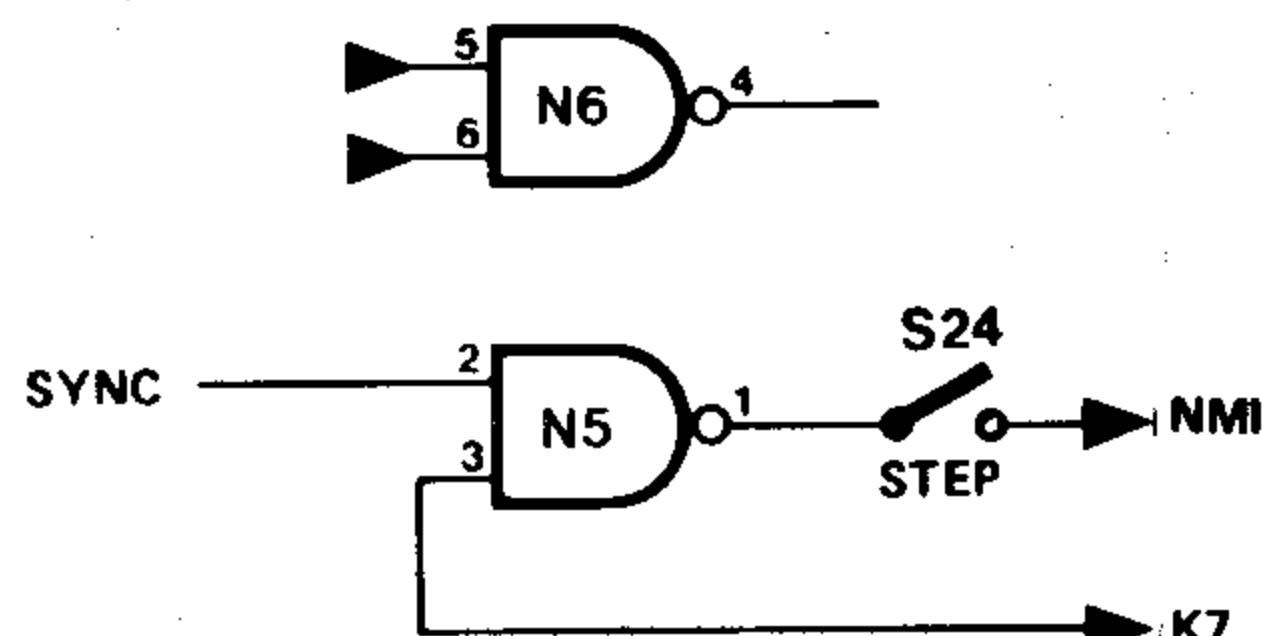
- + 5 V, 4A máx.
- 5 V, 400 mA máx.
- + 12 V, 400 mA máx.
- 12 V, 400 mA máx.

Con esto se podrá abastecer a la placa principal, a la placa de ampliación y a cinco tarjetas adicionales de memoria (el Elkterminal tiene su propia fuente de alimentación).

Es por tanto necesario: construir enteramente la alimentación de -12 V (con su propio circuito impreso), modificar la fuente de alimentación existente, añadir un transformador suplementario, utilizar un radiador adecuado en el regulador de +5 V, y finalmente modificar el cableado. La figura 6 será de gran ayuda a la hora de realizar estas operaciones. En el circuito impreso ya existente deben suprimirse: D1 y D2 (los cuales pueden utilizarse como D7 y D8), IC1 ... IC3 y el radiador. Y una vez hecha la demolición hay que realizar la construcción, para lo cual: se conectan C19 en paralelo y encima de C1 (igualmente puede sustituirse C1 por un condensador electrolítico de 680 μ F/40 V), del mismo modo se monta C21 sobre C6 (también en este caso es posible sustituir C6 por un condensador electrolítico de 4.700 μ F/25 V). A continuación se realiza el montaje de los nuevos circuitos integrados IC1 e IC3 que reemplazan a los antiguos circuitos del mismo nombre, colocándose en el mismo lugar. Lea y vuelva a leer todas las veces que sea necesario la siguiente frase: *la cara metálica de los dos circuitos integrados IC1 e IC3 debe colocarse al lado de C2. En otras palabras, no debe tenerse en cuenta para nada la correspondiente serigrafía de componentes del circuito impreso. Los dos circuitos integrados deben estar provistos de*

2

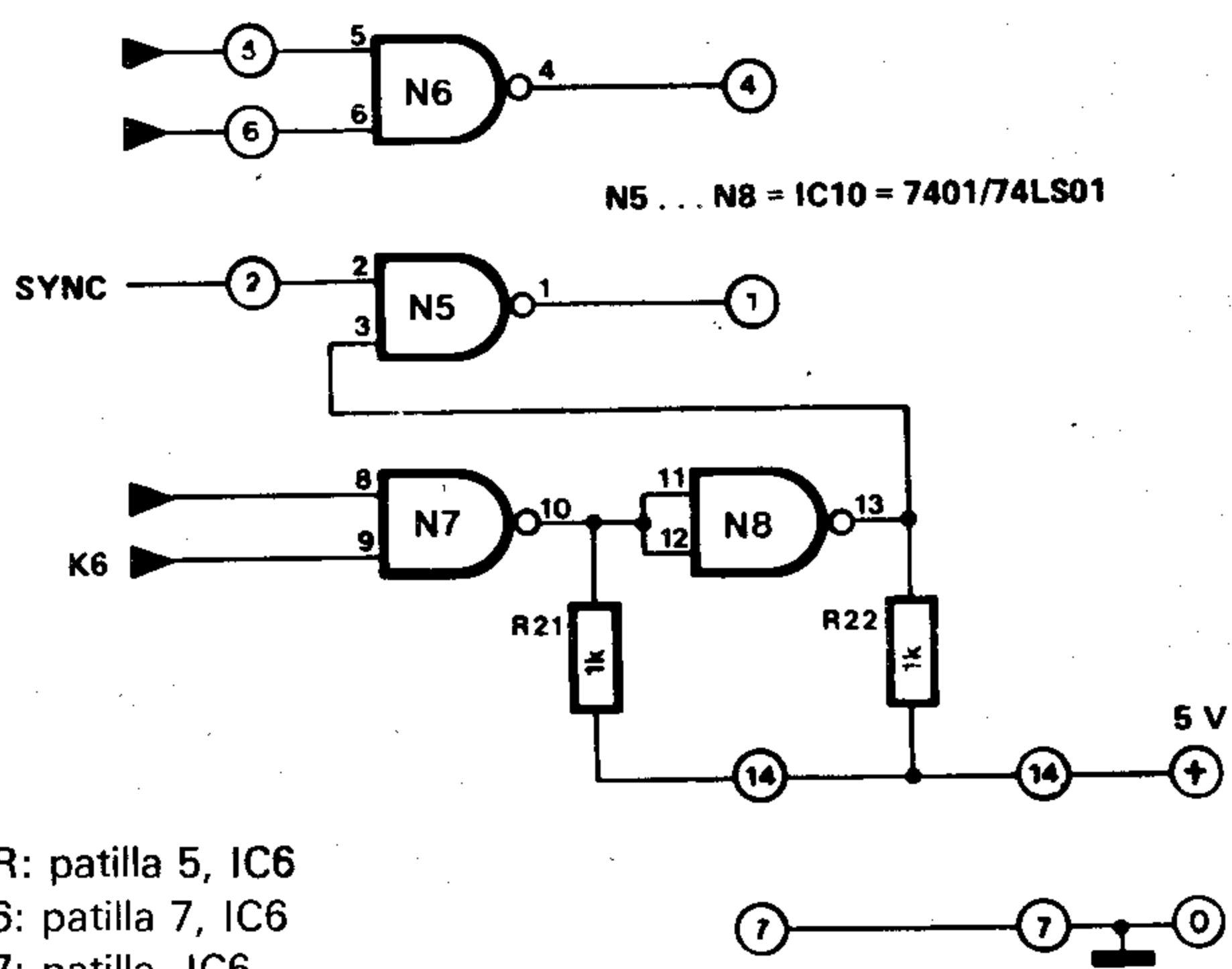
a



N5, N6 = 1/2 IC10 = 1/2 7401/74LS01

81149 - 1a

b



KR: patilla 5, IC6

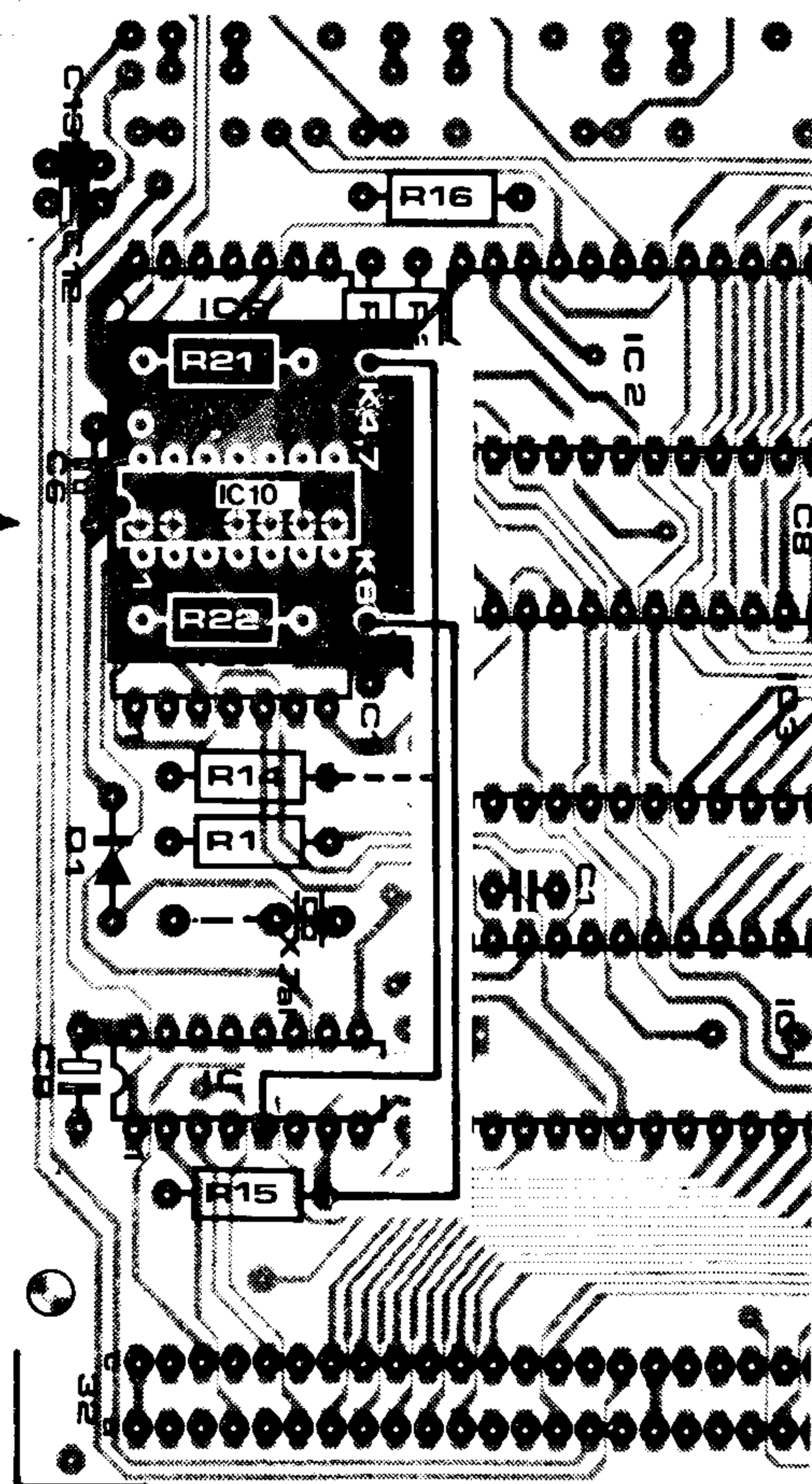
K6: patilla 7, IC6

K7: patilla, IC6

81149 - 1b

Figura 2. El circuito tal como es en la actualidad (2a) y tal como debe ser (2b) para poder recorrer el programa paso a paso.

3



81149 3

Figura 3. En esta figura se muestra cómo debe realizarse la conexión del circuito adicional en la placa principal. Hay dos uniones cableadas que corresponden a K6 y a K4 ó K7.

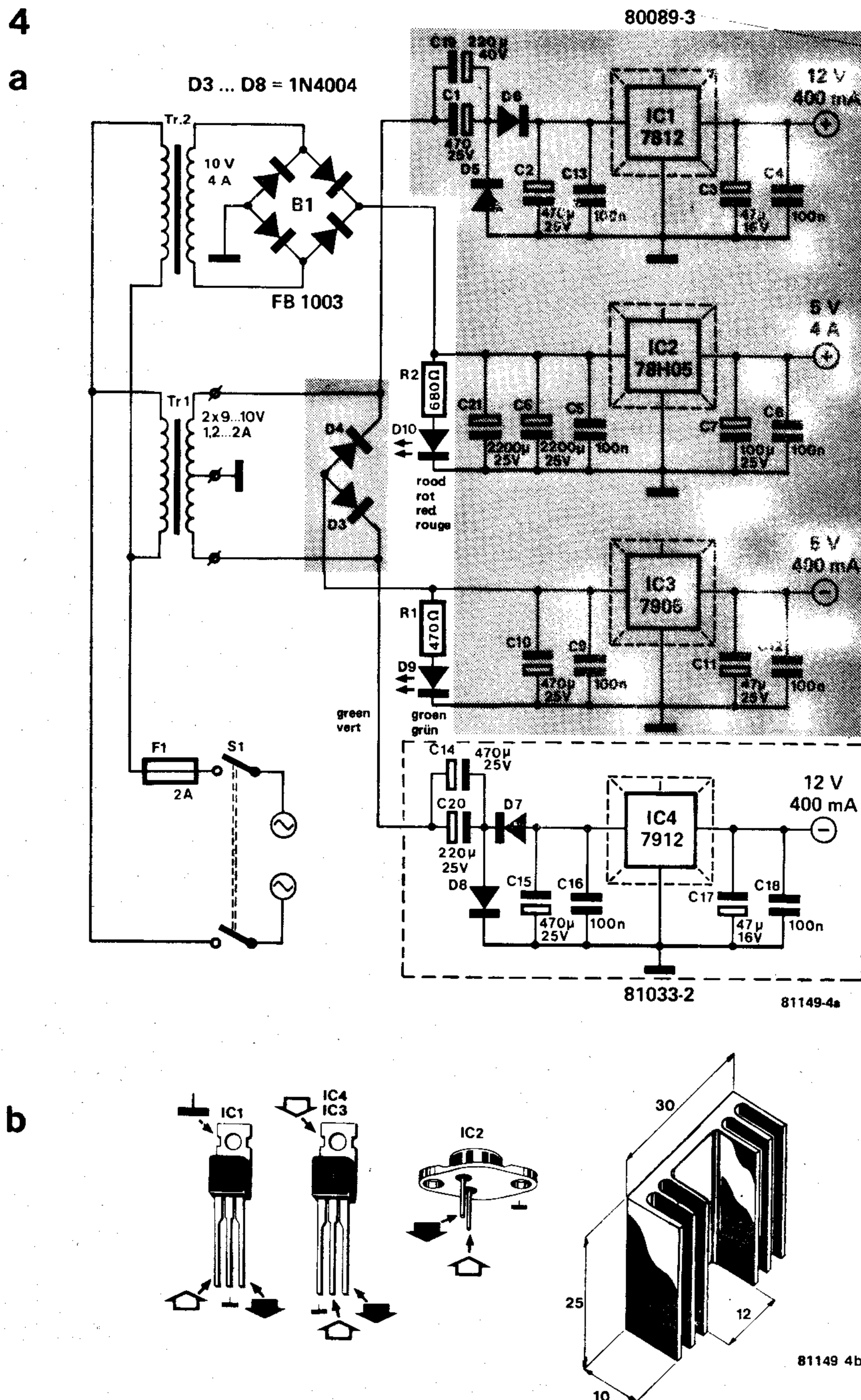


Figura 4. Fuente de alimentación revisada (4a) y algunos detalles para su realización práctica (4b).

Tabla 3. Lista de componentes de la fuente de alimentación revisada

Nota: «%» significa: modificado
«&» significa: nuevo

Condensadores

C1, C2, C10, C14(&), C15(&) = 470 μ /25 V
C3, C11, C17(&) = 47 μ /16 ... 25 V
C4, C5, C8, C9, C12, C13, C16(&),
C18(&) = 100 n MKH
C6, C21(&) = 2200 μ /25 V (C21//C6)
(si C6 (%) = 4700 μ /25 V; C21 se omite)
C7 = 100 μ /25 V
C19(&), C20(&) = 220 μ /40 V
(C19//C1; C20//C14) (C19 y C20
se omiten cuando C1 (%), C14 (%) =
680 μ /40 V)

Indicadores

D9 = verde LED; R1 = 470
D10 = rojo LED; R2 = 680

Semiconductores

IC1(%) = 7812 (TO - 220)
IC2(%) = 78H05 (TO - 3)
IC3(%) = 7905 (TO - 220)
IC4(&) = 7912 (TO - 220)
D1, D2 = se omiten; ver D7 y D8
D3, D4, D5, D6, D7(&), D8(&) = 1N4004
B1(&) = FB 1003
Tr1 = transformador existente
Tr2(&) = 1 x 10V 4A nuevo transformador
S1 = interruptor existente
F1 (%) = fusible de 2A
(&): disparadores para IC1, IC2, IC3, IC4

varios:

circuito impreso adicional EPS 801033-2 para la
fuente de -12V.

un radiador como el que se indica en la figura 4b. La patilla central de cada uno de estos circuitos reguladores de tensión está conectada interiormente a la cara metálica y por tanto al radiador. Es fácil deducir a la vista del patillaje indicado en la figura 4b, que los radiadores de IC1 y de IC3 no deben estar en contacto en ningún caso. Para evitar contactos accidentales deben doblarse las patillas de uno de los reguladores de modo que aun manteniendo su posición vertical queden en distinto plano.

El nuevo IC2 se monta sobre el radiador tipo TO3 y el conjunto puede colocarse en la parte posterior de la caja en la que se realiza el montaje. Por supuesto, las aletas deben estar orientadas verticalmente ya que la circulación de calor tiene sentido ascendente. El patillaje del circuito integrado 78H05 coincide con el del LM309K, por tanto, cuando se utilice una caja metálica no será necesario aislarla de la carcasa de IC2, ya que esta última está conectada a masa. Asimismo cuando se utilice una caja metálica convendrá poner especial cuidado en evitar cualquier cortocircuito entre un potencial de alimentación y la caja (atención a los separadores metálicos).

La implantación de los componentes del circuito de alimentación suplementario no deben presentar ningún problema. IC4 debe estar provisto de un radiador como el representado en la figura 4b.

Para los +5 V será necesario un nuevo transformador (Tr2). El rectificador P1 es también nuevo, y podrá montarse sin necesidad de realizar un aislamiento en la parte posterior de la caja de la fuente de alimentación. Las conexiones serán preferentemente con cuatro conectores adecuados.

Ha llegado el momento de realizar el cableado. Aquí la cosa se complica un poco, pero pensamos que los dibujos son suficientemente claros. La alimentación del sistema ampliado del Junior Computer se hace a través de los espadines previstos con este fin en la placa de ampliación.

La tarjeta de interface

El plato fuerte.

En el número correspondiente al mes pasado se publicaron los esquemas de esta placa.

En la tabla 4 se da la lista de componentes y en la fig. 5 puede verse el diseño del circuito impreso (por razones de espacio se ha representado sólo la cara correspondiente a la serigrafía de componentes). Los puentes correspondientes a IC4 e IC5 se realizarán de acuerdo con la tabla 5, y finalmente en la fig. 8 se encontrará todo lo que es necesario saber sobre los conectores.

El circuito impreso es de doble cara con taldros metalizados al igual que la placa principal, aunque existe una diferencia importante entre las dos placas: en la tarjeta de interface sólo se tiene serigrafía de componentes por un lado. Lo cual no significa, por otra parte, que deban conectarse todos los componentes por el lado serigrafiado ya que la mayoría de los conectores se colocan por la cara de las pistas (es decir, por la no serigrafiada).

Normalmente se considera la cara de los

componentes como la cara superior, pero va a ser necesario derogar esta costumbre ya que vamos a realizar un sandwich cuya rebanada inferior será precisamente la tarjeta de interface, con la cara de componentes mirando hacia abajo.

Empecemos por las resistencias: se utilizan 36 ó 37. La 37ª se utilizará sólo cuando se emplee la salida de auriculares de altavoz del grabador de cassettes.

En todos los demás casos debe emitirse R37 ya que produce una considerable pérdida de señal incluso en las líneas de baja impedancia.

El potenciómetro P2 es normal mientras que P1, que se utiliza para calibrar el PLL (circuito de sincronización de fase) es un trimmer de diez vueltas. Con los condensadores de tantalio debe vigilarse que se conecten con la polaridad correcta. Después de haber montado los transistores y los tres diodos normales (los diodos LED no se implantan sobre el circuito) se pasa a los puentes con aislamiento, que son dos al lado del conector de ampliación y tres en el conector RS232 (conexiones entre 4 y 5, 5 y 8, y 6 y 20). Deben colocarse también 62 espadines (ver tabla 4), la mayoría de ellos por el lado serigrafiado, sin embargo, los más cercanos al borde de la tarjeta deben colocarse por el lado de las pistas de cobre. Las uniones entre los puntos identificados por letras del alfabeto dependen de las necesidades del usuario. Si se utiliza un Elektterminal y también para la mayoría de las impresoras, debe omitirse el puente P-Q. Si al sistema se le añade memoria suplementaria a través de la tarjeta de bus deben puentearse los puntos R y S (WITH), mientras que, en caso contrario, se unirán los puntos R y T (WITH). Los puentes A..O se determinan por la elección que se haga de IC4 e IC5 (tabla 5).

Conviene utilizar zócalos de calidad para los 17 circuitos integrados, así como para los 2 relés REED. Cuando se coloquen los circuitos en su zócalo, además de comprobar que el sentido es el correcto, es preciso asegurarse de que las 8, 14, 16, 18, 20, 24 ó 40 patillas han entrado perfectamente en el zócalo. Sucede a veces que inadvertidamente algunas patillas se doblan hacia el interior y entonces se produce la catástrofe. Como mínimo es necesario programar un circuito integrado. Se trata de la memoria PROM IC17. Si es del tipo 82S23 podrá programarse con el programador de memorias PROM publicado en el número 14/15, correspondiente a julio/agosto de 1981.

Si se elige una memoria EPROM para IC4 ésta deberá estar también programada. Cuando se opte por un solo circuito 2716 éste deberá contener todo el programa TM (Tape Management); en caso contrario puede olvidarse todo lo concerniente a la interface de cassette. Todo lo anterior es también válido para IC5.

Cuando se quieren utilizar las funciones G y S del programa PM será necesario disponer de la rutina TM en IC4 (ver el artículo correspondiente al software en el número anterior de ELEKTOR). Los relés Re1 y Re2, sus zócalos correspondientes, así como J3 y J4 no son necesarios si se renuncia al control por programa de los lectores de cassette.

5

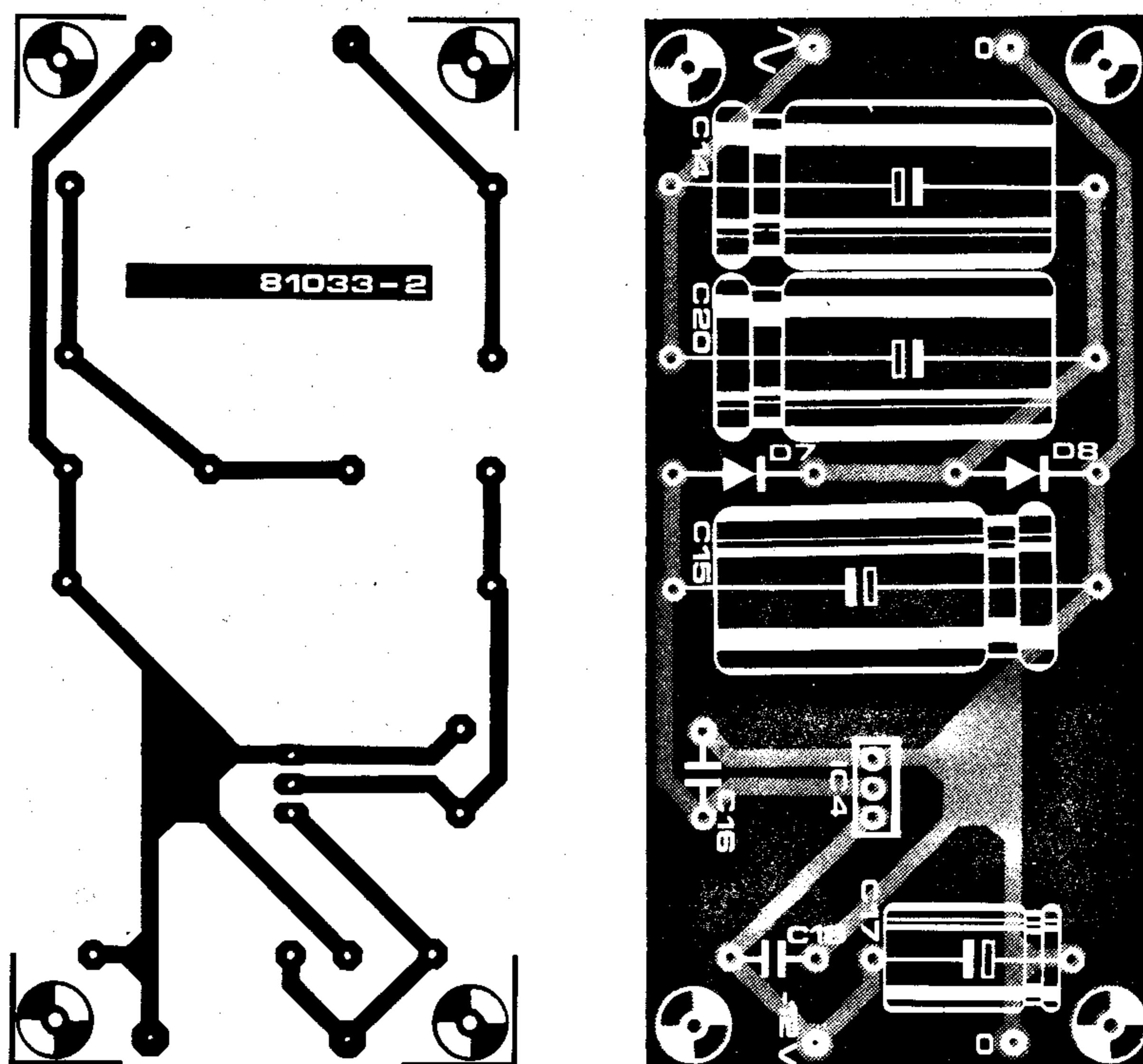


Figura 5. Diseño de circuito impreso correspondiente al circuito de alimentación de -12V.

6

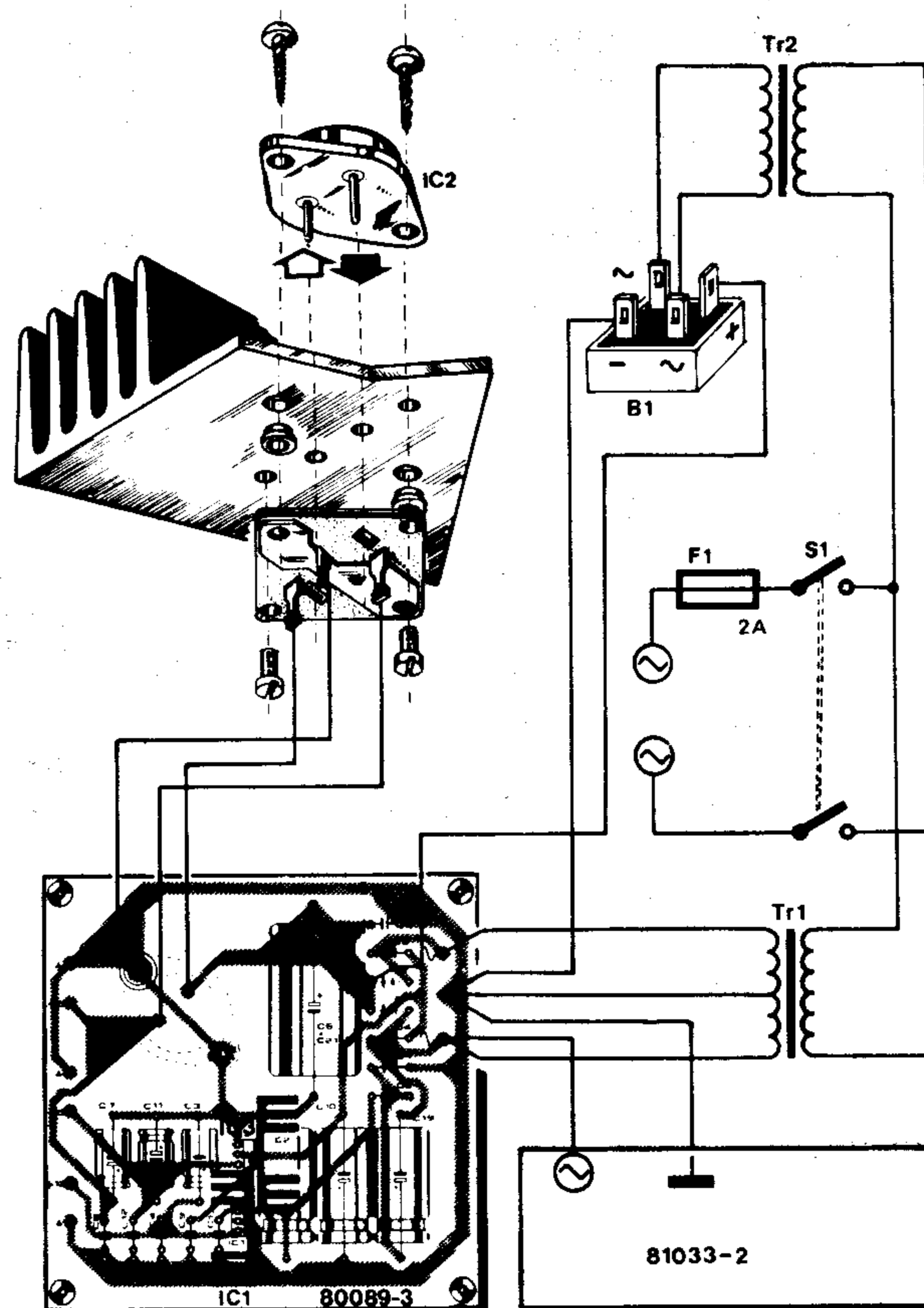
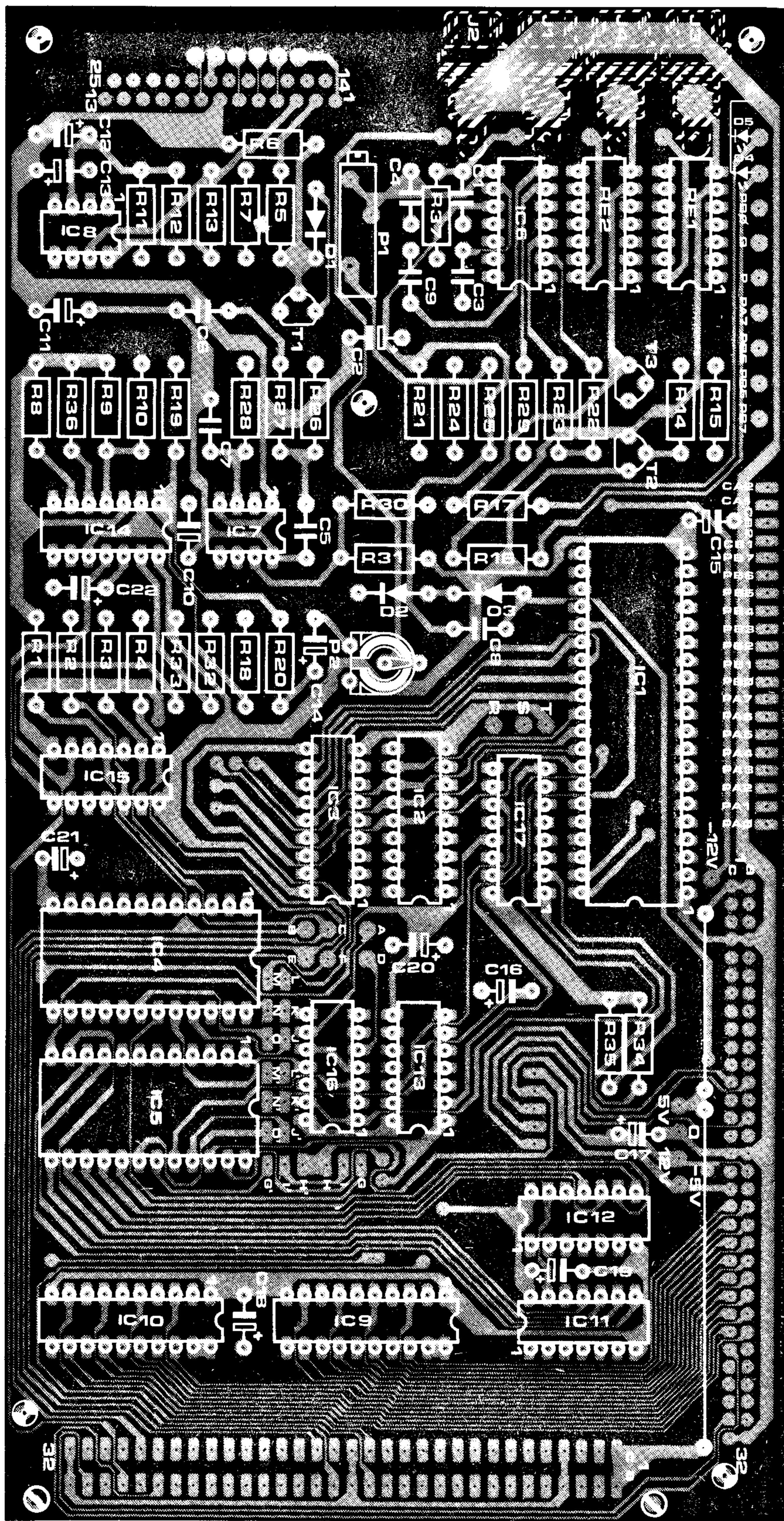


Figura 6. Indicaciones de montaje y cableado de una parte de la fuente de alimentación revisada.



Los conectores y otras conexiones

uniones entre la tarjeta principal y la tarjeta de interface (fig. 8a). El conector de salida se coloca por el lado de las pistas de cobre (fig. 8c). Es necesario cuando se vaya a ampliar la memoria. Como alternativa existe siempre la posibilidad de utilizar cable plano para realizar todas estas conexiones.

Resistencias:

Condensadores:

Semiconductores

Varios:

- Re1, Re2 = relés reed encapsulado DIL (380 Ω)
- 2 zócalos de 8 patillas
- 9 zócalos de 14 patillas
- 1 zócalo de 16 patillas
- 2 zócalos de 18 patillas
- 2 zócalos de 20 patillas
- 2 zócalos de 24 patillas
- 1 zócalo de 40 patillas
- 5 puentes con aislamiento (sin contar los identificados con letras)
- J1, J2, J3, J4 = conectores para clavija
- 1 conector tipo D (RS232) de 25 patillas, hembra, para circuito impreso (ver figura 8e)
- 20 espadines («conector» VIA)
- 29 espadines (puntos de conexión con letras)
- 1 conector de 64 contactos macho tipo DIN41612 (idéntico al conector de ampliación de la tarjeta principal del JC; ver figura 8a)
- 1 conector de 64 contactos, hembra (ver la figura 8c y el texto)
- 5 espadines (uniones con el conector de accesos)
- 3 espadines (uniones con los diodos LED)

Sin embargo, esta solución no es la que nosotros preferimos por el riesgo, relativamente grande, de cortocircuito que implica. Respecto al conector RS232 (fig. 8e) debe conectarse por el lado de las pistas de cobre. Esto es necesario hacerlo así ya que en caso contrario la configuración de las líneas aparecería invertida en el conector. Esto debe tenerse especialmente presente cuando el conector RS232 no se coloca sobre el circuito impreso y se lleva a cualquier otro sitio de la caja.

Si los conectores J1 ... J4 no se colocan en su lugar sobre la placa de interface (por el lado de las pistas de cobre) será necesario utilizar cable apantallado entre los conectores J1 y J2 y el circuito impreso.

Las placas sobre la mesa

Vista panorámica sobre el sistema.

En la fig. 9 se dan algunos detalles de construcción y en la fig. 8 puede verse la configuración de los conectores. Respecto a estos últimos tenemos que señalar un pequeño problema: el conector de salida no puede colocarse como todos los buenos conectores de 64 patillas, ya que debido a la posición de las dos filas de 32 taladros el conector no puede colocarse en el mismo borde de la tarjeta, sino hacia el interior, con lo cual las patillas no son suficientemente largas para atravesar el circuito impreso y poder ser soldadas por el otro lado. Existen varias soluciones para este problema:

- tratar de ganar unos pocos milímetros aplastando el ángulo recto de las patillas, con ayuda de unos alicates planos (fig. 8c);
 - utilizar un conector como el de la fig. 8b con patillas de 13 mm. de longitud como mínimo, y curvándolas en ángulo recto;
 - utilizar un conector como el indicado en la fig. 8b y conectándolo a la placa mediante un cable plano. Esta, desde luego, no es la solución ideal;
 - finalmente cabe también la posibilidad de no utilizar ningún conector en ninguna de las dos placas, las cuales se unirán mediante cable plano. De este modo se tiene la posibilidad de colocar la placa de bus en cualquier lugar y posición.
- Esta solución sólo es opta para virtuosos del soldador.

En la tabla 6 se da la lista de componentes de la placa de interface. Dicha placa tiene las mismas dimensiones que la placa principal, lo cual nos permite montar una sobre otra sin ningún problema, obteniéndose así una importante economía de espacio. Llegado este punto conviene hacer una importante consideración: dado que la placa principal contiene el teclado hexadecimal es evidente que debe ser accesible a los dedos del operador, lo cual obliga a que la placa de interface debe ser la que vaya debajo. En cualquier caso, debe dejarse entre las dos placas el menor espacio posible, ya que la interconexión entre ellas debe ser lo más corta posible. Partiendo de la tarjeta de interface con la serigrafía hacia abajo, el conector RS232 a la derecha y el conector de salida al fondo, en el siguiente piso se colocará la placa principal con las teclas mirando hacia arriba, lo cual es lógico. El espacio

Tabla 5.

Puentes en IC4 e IC5					
IC	memoria	tipo	G ... O G' ... O'	A ... F	espacio de memoria
IC4	1K-RAM	8114	O - M	A - B	0800 ... 0BFF
	1K-EPROM	2708	O - N G - H J - K	A - B	0800 ... 0BFF
	2K-EPROM	2716	O - N G - I J - L	A - B - C ¹	0800 ... 0FFF ¹
IC5	1K-RAM	8114	O' - M'	D - C ² D - E ⁴	0C00 ... 0FFF ² 1000 ... 13FF ⁴
	1K-EPROM	2708	O' - N' G' - H' J' - K'	D - C ³ D - E ⁴	0C00 ... 0FFF ³ 1000 ... 13FF ⁴
	2K-EPROM	2716	O' - N' G' - I' J' - L'	D - E - F ⁵	1000 ... 17FF ⁵

1 destinado a recibir el programa TAPE MONITOR (TM)
2 preferible si IC4 = 8114 (memoria RAM continua)
3 preferible si IC4 = 2708 (memoria EPROM continua)
4 cuando IC4 = 2716
5 destinado a recibir el programa PRINTER MONITOR (PM)

Nota: Existen otras conexiones K de selección posibles. Aquí sólo se han mencionado las más lógicas.

8

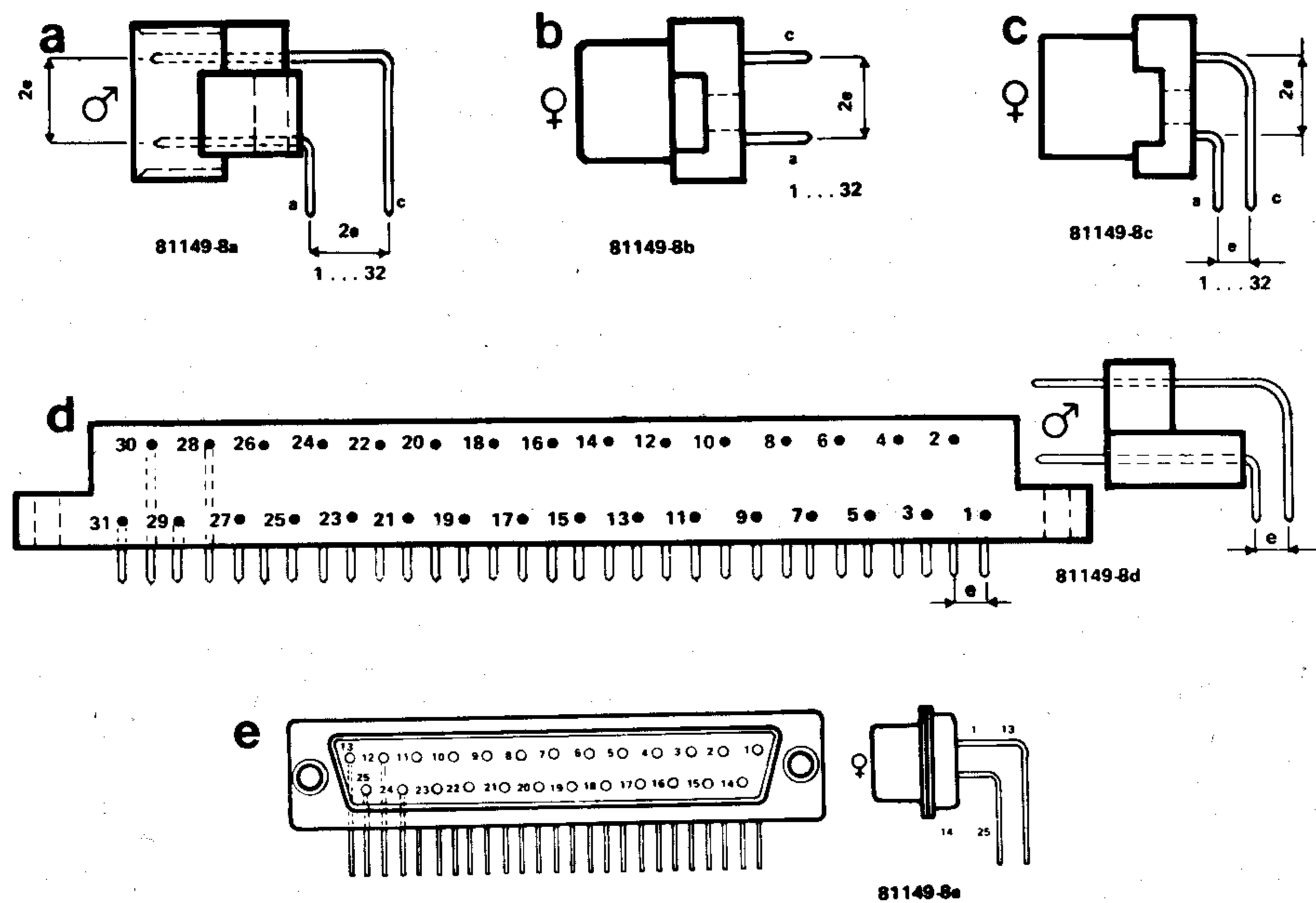


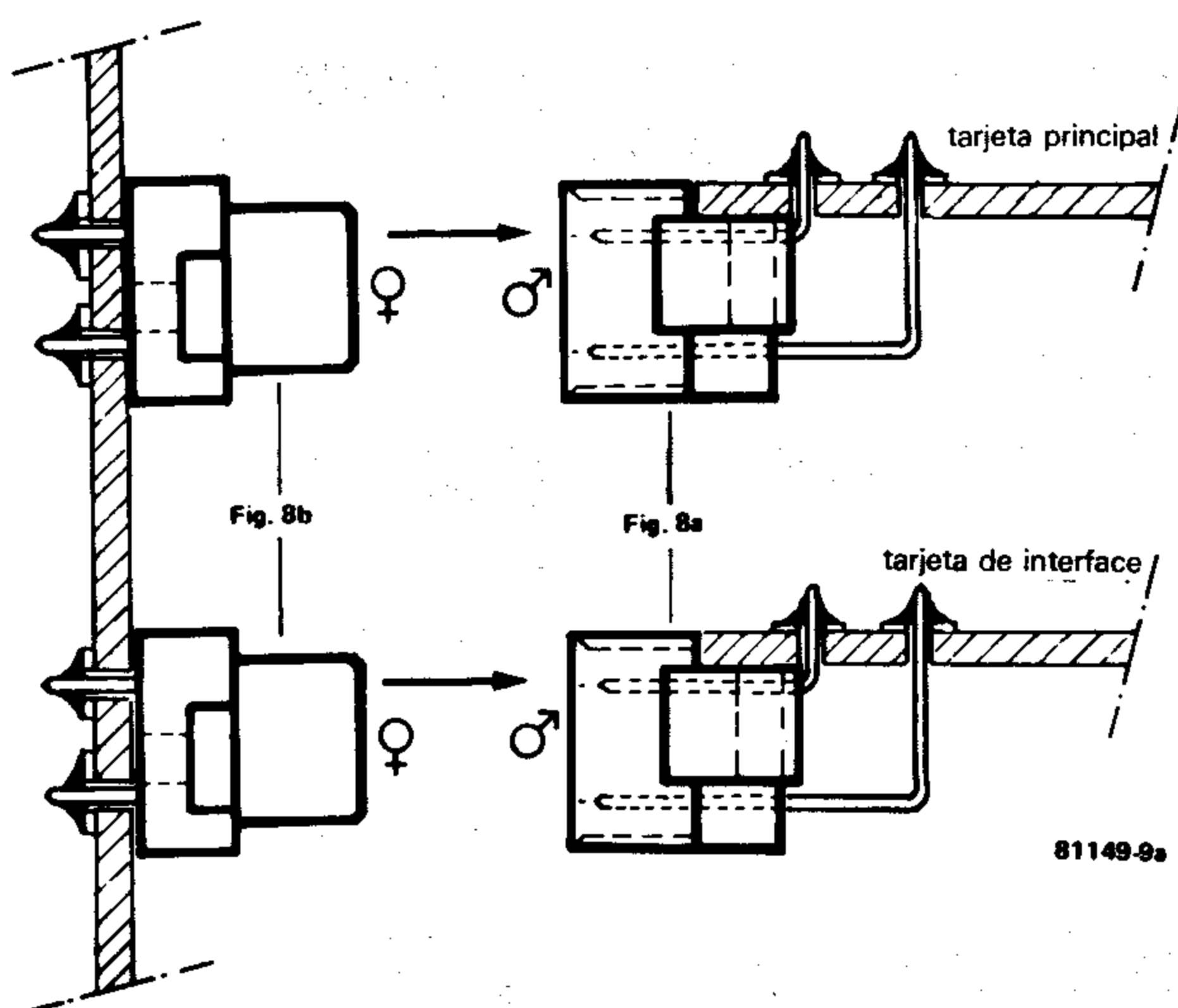
Figura 8. Características de los conectores utilizados en la tarjeta de interface del Junior Computer.

Tabla 6. Conexiones eléctricas para el sistema completo

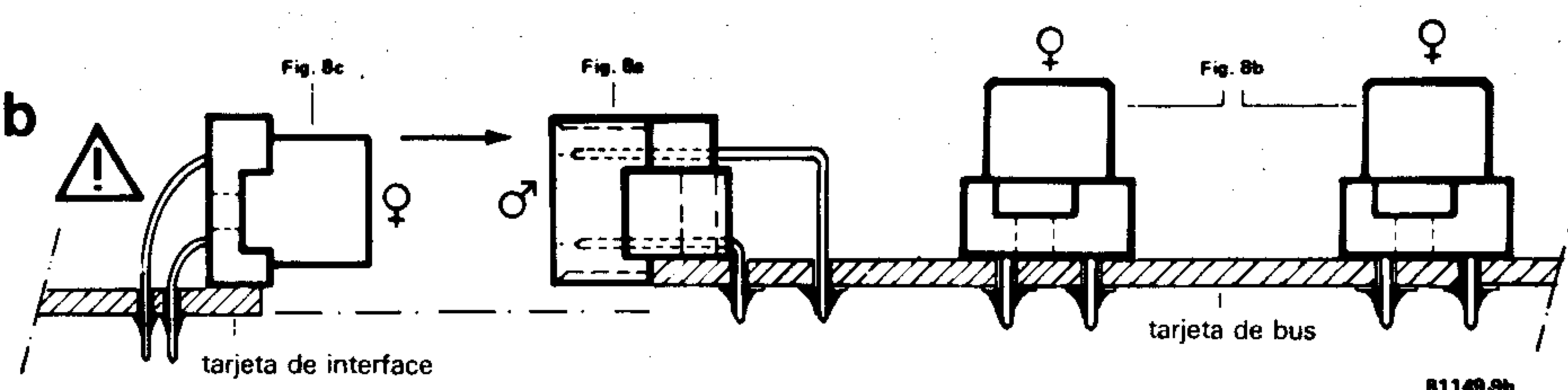
- a. Tarjeta principal — tarjeta de interface
 - 2 conectores de 64 contactos, hembra (ver figura 8b)
 - 1 circuito impreso 80024 (un trozo) o parte de un circuito impreso estándar taladrado a 2,54 mm. (Veroboard o similar)
 - 1 conector de 31 contactos, macho (ver figura 8d)
- b. Tarjeta de interface — tarjeta de bus
 - 1 conector de 64 contactos en ángulo recto (figura 8a)
 - de 1 a 5 conectores hembra de 64 contactos (figura 8b)
 - 1 circuito impreso EPS 80024 o un trozo de circuito impreso estándar pretaladrado a 2,5 mm. (Veroboard o similar).

9

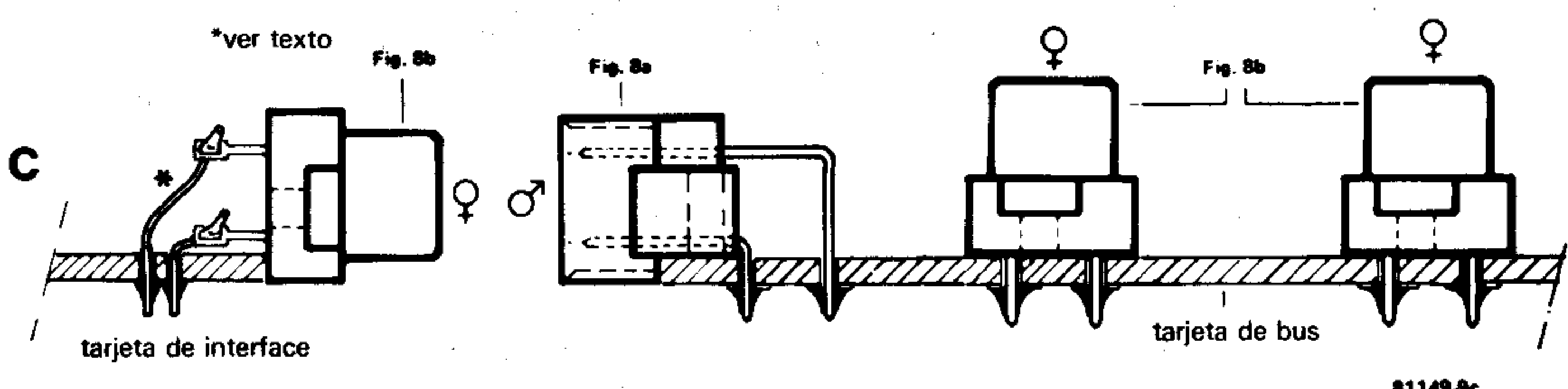
a



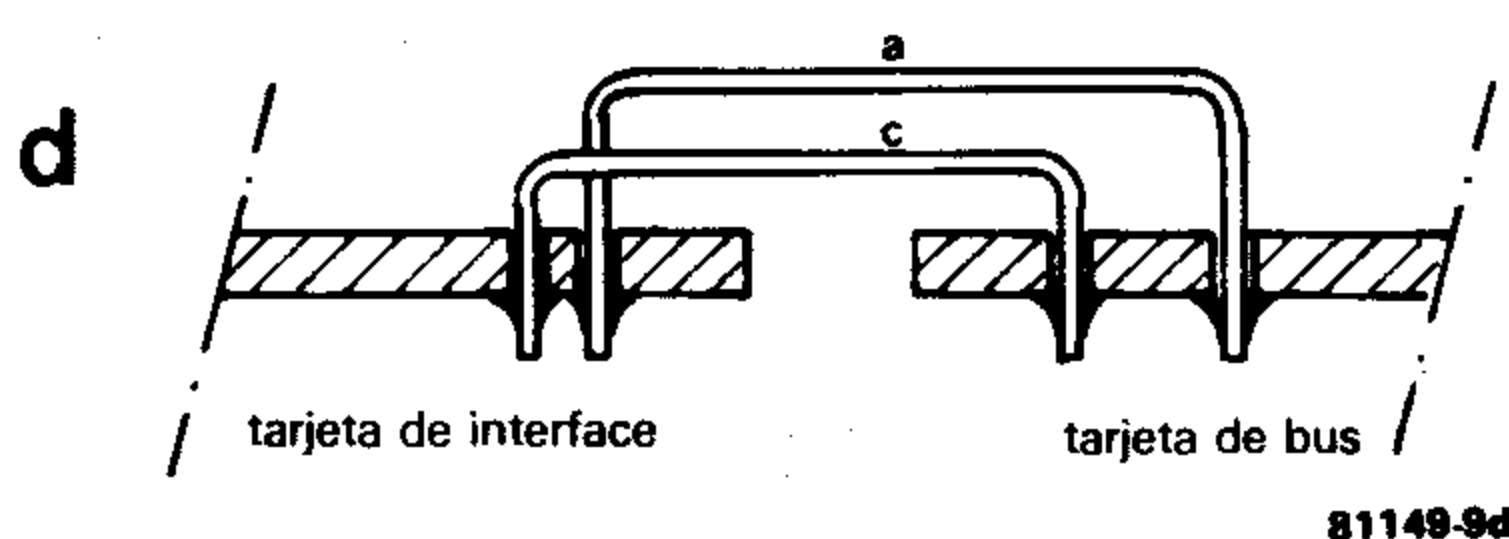
b



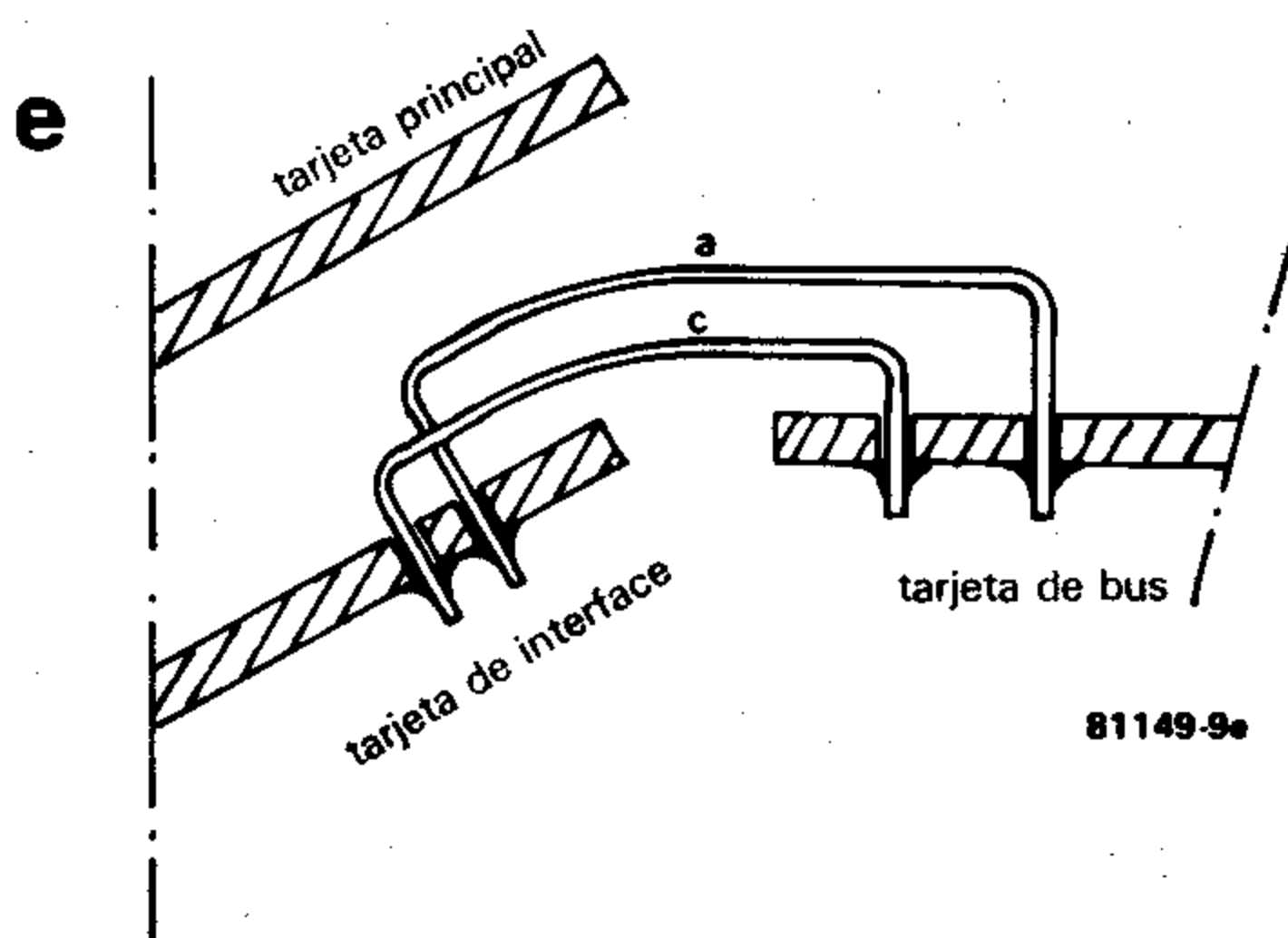
c



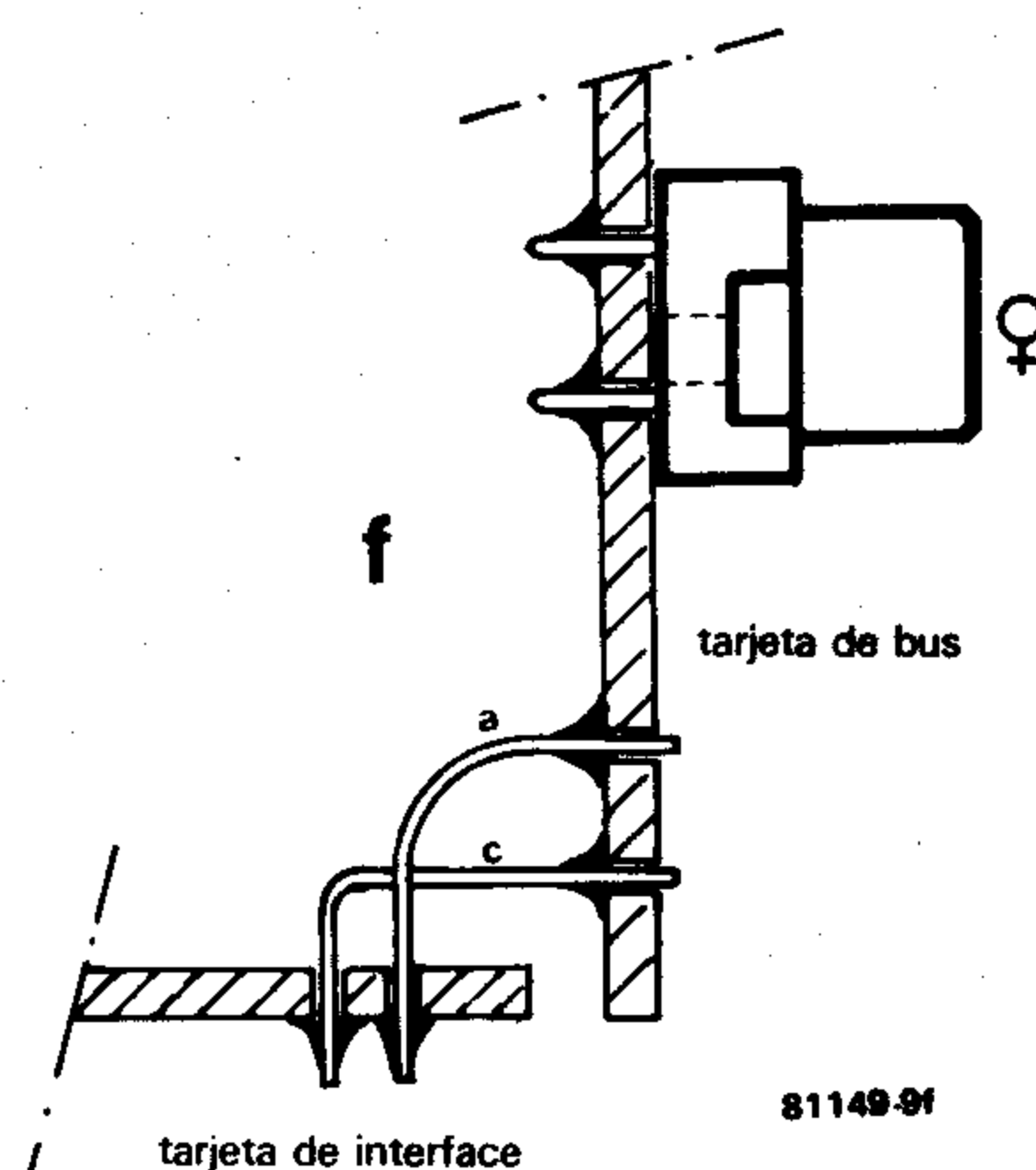
d



e



f



entre las dos placas dependerá del tamaño de los interruptores S24 y S25. Por supuesto, la unidad podrá ser todavía más compacta trasladando dichos interruptores y el conector SRS232 a cualquier otro lugar. Queda por hablar de la caja. Parece lógico pensar en una caja con forma pupitre en la cual pueda alojarse el sandwich formado por la tarjeta principal y la tarjeta de interface, la fuente de alimentación y la tarjeta de bus con las correspondientes ampliaciones de memoria. Existen por supuesto otras muchas posibilidades. A aquellos lectores que encuentren alguna especialmente original les quedaremos muy agradecidos si nos la comunican.

La figura 9a muestra una forma elegante de interconectar la placa de interface y la placa principal. Los conectores de ambas tarjetas reciben un conector hembra como el representado en la figura 8b, éstos a su vez están unidos bien por una parte de la tarjeta de bus que se publica en este mismo número, o bien por cable plano. La utilización de una tarjeta de bus implica una operación quirúrgica relativamente delicada ya que es necesario serrarla a la longitud correcta. De este modo la distancia entre las dos placas queda determinada solamente por la distancia existente entre los dos conectores soldados a la placa de bus.

Nota: Obsérvese que las pistas de cobre de la placa del bus no son simétricas. Así pues, los puntos 3 y 4 de los dos extremos están unidos mediante pistas anchas y si se utiliza esta tarjeta en sentido contrario, las líneas 30 y 29 que realizan la función de las líneas 3 y 4 son mucho más estrechas.

Mirando el sandwich tal como está dibujado en la fig. 9a tendremos el punto 32 en primer plano y el punto 1 al fondo.

La tarjeta de interface tiene 5 taladros de fijación al igual que la placa principal, lo que permite ensamblar ambas placas sin ninguna dificultad. Para ello, aconsejamos la utilización de separadores rígidos (atención al peligro de cortocircuito cuando se utilicen separadores metálicos).

En la fig. 9b se ilustra la interconexión entre la tarjeta de ampliación y la tarjeta de bus. Como tarjeta de bus recomendamos la utilización de la que se publica en este mismo número. Sin embargo, puede utilizarse también una tarjeta de bus de fabricación casera, que se realizará con un trazo de placa de circuito impreso pretaladrada tipo Veroboard o similar.

Todavía queda algo que decir sobre la tarjeta de bus anteriormente mencionada. De acuerdo con las indicaciones marcadas en los conectores, las patillas «a» corresponden al borde de la tarjeta y las patillas «c» corresponden al interior de la tarjeta. Sin embargo se ha deslizado un error en la serigrafía de la tarjeta de bus por el lado de los conectores, de modo que las líneas «a» y «c» han sido invertidas.

Nota: En la figura 8 las indicaciones correspondientes a las líneas de patillas «a» y «c» de los conectores son a y c correctas pero no se corresponden con las indicaciones dadas por la serigrafía en la tarjeta de bus.

Por tanto: las indicaciones de la fig. 8 son exactas y las de la serigrafía son erróneas. Si se conecta la tarjeta de interface y la tarjeta de bus mediante conectores deberá prestarse especial atención a esta corrección que acabamos de indicar con el fin de no

Figura 9. Diversas soluciones que pueden resolver el problema de interconexión de las distintas tarjetas. La figura 9a corresponde a la conexión entre la tarjeta de interface y la tarjeta principal. Las restantes 9b... 9f corresponden a la interconexión entre la tarjeta de interface y la tarjeta de bus.

mezclar las patillas «a» con las «c». De acuerdo con el dibujo de la fig. 9d, la longitud de los hilos que unen los puntos «c» será igual a la de los puntos «a» (si las indicaciones en la serigrafía de la tarjeta de bus fueran correctas, los hilos que unen los puntos A serían sensiblemente más cortos que los que unen los puntos C).

La posición adecuada de la tarjeta de bus con respecto a la tarjeta de interface se obtiene cuando el punto 1 de la tarjeta de bus (visto desde la placa de interface) está a la derecha.

La figura 9b muestra el conector de salida de la tarjeta de interface montado *sobre* la tarjeta: obsérvese que de este modo la tarjeta de interface no queda al mismo nivel que la tarjeta de bus.

La figura 9c muestra el conector montado *contra* la tarjeta de interface: de este modo las dos tarjetas quedan al mismo nivel, lo cual es preferible ya que no es necesario utilizar separadores de distinta longitud, etc. Existe también otras conexiones entre las tarjetas principal y de ampliación a través del conector de accesos. Para ello puede utilizarse tanto un conector macho como espadines (en la figura 8d se da el patillaje de los conectores).

Cuando se utiliza una caja de forma de pupitre para alojar la tarjeta principal junto con la de interface y la tarjeta de bus con sus tarjetas de ampliaciones de memoria, se presenta un problema de conexión de las tarjetas a través de los conectores; en efecto, la tarjeta de interface y la tarjeta principal pueden montarse una contra la otra, pero no es posible colocar la tarjeta de bus en el mismo plano de la tarjeta de interface, y a continuación de ésta. La fig. 9e propone una solución mediante uniones cableadas. También puede colocarse la tarjeta de bus en un plano vertical en el interior de la caja. En este caso deberá ponerse especial cuidado en conectar la tarjeta de bus respetando las posiciones de las líneas 1 ... 32 (ver fig. 9f).

Calibración del PLL

Lectura de los datos sin faltas de ortografía.

Una vez montada la tarjeta de interface,

puesta a punto la «nueva» fuente de alimentación y cargado el programa TM en una memoria 2716 colocada en la posición IC4, vamos a empezar. En primer lugar se pulsa RST para acceder al programa monitor standard. A continuación se introduce AD 0810 (dirección inicial de TM) y se pulsa la tecla GO: en el display aparecerá «id00». Para que la transferencia de datos desde el cassette se realice sin errores ni mutilaciones es necesario calibrar el PLL. Ya hemos explicado cómo funciona el PLL. La frecuencia del VCO debe ajustarse a 13 kHz mediante P1 y en ausencia de señal de entrada. En realidad esto último no es del todo indispensable. Para realizar esta calibración se utilizan dos rutinas de puesta a punto (tabla 7), la primera (0200 ... 0250) utiliza un subprograma del programa TM y proporciona unos cuatro minutos de caracteres de sincronización que se graban en la cinta, la segunda (0251 ... 0283) controla la lectura de los caracteres de sincronización desde la cinta con ayuda de cuatro subprogramas de TM.

Se debe ajustar el potenciómetro T1 de manera que los caracteres de sincronización puedan leerse correctamente en la cinta magnetofónica, lo cual puede comprobarse observando el visualizador: en la fig. 3, correspondiente al artículo sobre el software, publicado en el número anterior de ELEKTOR, pueden verse las distintas configuraciones que pueden aparecer. P1 estará bien ajustado cuando durante la lectura de los caracteres de sincronización aparezca estable la configuración 2 de la fig. 3; es decir, no debe producirse oscilación entre las configuraciones 1 y 2 de dicha figura.

Veamos el procedimiento de calibración paso a paso:

1. conecte la alimentación e introduzca los programas de la tabla 7;
2. conecte el lector de cassettes, gire P2 completamente hasta su máximo valor y coloque el nivel de grabación de la cassette en su posición media;
3. coloque el lector de cassettes en la posición grabación, y póngalo en funcionamiento. Introduzca: AD 0200 G0, lo cual se enciende el diodo LED rojo y se graban los caracteres de sincronización;

4. al cabo de unos cuatro minutos se habrá realizado completamente la operación de escritura en la cinta magneto-fónica. El diodo LED rojo se apaga y en el visualizador aparece 0200A9. A continuación detenga el lector de cassettes y rebobine el equivalente de cuatro minutos de cinta;
5. ponga de nuevo en funcionamiento el lector de cassettes pero esta vez en el modo «lectura» (reproducción) e introduzca AD 0251 G0. Si se utiliza el auricular (HP) del lector de cassettes, el potenciómetro de volumen debe estar en su punto medio. En este caso se encenderá el diodo LED verde. Si estamos en presencia de una sección de la cinta anterior a los caracteres de sincronización, en el visualizador aparecerá la configuración 1 de la fig. 3 del artículo sobre software. En este caso dicha configuración no es estable. Una vez se esté realizando el proceso de lectura de los caracteres de sincronización podrá iniciarse la calibración del PLL;
6. gire P1 con un destornillador hasta que aparezca la configuración 2 en el visualizador.

P1 estará bien ajustado cuando aparezca la configuración 2 en el visualizador, durante toda la lectura de los caracteres de sincronización. Para mayor seguridad deberá repetirse esta operación varias veces. No podemos decir aquí el sentido en el que deberá girarse P1 ya que esto depende de parámetros muy difíciles de definir.

EOT

End of Text ... final del texto.

Ha llegado su turno, amigo lector. Desde luego quedan todavía muchas cosas por discutir. A juzgar por las cartas que vamos recibiendo va siendo cada vez más imperiosa la necesidad de un lenguaje de alto nivel (BASIC y PASCAL). Pero de momento habrá que conformarse con el lenguaje máquina. En ensamblador es un lenguaje también muy interesante aunque requiera un cierto esfuerzo a la hora de manejarlo.

Respecto a la información relativa al teclado ASCII y al ELEKTERMINAL pueden verse los artículos siguientes:

- Teclado ASCII: *Elektor* n.º 13, junio 1981, pág. 6-29.
- ELEKTERMINAL: *Elektor* n.º 13, junio 1981, pág. 6-37.

Creemos que con esto hemos suministrado información más que suficiente por algún tiempo, y esperamos que de este modo podamos preparar con un poco de tranquilidad los libros 3 y 4 dedicados al Junior Computer.

Tabla 7. Listado de las dos rutinas utilizadas para calibrar el PLL.

M

HEXDUMP: 200,250

[illegible]

JUNIOR

M

HEXDUMP: 251,283

[illegible]

JUNIOR

La gran cantidad de cartas recibidas en respuesta a los diferentes circuitos generadores de efectos sonoros, que desde los comienzos de ELEKTOR han aparecido en nuestra revista, prueban el interés y la popularidad de que gozan los generadores de efectos especiales. Por extraño y frívolo que sea el ruido generado, nuestros lectores siempre encuentran para él una multitud de aplicaciones. Es por estas razones que auguramos a este circuito una gran popularidad.

En este artículo hablaremos de un circuito integrado especialmente diseñado para los «fanáticos» de los efectos especiales: el generador de sonidos complejos SN 76477N fabricado por Texas Instruments. Este integrado se fabrica con un encapsulado de 28 patillas, y en él se encuentra todo lo necesario para «generar» un número casi infinito de sonidos. Los componentes externos se limitan a una resistencia por aquí, un condensador por allá, una etapa amplificadora de 2 transistores, y poco más.

En realidad no se trata de un circuito reciente, pues Texas Instruments ya lo dio a conocer hace algún tiempo; sin embargo, esto no merma en absoluto el interés de este montaje. En el presente artículo no sólo abordamos diferentes montajes prácticos, sino que además se proporciona la información necesaria para que nuestros lectores puedan construirse su propio «laboratorio» de efectos especiales.

Por nuestra parte, nos hemos limitado a 7 de estos efectos especiales, para los cuales serán necesarios, en teoría, 7 montajes diferentes. A primera vista esto parece plantear un problema práctico de difícil solución; sin embargo, nuestro montaje posee otra particularidad, y es que se emplea una sola placa de circuito impreso universal para realizar todos los montajes propuestos. La disposición de componentes exteriores se verá ligeramente modificada en función del efecto sonoro elegido.

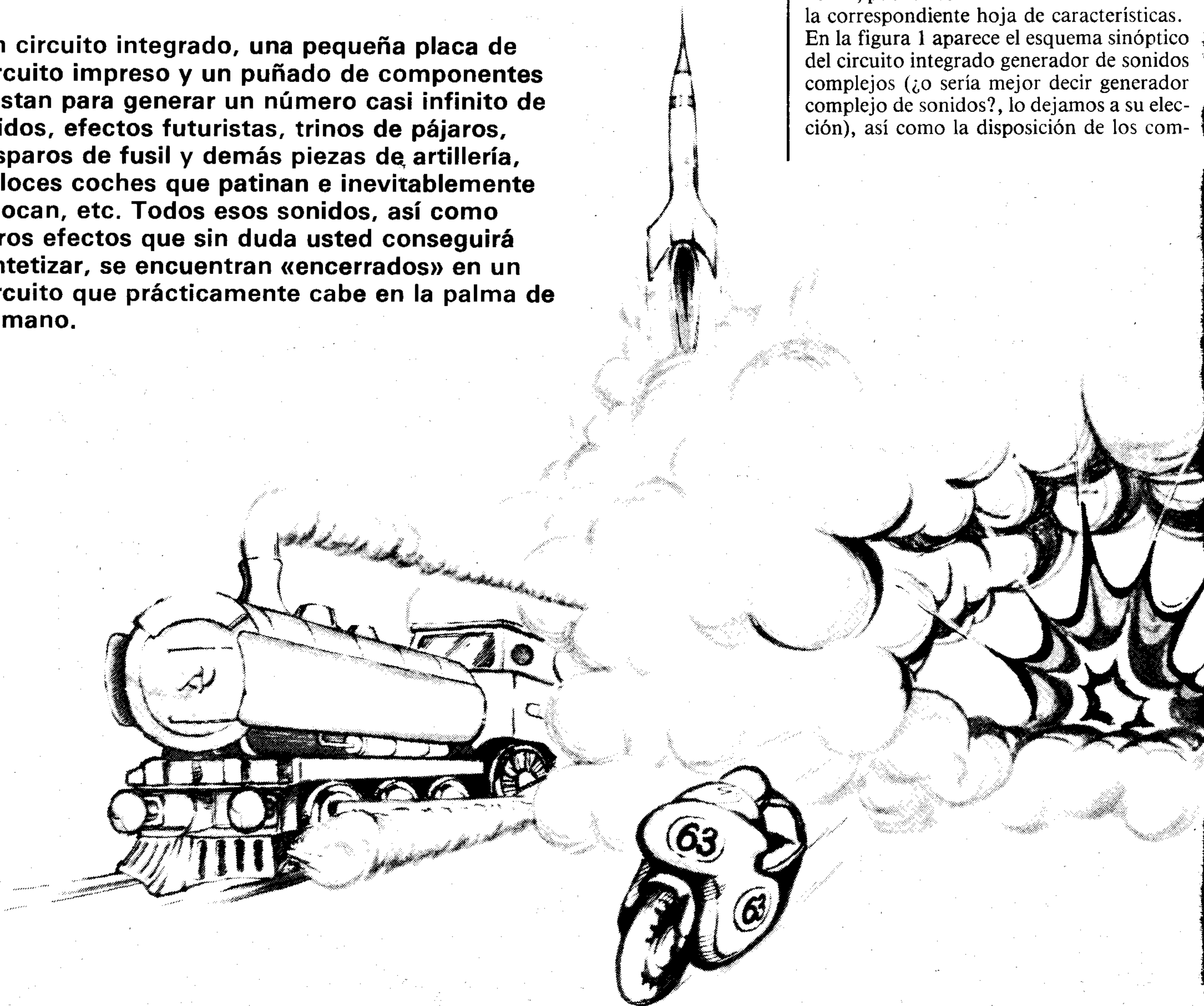
El circuito integrado

Puesto que la circuitería interna de este integrado es bastante compleja, en este artículo limitaremos nuestra explicación a las características más importantes. Los lectores interesados en penetrar más profundamente en las particularidades del SN 76477, pueden solicitar a Texas Instruments la correspondiente hoja de características. En la figura 1 aparece el esquema sinóptico del circuito integrado generador de sonidos complejos (¿o sería mejor decir generador complejo de sonidos?, lo dejamos a su elección), así como la disposición de los com-

imitador electrónico

Un maravilloso circuito integrado lleno de sorpresas

Un circuito integrado, una pequeña placa de circuito impreso y un puñado de componentes bastan para generar un número casi infinito de ruidos, efectos futuristas, trinos de pájaros, disparos de fusil y demás piezas de artillería, veloces coches que patinan e inevitablemente chocan, etc. Todos esos sonidos, así como otros efectos que sin duda usted conseguirá sintetizar, se encuentran «encerrados» en un circuito que prácticamente cabe en la palma de la mano.



ponentes externos necesarios. Una observación más detenida del diagrama revela rápidamente que el integrado trabaja fundamentalmente con 3 tipos de señales: una señal de muy baja frecuencia SLF (Super Low Frequency), una señal de audio «normal», generada por un VCO (oscilador controlado por tensión), y una señal de ruido (noise).

El bloque SLF (generador de muy baja frecuencia) contiene un oscilador que trabaja en la gama de 0,1 a 30 Hz. No obstante, con algunas modificaciones (variar R_s y C_s) se le puede hacer trabajar a frecuencias más elevadas. La frecuencia de este oscilador viene determinada por la resistencia R_s y el condensador C_s (conectadas, respectivamente, a las patillas 20 y 21 del circuito integrado). Como puede verse en el diagrama, el SLF proporciona 2 señales de salida: la primera, una onda cuadrada que se lleva directamente a una de las entradas del mezclador; la segunda es una tensión triangular que, a través del bloque «selección externa VCO/SLF», permite controlar el VCO.

El bloque VCO representa a un oscilador cuya frecuencia es función de la tensión presente en su entrada. Esta tensión puede ser: la tensión de salida del bloque SLF o una tensión externa cualquiera aplicada a la entrada U_p (patilla 16).

La selección de estas entradas viene determinada por el nivel lógico aplicado a la patilla «selección del VCO» (patilla 22). la señal de entrada U_p permite, asimismo, modular la frecuencia de la señal obtenida en el VCO. La tensión U_v de la patilla 19 modifica el ciclo de trabajo de la onda cuadrada generada por el VCO, y, por tanto, el timbre de la señal de audio. Los componentes externos que determinan la frecuencia del VCO son R_v y C_v (patillas 18 y 17).

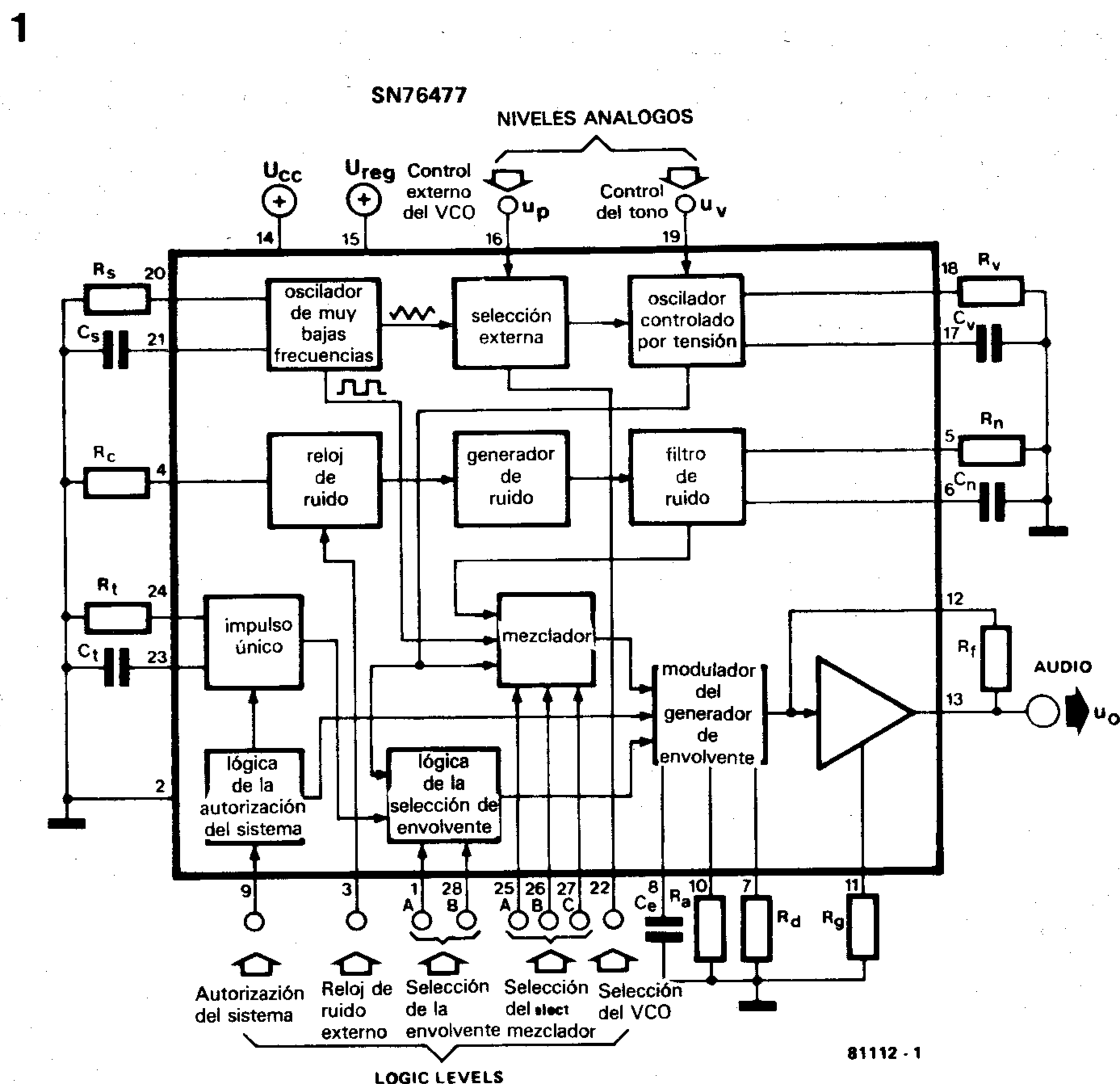


Figura 1. Esquema sinóptico de la estructura interna del circuito integrado generador de sonidos complejos.

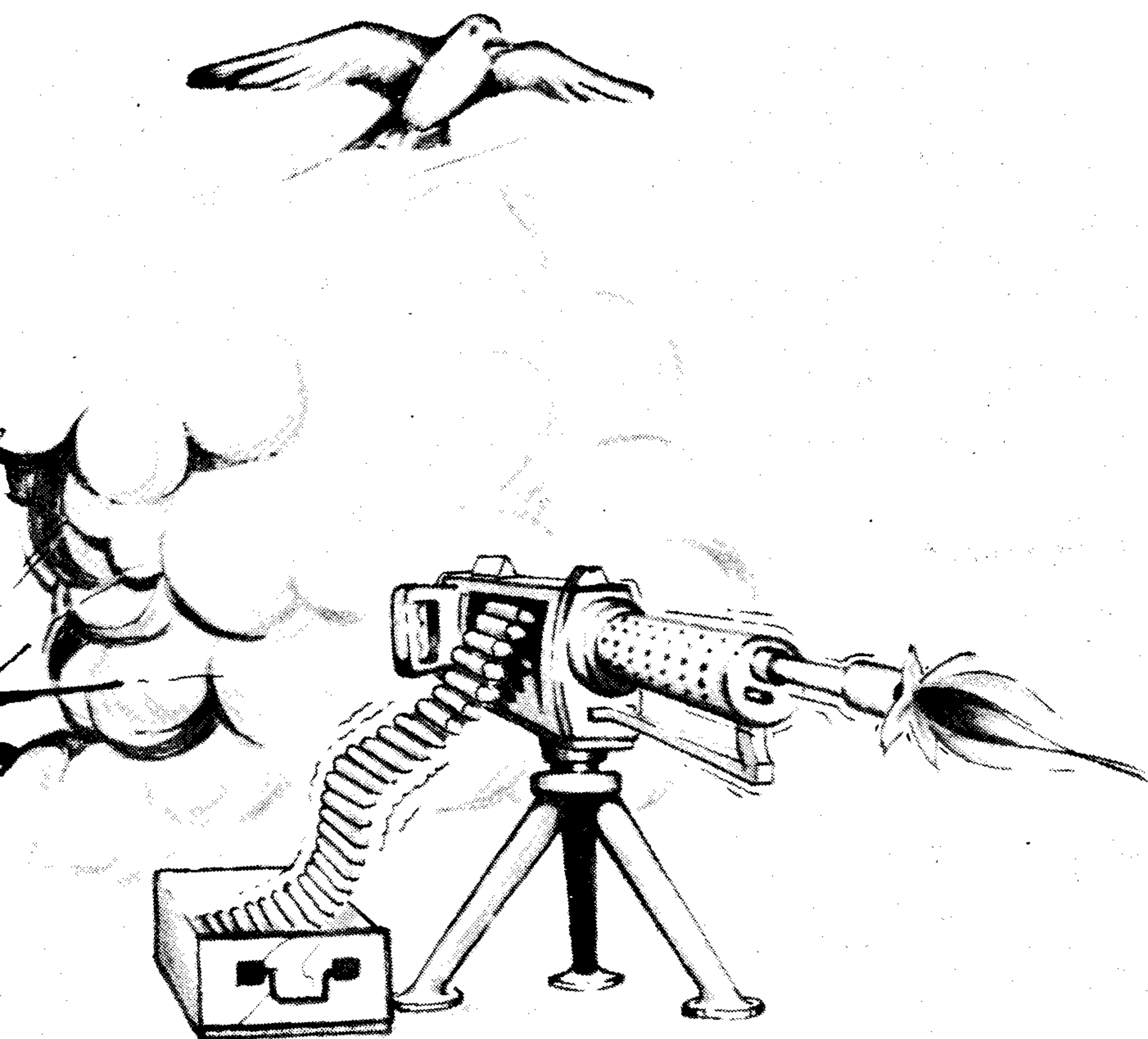
El «generador de ruido», junto con un «reloj de ruido» (que, de hecho, no es más que un simple generador de reloj) y un «filtro de ruido» (filtro paso bajo) genera un cierto tipo de ruido blanco pseudo-aleatorio. La resistencia R_c controla el nivel de corriente interno en el reloj de ruido. La frecuencia de corte del filtro de ruido puede desplazarse sin problemas, variando el valor de los componentes R_n y C_n . El carácter de la señal de ruido puede modificarse aplicando una señal externa en la patilla 3 del integrado.

Con esto, damos por terminado el escueto examen de los bloques más importantes.

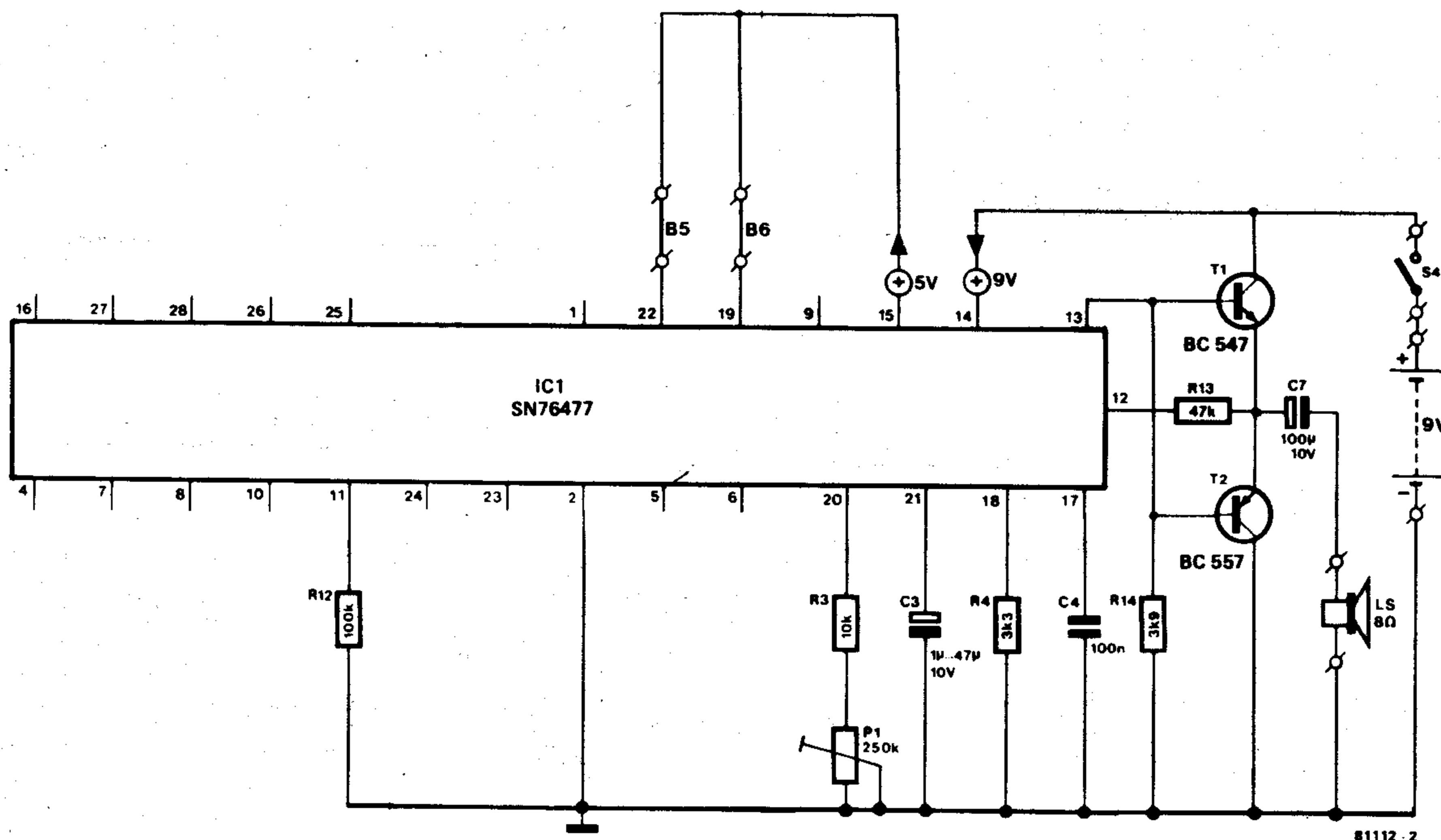
A continuación examinaremos, lo más simplificada posible, los bloques de control que, como era de esperar, utilizan señales digitales (lo cual es una gran ventaja).

Un «1» lógico (nivel alto) en la patilla 9 (autorización del sistema), permite eliminar la señal de salida (patilla 13). Este mismo bloque activa el dispositivo «impulso único» (en realidad no es más que un multivibrador monoestable), cuya finalidad es la generación de sonidos no repetitivos como, por ejemplo, un disparo. La duración del impulso de salida viene determinada por R_t y C_t (10 segundos como máximo).

El bloque mezclador recibe las señales generadas por el SLF, el VCO y el generador de ruido. En función del nivel lógico aplicado a las entradas de «selección del mezcla-



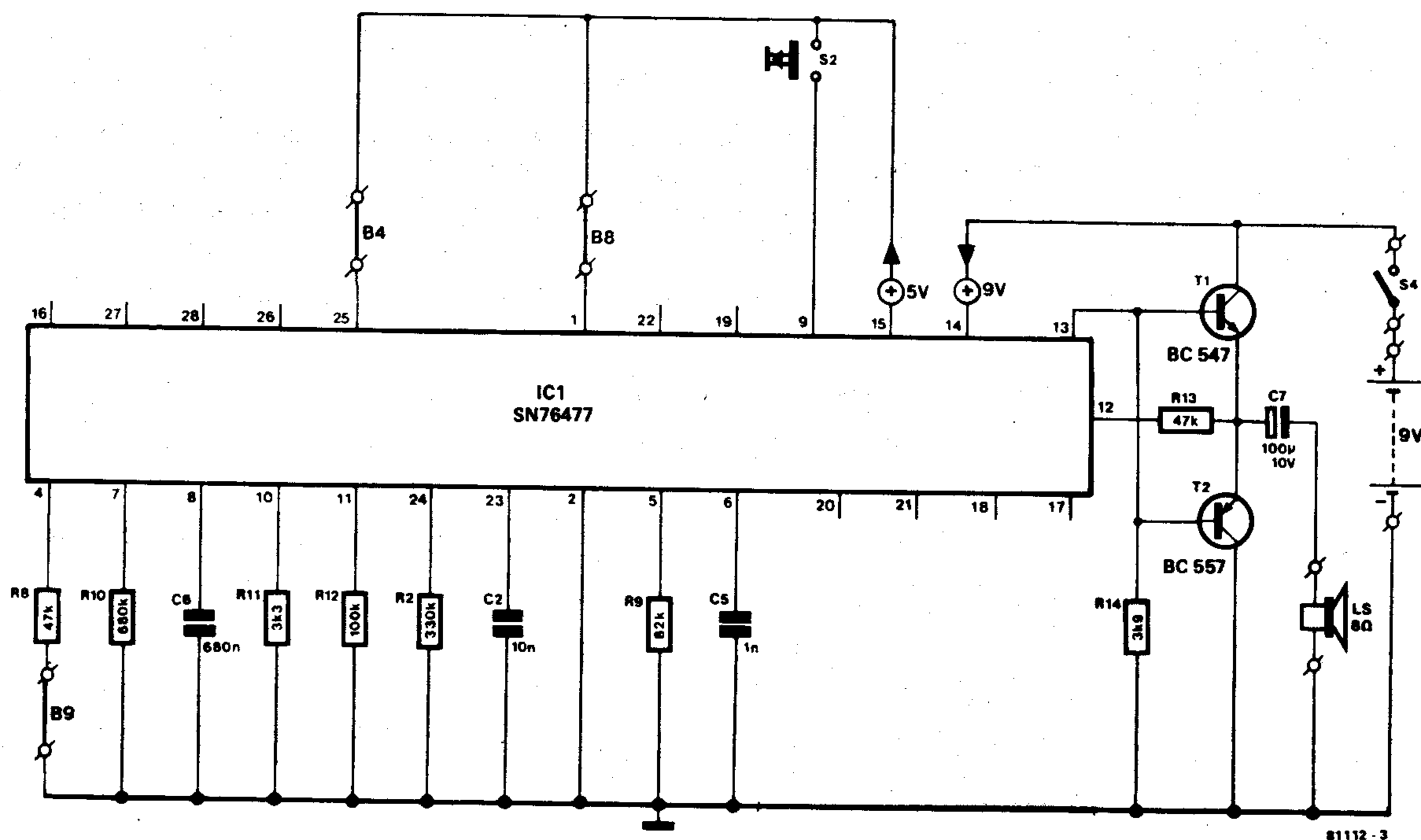
2



81112-2

Figura 2. Circuito correspondiente al efecto sirena/nave espacial. En todas las configuraciones aparecerán la etapa amplificadora constituida por T1 y T2, y el interruptor de Marcha/Paro, S4.

3



81112-3

Figura 3. Circuito correspondiente al efecto de disparo con arma de fuego. Pulsando S2 repetidamente se obtiene el efecto de una ametralladora.

Lista de componentes

Figura 2

Resistencias:

R3 = 10 k
R4 = 3k3
R12 = 100 k
R13 = 47 k
R14 = 3k9
P1 = 250 k preset

Condensadores:

C3 = 1 μ ... 47 μ/10 V

C4 = 100 n

C7 = 100 μ/10 V

Semiconductores:

T1 = BC 547
T2 = BC 557
IC1 = SN 76477 (Texas)

Varios:

S4 = Interruptor unipolar
8 Ω/0.2 W
Puentes B5, B6

Figura 3

Resistencias:

R2 = 330 k
R8, R13 = 47 k
R9 = 82 k
R10 = 680 k
R11 = 3k3
R12 = 100 k
R14 = 3k9

Condensadores:

C2 = 10 n
C5 = 1 n

C6 = 680 n

C7 = 100 μ/10 V

Semiconductores:

T1 = BC 547
T2 = BC 557
IC1 = SN 76477 (Texas)

Varios:

S2 = Pulsador
S4 = Interruptor unipolar
Altavoz 8 Ω/0.2W

4

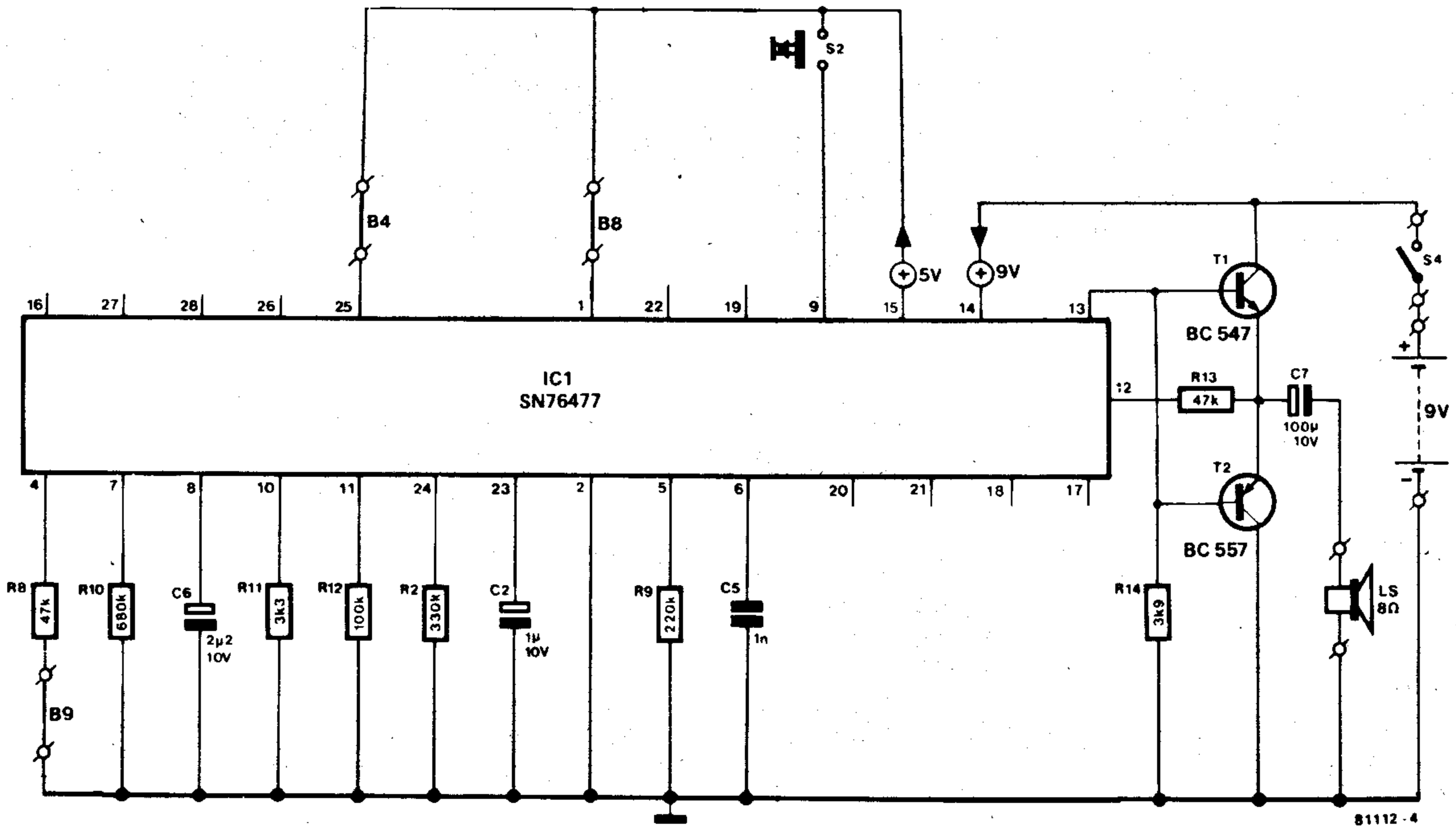


Figura 4. Explosión. Similar a un disparo prolongado.

5

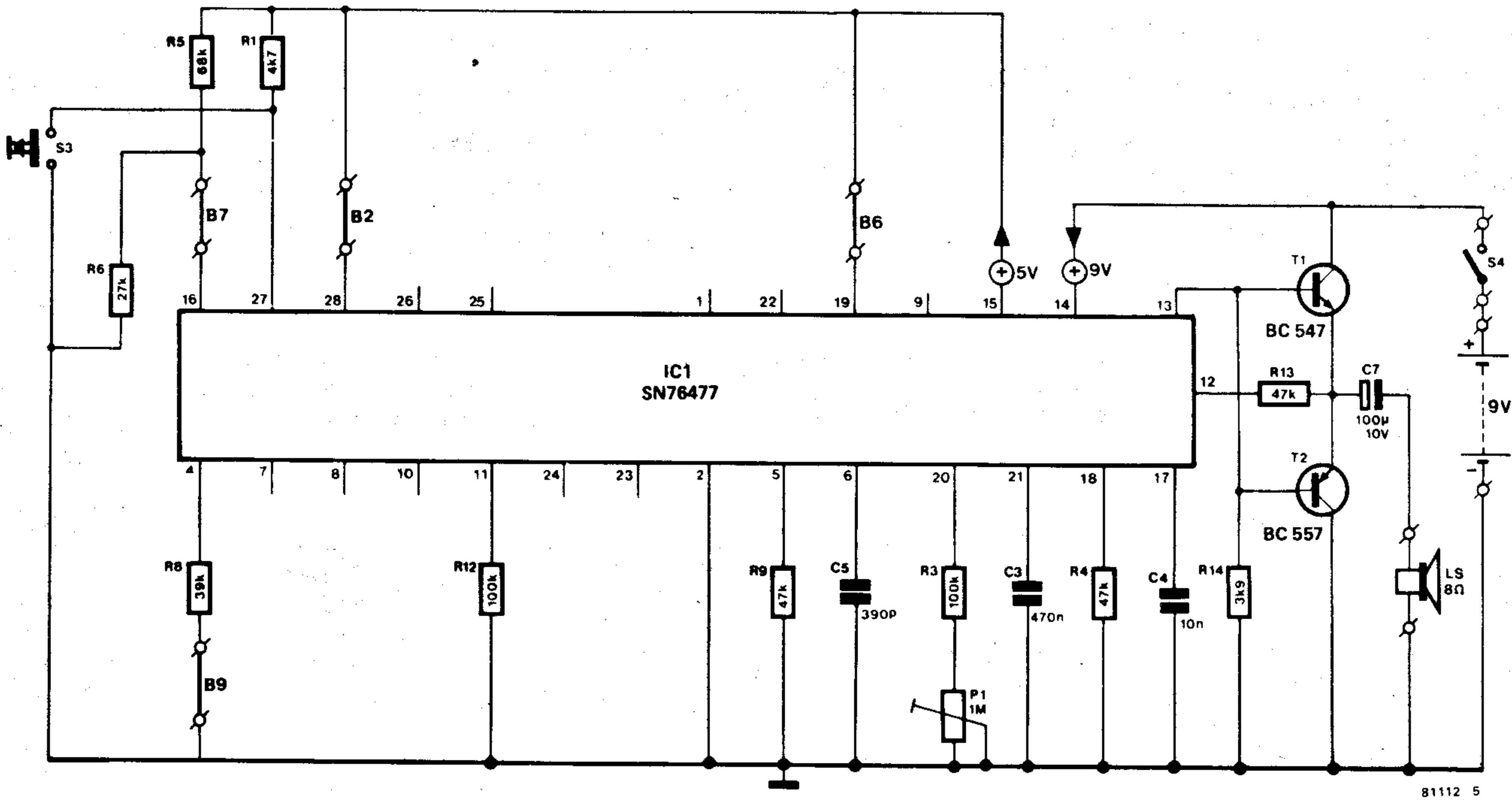


Figura 5. Tren de vapor con silbato. El potenciómetro P1 hace variar la velocidad del tren y S2 hace sonar el silbato.

- Figura 4
- Resistencias:

R2 = 330 k
R8,R13 = 47 k
R9 = 220 k
R10 = 680 k
R11 = 3k3
R12 = 100 k
R14 = 3k9
- Condensadores:

C2 = 1 μ/10 V
C5 = 1 n
- C6 = 2μ2/10 V
C7 = 100 μ/10 V

Semiconductores:

T1 = BC 547
T2 = BC 557
IC1 = SN 76477 (Texas)

Varios:

S2 = Pulsador
S4 = Interruptor unipolar
Altavoz 8 /0,2W
- Figura 5

Resistencias:

R1 = 4k7
R3,R12 = 100 k
R4,R9,R13 = 47 k
R5 = 68 k
R6 = 27 k
R8 = 39 k
R14 = 3k9
P1 = 1 M ajustable

capacitors:

C3 = 470 n

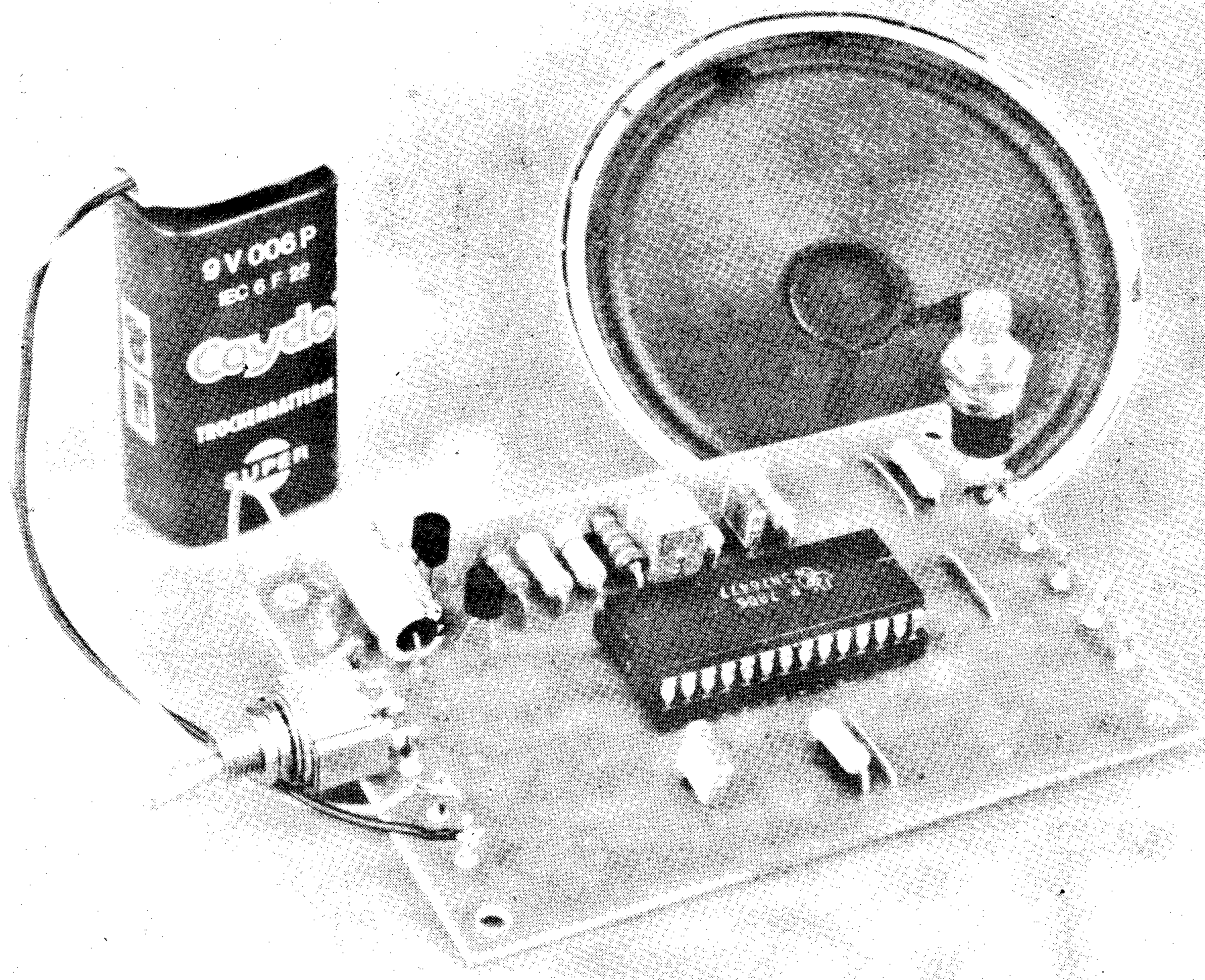
C4 = 10 n
C5 = 390 p
C7 = 100 μ/10 V

Semiconductores:

T1 = BC 547
T2 = BC 557
IC1 = SN 76477 (Texas)

Varios:

S3 = Pulsador
Altavoz 8 /0,2W
S4 = Interruptor unipolar



dor» (patillas 25, 26 y 27), se permitirá el paso de una o una combinación de varias señales al bloque siguiente. Este bloque es el denominado «modulador-generador de envolvente», en el que la señal procedente del mezclador sufre una modulación en amplitud. La señal moduladora se elige aplicando el nivel lógico adecuado en la entrada «selección de envolvente». Si se elige como señal moduladora la precedente del VCO, se tiene la posibilidad de efectuar una modulación tanto en amplitud como en frecuencia.

Finalmente, llegamos al bloque amplificador de salida. La ganancia de esta etapa se regula mediante los valores de las resistencias R_f y R_g . En nuestro circuito, esta etapa tiene a continuación una etapa de salida simétrica, formada por dos transistores complementarios, con el fin de elevar la señal al nivel adecuado para atacar al altavoz. Si en un montaje particular no se emplean algunos de los componentes indicados en el esquema sinóptico de la figura 1, salvo indicación en contra, bastará con dejar «al aire» la patilla correspondiente del circuito integrado.

Los efectos sonoros

Como se dijo en un principio, este circuito integrado ofrece un gran número de posibilidades. Las señales que genera, las posibilidades de conexión de que dispone, las variaciones de modulación que admite, son más que suficientes para poder «sintetizar» un elevado número de efectos sonoros.

Nuestro departamento técnico ha diseñado 7 variantes del circuito principal y, por tanto, 7 efectos diferentes (todos ellos se adaptan a una misma placa del circuito impreso); sin embargo, el lector puede introducir las modificaciones que crea oportunas para variar e incluso mejorar los efectos propuestos. Una de las particularidades interesantes de este circuito es su alimentación, ya que puede funcionar con una pequeña pila de 9V, o mediante un sistema de alimentación no estabilizado. Aunque no aparece en el diagrama de la figura 1, el circuito integrado posee un regulador de tensión interno que transforma las tensiones no estabilizadas en tensiones estabilizadas de 5V (patilla 14: entrada de 9V; patilla 15: salida de 5V).

El consumo del montaje, lógicamente, está en función del efecto sonoro deseado, aunque nunca supera algunas decenas de mA. Seguidamente pasaremos revista a las diferentes posibilidades del SN 75477N. En este caso consideraremos al integrado como una «caja negra», con el fin de no enredarnos en interminables explicaciones teóricas.

Sirena/nave espacial (figura 2)

Este primer circuito tan sólo requiere tres resistencias y dos condensadores, además del amplificador y el altavoz citados en la primera parte del artículo (y que se mantienen para el resto de los montajes). Para este tipo de efectos se controlará el VCO mediante la señal triangular del SLF, con lo cual obtendremos el sonido típico de una sirena (siempre y cuando la frecuencia del

SLF se mantenga baja). Si mediante P1 elevamos la frecuencia del SLF, obtendremos toda una gama de sonidos espaciales (muy comunes en las películas de ciencia ficción). Para aquellos que deseen modificar estos sonidos, señalamos que la frecuencia del VCO se ajusta mediante C4 y R4, y la del SLF con C3, R3 y P1.

Disparos (figura 3)

En este caso no se hará uso de los bloques utilizados en el efecto anterior. El ingrediente básico para generar este tipo de sonido es una señal de ruido caracterizada por un corto tiempo de ataque (tiempo transcurrido hasta que la señal alcanza toda su amplitud). Al pulsar S2 se dispara el circuito denominado «impulso único» (a causa del flanco negativo que aparece en la patilla 9). En este momento se envía a la salida un impulso de ruido de baja frecuencia, que pasa a través del generador de envolventes. El tiempo de ataque y caída que caracterizan la respuesta del generador de envolvente se ajustan mediante R10, R11 y C6.

Si se pulsa repetidamente S2 aparecerá en el altavoz, con sorprendente realismo, el sonido de una ametralladora.

Explosión (figura 4)

Básicamente, en este efecto se utiliza el mismo montaje que en el efecto anterior. El único parámetro que varía es la frecuencia del ruido, que como intuitivamente puede

8

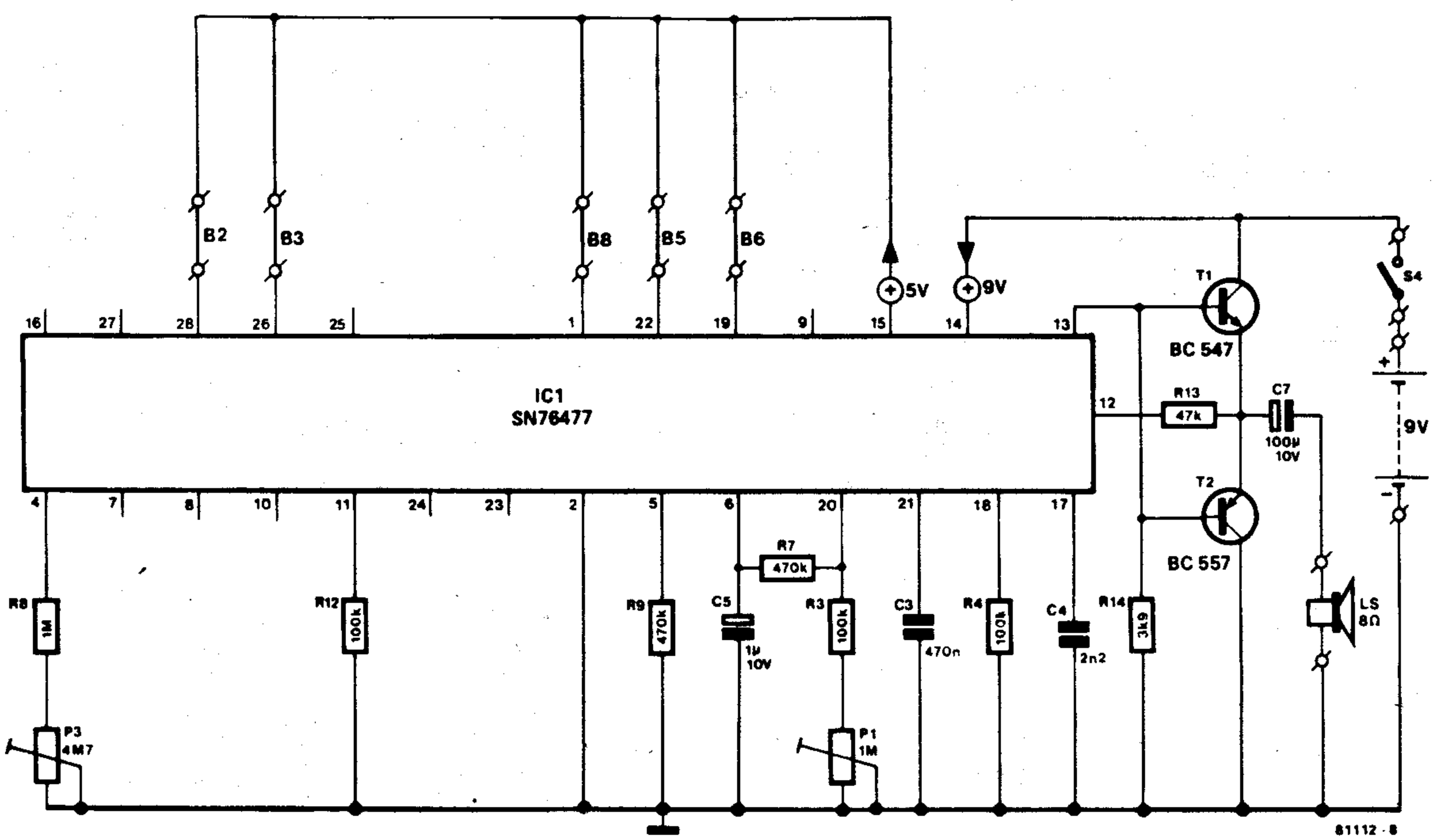


Figura 8. Canto del pájaro. Ajustando P3 cuidadosamente se obtiene un efecto muy realista.

9

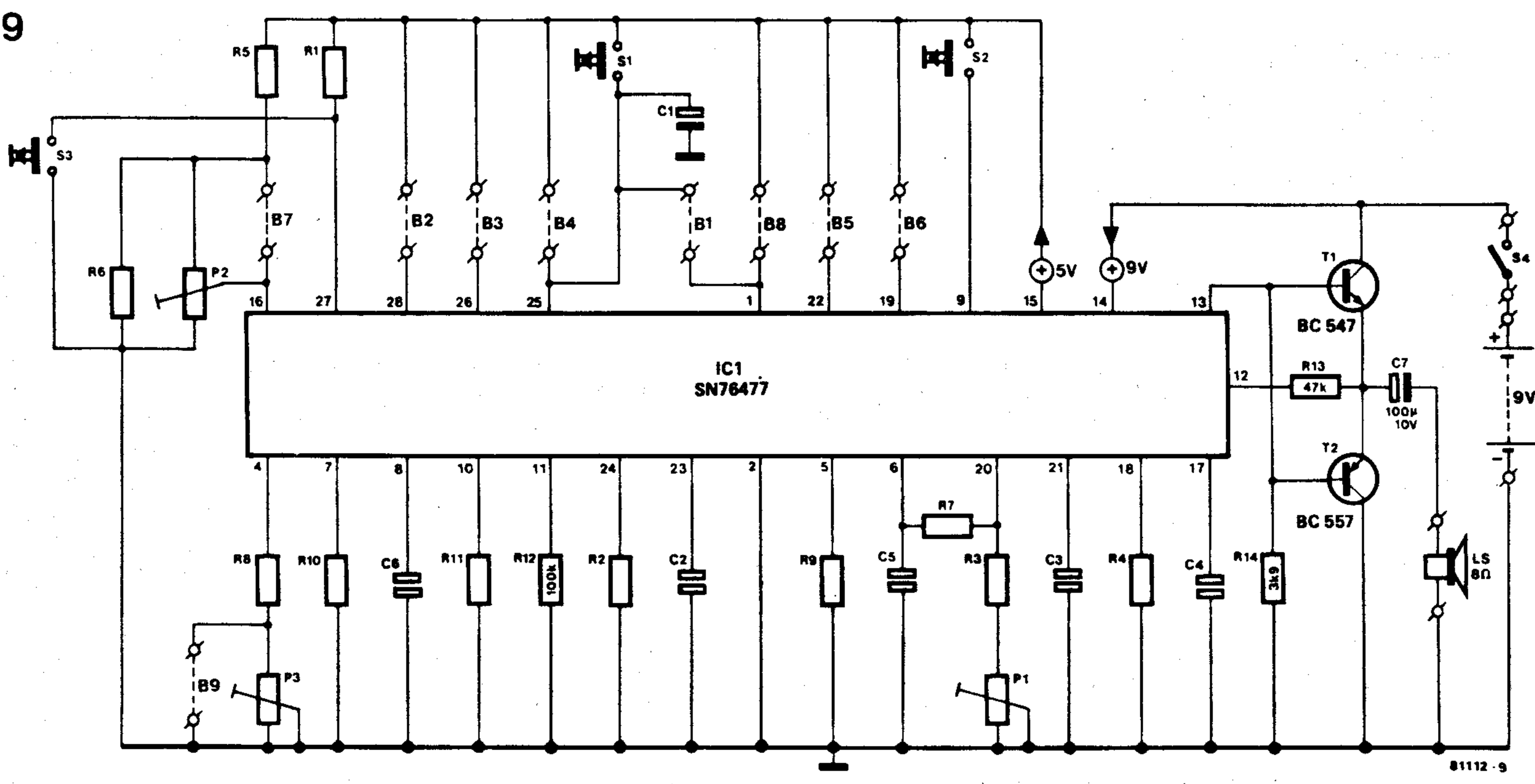


Figura 9. Resumen de los diversos elementos que intervienen en los montajes anteriores.

figura 8

Resistencias:

- R3,R4,R12 = 100 k
- R7,R9 = 470 k
- R8 = 1 M
- R13 = 47 k
- R14 = 3k9
- P1 = 1 M preset
- P3 = 4M7 preset

Condensadores:

- C3 = 470 n

- C4 = 2n2
- C5 = 100 μ/10 V
- C7 = 100 μ/10 V

Semiconductores:

- T1 = BC 547
- T2 = BC 557
- IC1 = SN76477 (Texas)

Varios:

- S4 = Interruptor unipolar
- Altavoz 8 /0,2W

advertirse, disminuye. Para conseguir un efecto de auténtica explosión deberemos prolongar la duración de toda la secuencia, para lo cual se seleccionan unos tiempos de ataque y caída más largos. Como en el caso anterior, se sigue utilizando el bloque «impulso único».

Tren de vapor con silbato (figura 5)

En este caso, nuestro circuito se encuentra verdaderamente en su elemento, ya que el sonido producido por un tren de vapor está constituido principalmente por ruido. Al cerrar el interruptor S4 (marcha/paro), en

10

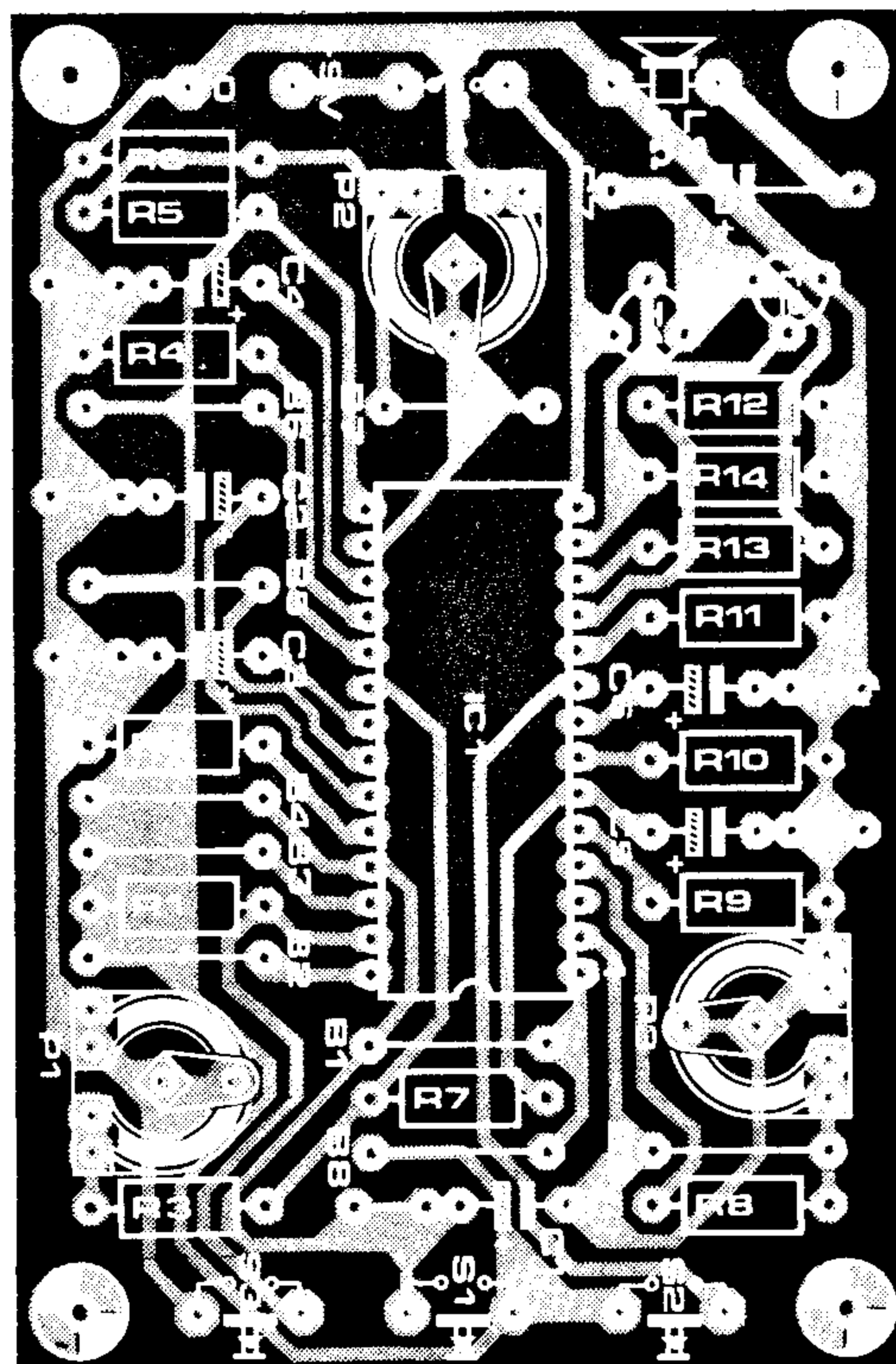
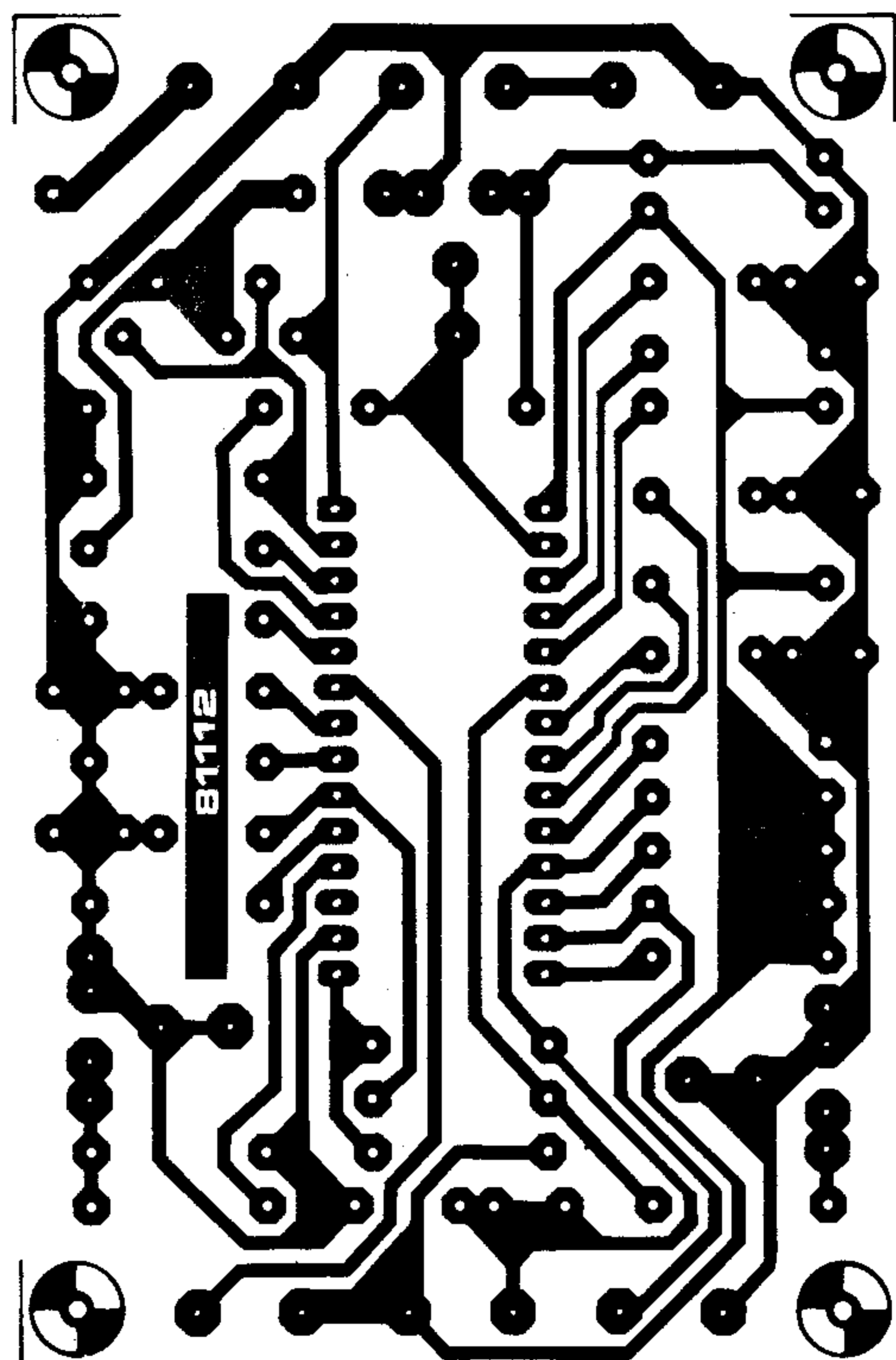


Figura 10. Circuito impreso válido para todos los montajes. Para cada efecto pueden omitirse los componentes que no sean necesarios.

la salida de audio aparece una señal de ruido periódicamente interrumpido, siguiendo el ritmo del SLF. Este efecto posee un asombroso parecido con el sonido real de un tren de vapor. La velocidad del tren puede variarse simplemente modificando la frecuencia del SLF mediante P1.

Obviamente, el silbato del tren únicamente puede ser generado por el VCO. Cuando se pulsa S3, el VCO envía a la salida una señal cuya frecuencia queda determinada por R4, R5, R6 y C4. A decir verdad, el silbato es menos realista que el sonido del tren de vapor. No sería demasiado complicado mejorar este efecto; sin embargo, esto exigiría un gran número de componentes exteriores, y esto es, precisamente, lo que se trata de evitar aquí; no obstante, indicamos la posibilidad para aquellos lectores que deseen realizar sus propias investigaciones.

Si, como es lógico, se piensa utilizar este montaje como aditamento en las maquetas de tren, sería muy deseable que el efecto sonoro fuera en función de la velocidad del tren; en otras palabras, que el SLF varíe su frecuencia en función de la velocidad del tren. Esto puede conseguirse fácilmente reemplazando P1 por un LDR (resistencia dependiente de la luz), y acoplando ópticamente dicho elemento fotosensible a una bombilla de 6V/50mA (el conjunto así formado deberá ir en el interior de una caja opaca). La bombilla se conectará (en serie con un potenciómetro de 1K) a la alimentación de la máquina del tren (la toma se hará en los raíles). Cuando la tensión aplicada al motor eléctrico de la maqueta aumente (la velocidad se incrementa), la bombilla brillará con más fuerza, con lo cual disminuirá la resistencia del LDR y aumentará la frecuencia del SLF.

Avión de hélice (figura 6)

El esquema de montaje es muy parecido al

de la figura 5, ya que por el ruido producido por un avión de hélice se asemeja mucho al de un tren «a todo vapor». Los únicos parámetros que varían son la frecuencia del SLF (más elevada) y el VCO (fuera de circuito). Esta última medida es muy aconsejable, pues de lo contrario se correría el riesgo de desbaratar la autenticidad del sonido (¡hasta ahora no hemos visto ningún avión con silbato!).

Carrera de coches y choque (figura 7)

El ruido del motor se obtiene mediante el VCO (la frecuencia se ajusta con P2). Cuando se pulsa S1, el ruido del motor se ve interrumpido por un sonido que recuerda al de un choque entre dos coches. Durante esta interrupción, el condensador C1 se carga y se activa el sistema de ataque/caída. En este tiempo se transmite a la etapa de salida un ruido de baja frecuencia. Cuando se libera S1, el coche (¡o su fantasma!) nuevamente se pone en marcha (una vez transcurrido el tiempo de descarga de C1).

Trino de pájaros (figura 8)

Para este efecto emplearemos también el VCO y el SLF. El SLF controla al VCO mediante el flanco descendente de una señal triangular, con lo cual se obtiene un sonido cuya frecuencia aumenta lentamente. Durante el flanco ascendente, el circuito permanece inactivo, es decir, se hace una pausa. Como en otros casos, la frecuencia del VCO se ajusta con P1.

Puesto que el efecto así generado resulta bastante monótono, se utilizará el generador de ruido para modular el sonido (junto con R7, R8, R9, P3 y P5). Para ello se ajustará el generador de ruido mediante P3 a

una frecuencia muy baja. De esta forma se obtiene en bornas de C6 una tensión triangular aleatoria que es enviada a la entrada, que determina la frecuencia del SLF. Con esto se consigue que nuestros pájaros cobren un inusitado realismo.

El ajuste de P3 es bastante crítico, por lo cual será necesario moverlo muy lentamente hasta que los trinos comiencen a perder su carácter monótono. Eventualmente, se puede reemplazar el par R8/P3 por una resistencia fija y un potenciómetro ajustable de valor más reducido (por ejemplo, 1M).

El montaje

Dada la sencillez de los circuitos, no es fácil que se presenten problemas a la hora de llevarlos a la práctica. Un circuito integrado, algunos componentes externos, un circuito impreso, una pila y un altavoz miniatura serán todos los componentes que el lector deberá montar o conectar a la placa de circuito impreso, y después, ¡a divertirse!

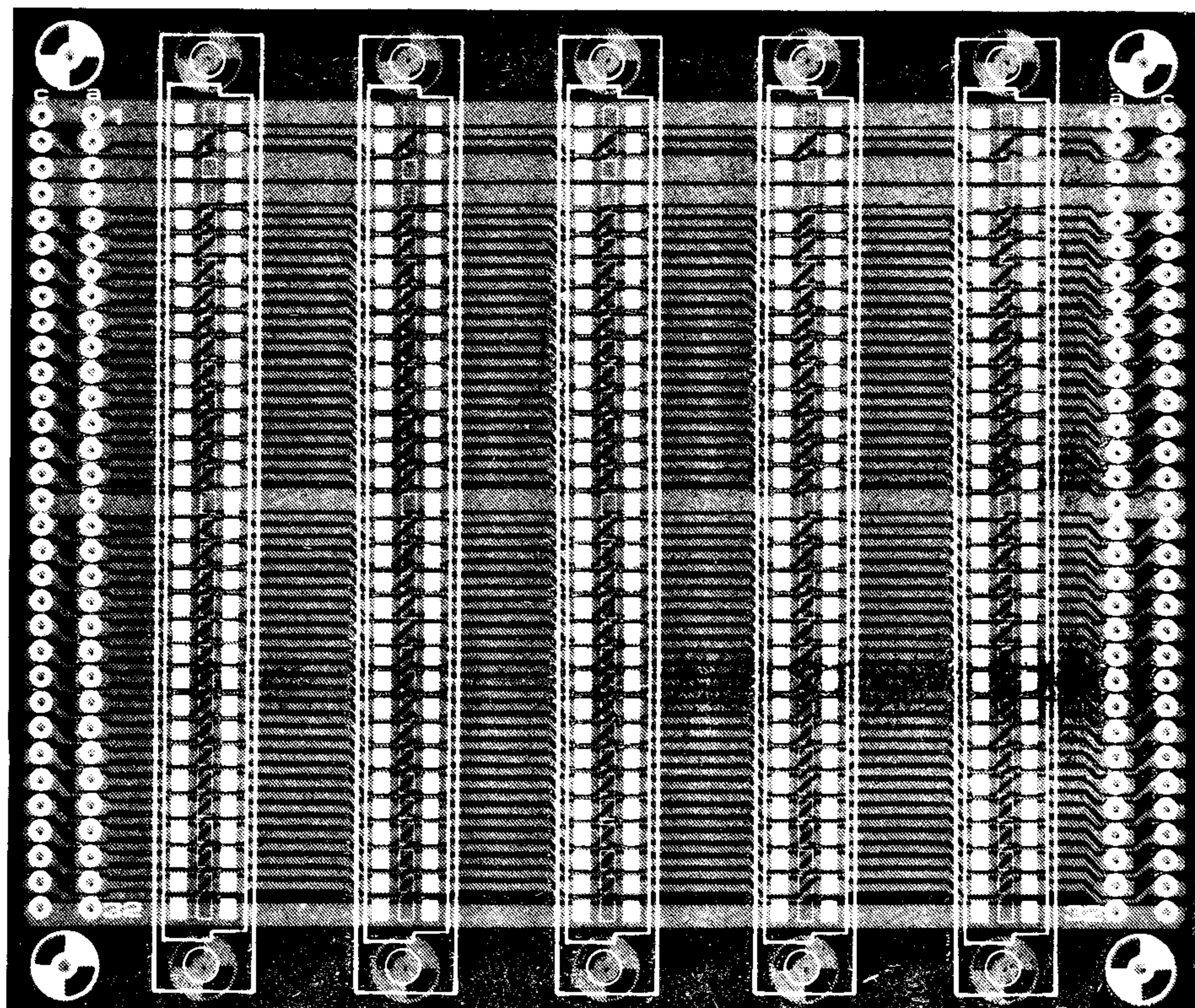
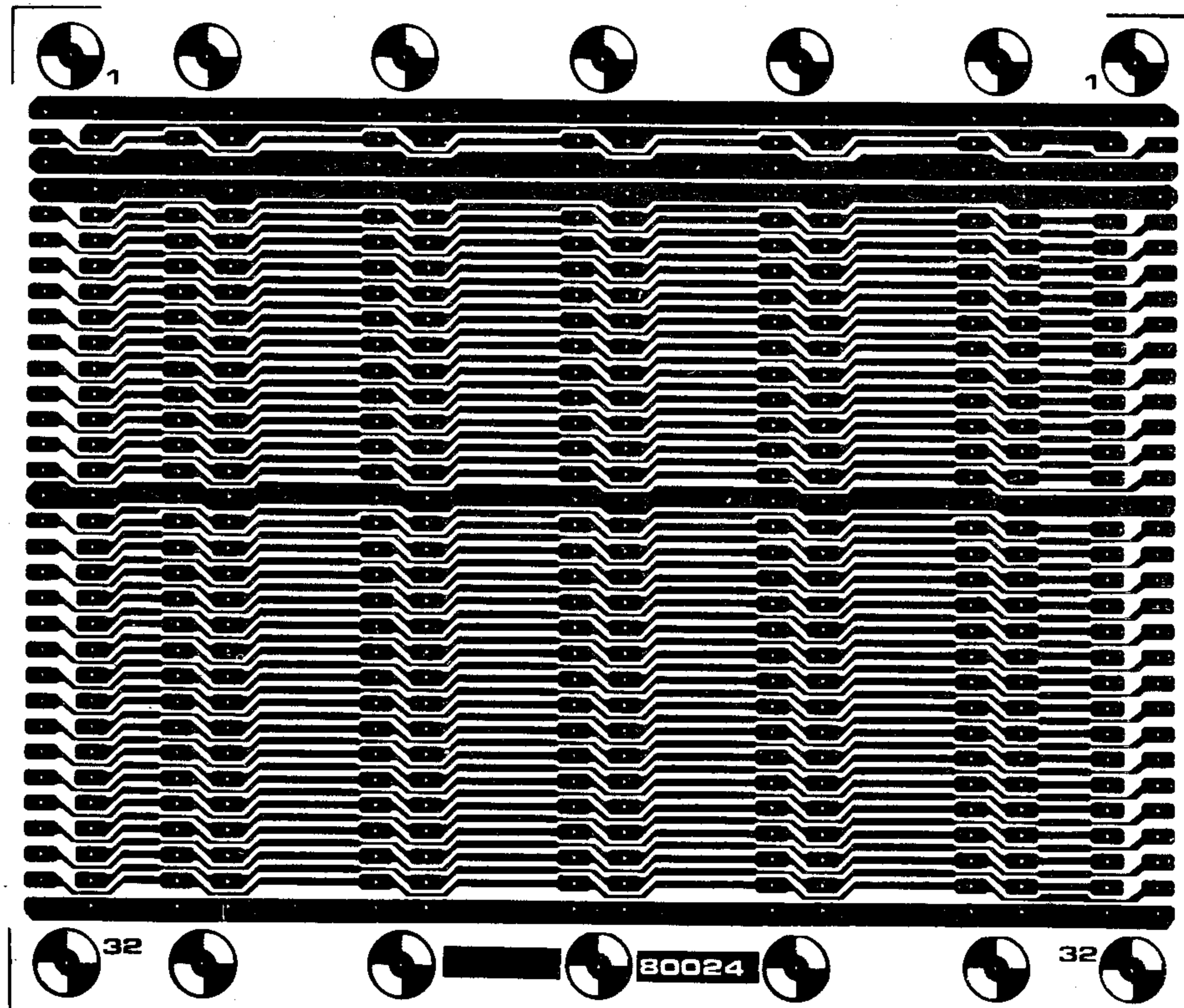
Para todos los montajes descritos en el artículo, se utilizará la placa de circuito impreso mostrada en la figura 10. Para cada caso, únicamente habrá que instalar en la placa los componentes indicados en la lista correspondiente al efecto sonoro deseado. Todos aquellos componentes sobre los que no se haga mención, simplemente se omitirán.

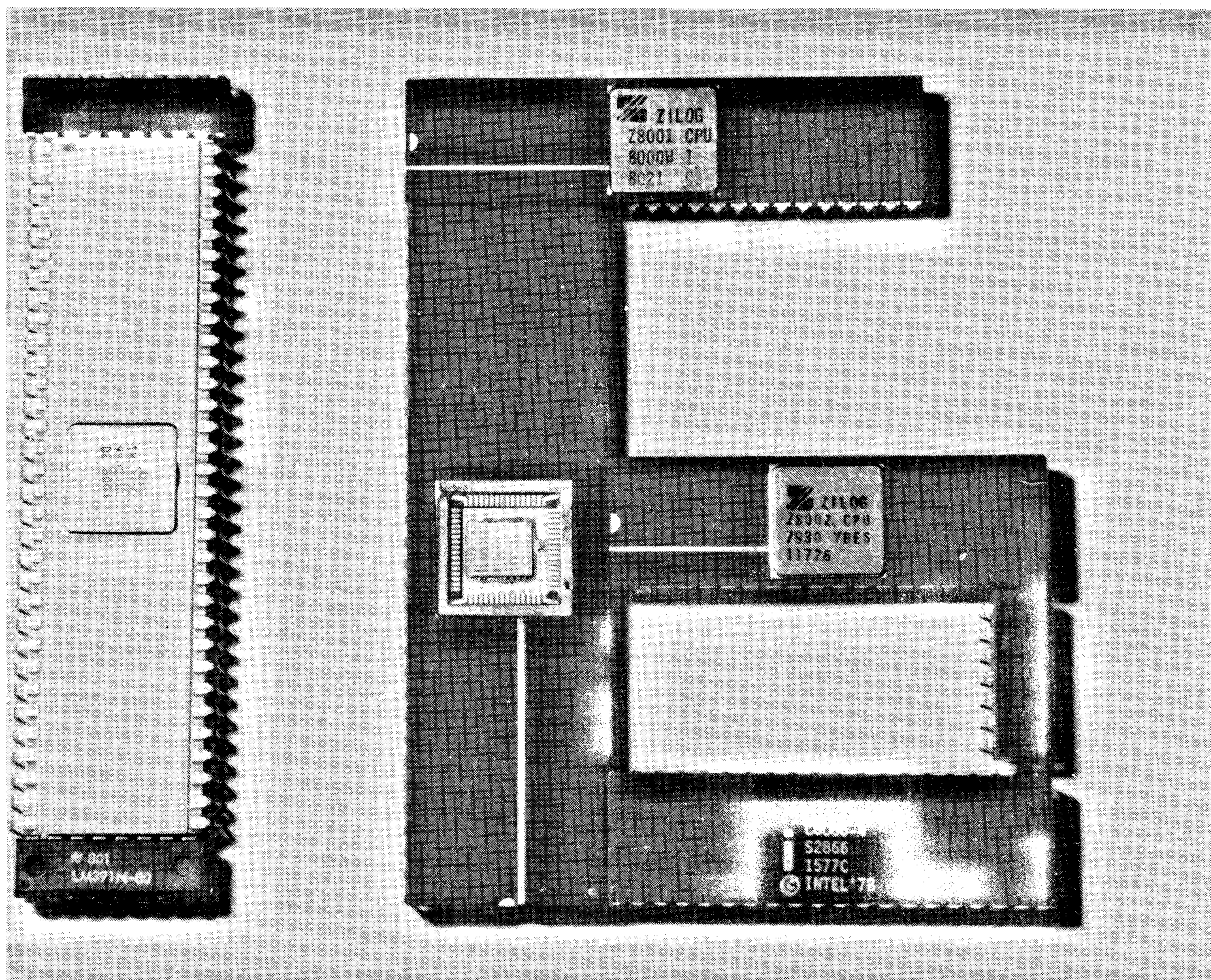
Para aquellos lectores que deseen realizar sus propios experimentos, las figuras 1 y 9, proporcionan la información necesaria sobre los diferentes bloques del circuito integrado, así como la lógica utilizada en las entradas de control. La figura 9 nos ofrece una vista general de todos los componentes que forman parte del circuito impreso. Con ello se facilita la identificación de los distintos componentes.

tarjeta de bus para micro-ordenadores

En la mayoría de los micro-ordenadores se realiza la interconexión entre sus distintas partes a través de una tarjeta de bus. Por otra parte los sistemas basados en microprocesadores crecen constantemente obligando a la ampliación de su memoria. Por esta razón esta placa de circuito impreso resulta especialmente interesante.

Puede solicitarse al servicio EPS con la referencia 80024.





los microprocesadores de 16 bits

**«Tener 16 bits al alcance de la mano
y no saber qué hacer con ellos
es una irresponsabilidad tecnológica.»**

Hace ya algún tiempo que se admite la posibilidad de que pueda realizarse un ordenador completo en un solo circuito integrado. Sin embargo, hasta hoy sólo se han puesto a punto unos sistemas de gestión sofisticados, basados en los microprocesadores, que se quedan bastante lejos de los verdaderos minicomputadores. Pero ahora las cosas están cambiando rápidamente.

La nueva generación de microprocesadores de 16 bits permitirá obtener sistemas que puedan igualar o incluso sobrepasar las posibilidades de los miniordenadores del momento. Esto significa que está llamando a nuestras puertas un ordenador individual verdaderamente hecho y derecho. Sólo queda un «pequeño» problema: ¿qué sistema elegir? Este suplemento pretende dar una rápida visión de la situación, con el fin de ayudar a nuestros lectores a resolver esa cuestión. Como intuíamos en el pasado y como se confirmará en artículos futuros nuestra conclusión personal es que con cualquiera de los microprocesadores que se examinan puede llevarse a cabo cualquier trabajo. Tanto si se elige el primer procesador que cae en nuestras manos como si se deja uno «seducir» por la línea microdinámica de alguno en particular.

Desde la válvula al transistor...
Desde el transistor a los circuitos integrados TTL...
Desde los circuitos integrados TTL a los CMOS...
Desde los CMOS al microprocesador...
Ahora: ¡los procesadores de 16 bits!
Y todo esto en apenas treinta años. Por ello no debe sorprenderse nadie, si algunos entusiastas de la electrónica han perdido el hilo del progreso. Aunque afortunadamente ellos no han perdido su interés; esto es lo que puede deducirse de las cartas que recibimos en las que se nos dice, «¡me gustaría tanto entender algo!» En este artículo vamos a intentar lo imposible, es decir, vamos a tratar de ofrecer a nuestros lectores una impresión general de lo que son estos supermicroprocesadores a la vez que comparamos sus posibilidades:

¿Qué es un microprocesador de 16 bits?

Por curioso que pueda parecer no es demasiado fácil decidir si un determinado tipo pertenece o no a esta categoría. Más adelante veremos las razones de esta dificultad. Hagamos ahora algunas consideraciones generales que nos permitan definir esta familia de procesadores.
Una palabra binaria de 16 bits permite definir 64.000 números distintos (por ejemplo, de -32.000 a +32.000). Estamos por tanto, muy lejos de los 256 números que podíamos definir con el «viejo formato» de 8 bits. Como resultado de esta extraordinaria capacidad, los procesadores de 16 bits no sólo pueden sumar y restar (cosa que ya hacen los microprocesadores de 8 bits), sino que también tienen la posibilidad de multiplicar y dividir.
Generalizando se puede dividir cada sistema en un conjunto de varios bloques: las entradas y salidas (teclado, visualizador, etc.), la memoria (que contiene el programa y los datos) y la unidad central (CPU). La CPU traslada los datos de un lado para otro según convenga, realiza con ellos operaciones necesarias (aritméticas o lógicas) y garantiza que todos estos movimientos de datos y operaciones se llevan a cabo en el orden correcto (especificado por el programa). Una dura labor puede pensarse, pero de hecho los microprocesadores de 16 bits pueden hacer todo y mucho más.
A la hora de realizar una comparación entre los distintos procesadores de 16 bits, aplicaremos los siguientes criterios:

- ¿Qué operaciones pueden realizar? (aritméticas, lógicas, etc.)?
- ¿Qué espacio de memoria pueden manejar y cuáles son sus posibilidades para mover los datos de y hacia esta memoria?
- ¿Cuáles son las «comodidades» que ofrecen al programador (asaltos, bucles, subprogramas, ... etc.)?

Dado que todos los sistemas de computador tienen una irrefrenable tendencia crecer, será necesario también tener en cuenta algunos criterios desde el punto de vista de la ampliación de la memoria y de los periféricos admisibles:

- ¿Cómo se comportan los periféricos cuando los periféricos les interrumpen en el momento menos propicio?
- ¿Cuál es su capacidad de cooperar con otros microprocesadores, y compartir

con ellos los mismos elementos y posibilidades (memoria, periféricos ... etc.)? Debe tenerse en cuenta que los elementos auxiliares suelen constituir la parte del león del precio de venta de un sistema, y por tanto, es muy interesante que puedan compartirlos varios procesadores.

- ¿Cuál es su rapidez? Cuando más complejo es un sistema, más complejos serán sus programas. Realizar una división en cuarenta microsegundos puede parecer muy rápido, pero cuando se tiene un programa que contiene el equivalente a varios miles de estas operaciones puede resultar que el tiempo total sera relativamente largo. Piénsese, por ejemplo, en los ordenadores que juegan al ajedrez: algunos de ellos tardan varias horas antes de realizar un movimiento complicado.

Pero volvamos a nuestra cuestión inicial: ¿qué es un microprocesador de 16 bits? La primera respuesta que se nos ocurre es lógicamente: todo procesador que presente las características que hemos mencionado hasta aquí y que por supuesto, pueda manejar datos en el formato de 16 bits. Pero éste es justo el problema. Varios procesadores trabajan con el formato de 16 bits en su interior, pero los datos que manejan en su exterior tienen el formato de 8 bits (son precisos dos bytes de 8 bits para obtener una palabra de 16 bits). ¿Se trata realmente de un microprocesador de 16 bits? Podríamos responder: «Sí, en cierta medida». Después de todo hace el mismo trabajo que otro aunque utilice el doble del tiempo para hacer circular la información. Pero en este caso, ¿qué hacer con los microprocesadores que en el interior de la CPU tratan la información con un formato de 32 bits, mientras que en el exterior utilizan un formato de 16 bits? El MC 68000 de Motorola, por ejemplo, ha sido definido como un microprocesador de 32 bits disfrazado de CPU de 16 bits.
Para los propósitos de este artículo hemos confeccionado una lista de los procesado-

res, que a nuestro modo de ver, pertenecen a la categoría de los procesadores de 16 bits (ver tabla 1). Aplicando criterios de precio, aplicaciones posibles, etc., hemos «podado» esta lista hasta obtener los cinco microprocesadores que se dan en la tabla 2. Se trata de los uP que creemos más interesantes para nuestros lectores. Finalmente, la tabla 3 contiene las distintas versiones de estos cinco tipos principales junto con algunas informaciones comparativas.

Las primeras impresiones

Existen dos tendencias a la hora de diseñar los microprocesadores de 16 bits. Por un lado, se parte de los microprocesadores de 8 bits agigantándolos, mientras que por la otra se parte de los minicomputadores «comprimiéndolos». En algunos casos confluyen varias tendencias en el diseño de un determinado microprocesador. Así Motorola y Zilog han basado su juego de instrucciones en un estudio de las instrucciones que se utilizaban más frecuentemente. De un constructor a otro variará el resultado obtenido en función de cuál de las dos tendencias anteriormente mencionadas sea la dominante.

- Intel (8086, 8088) ha optado por la solución de desarrollar su familia de microprocesadores 8080. De este modo los programas pensados para el 8080 pueden utilizarse sin grandes modificaciones en el 8086 (los registros del primero pueden considerarse como una versión condensada y abreviada del segundo). El principal inconveniente estriba en que los registros a menudo están consagrados a funciones específicas, lo cual, ciertamente contribuye a hacer más compactas las instrucciones del lenguaje máquina, pero por el contrario limita las posibilidades de programación.
- Motorola (MC6800) ha apostado por el futuro, ya que utiliza registros de 32 bits

Tabla 1.

Principales tipos de microprocesadores de 16 bits.			
tipo	diseñador	tecnología	aplicaciones
MN 601	Data General	NMOS	minicomputer OEMs
9440	Fairchild	I ² L	minicomputer OEMs
F100L	Ferranti	Bipolar	military
CP 1600	General Instruments	NMOS	electronic games
8086	Intel	HMOS	general-purpose μP
MC 68000	Motorola	NMOS	general-purpose μP
NS 16032	National Semiconductor	XMOS	general-purpose μP
MN 1610	Panafacom	NMOS	?
TMS 9900	Texas Instruments	NMOS	general-purpose μP
WD 16	Western Digital	NMOS	minicomputer OEMs
Z 8001	Zilog	NMOS	general-purpose μP

Tabla 2.

Relación abreviada de los microprocesadores de 16 bits.	
tipo	fabricantes
8086	Intel, Mitsubishi, Mostek, Siemens
68000	Motorola, Hitachi, Rockwell, Thomson
16032	National Semiconductor, Fairchild
9900	Texas Instruments, AMI, ITT
8001	Zilog, AMD, SGS-Ates

Tabla 3a

tipo principal	tipos derivados	formato datos	campo direccionable bus/memoria/con soporte	bus datos/direccion multiplexado	procedencia
8086	8080	16/16 bits 16/8 bits	20 bit/1 Mbyte/1 Mbyte	si	evolución del 8080 (+ reducción de los mini)
68000		32/16 bits	23 bit/16 Mbyte/64 Mbyte	no	evolución del 6800 reducción de los mini
16032	16016 16008	32/16 bits 16/16 bits 16/8 bits	24 bit/16 Mbyte/ 16 bit/64 Kbyte/ 16 bit/64 Kbyte/	si	evolución del 8080 reducción de los mini
9900	9940 9980/9981 9995	16/16 bits no tiene bus externo 16/8 bits 16/8 bits	15 bit/64 Kbyte/ datos/direcciones; 2kbytes en el integrado 14 bit/16 Kbyte 15 bit/64 Kbyte/	no	reducción de los minicomputadores
8001	8002 8003 8004	16/16 bits	23 bit/8 Mbyte/48 Mbyte 16 bit/64 Kbyte/384 Kbyte como el 8001 como el 8002	si	evolución del Z80 reducción de los mini

* En los tipos derivados sólo se indican las diferencias con el tipo básico.

Tabla 3b

tipo principal	tipos derivados	registros		datos almacenados en la memoria*	frecuencia de reloj	instrucción más corta**	instrucción más larga**
		uso general	dedicados + control				
8086	8088	—	14 (16-bit)	bajo-alto	8/5/4 MHz 5 MHz	0.25 µs 0.4 µs	20 µs (①) 32 µs (①)
68000			18 (32-bit), 1 (16-bit)	alto-bajo	8/6/4 MHz	0.5 µs	20 µs (②)
16032	16016 16008	8 (32-bit) 8 (16-bit) 8 (16-bit)	6 (24-bit), 2 (16-bit) 8 (16-bit) 8 (16-bit)	bajo-alto	10 MHz	0.3 µs	8 µs (②)
9900	9980/ 9981 9995	16 (16-bit)***	3 (16-bit)	alto-bajo	3.3/4 MHz 2.5 MHz 6 MHz	2 µs 2.6 µs 1.1 µs	31 µs (①) 41 µs (①) 17 µs (①)
8001	8002 8003 8004	16 (16-bit) 16 (16-bit)	7 (16-bit) 4 (16-bit)	alto-bajo	6/4 MHz 6/4 MHz 10 MHz 10 MHz	0.5 µs 0.5 µs 0.3 µs 0.3 µs	140 µs (③) (19 µs (②)) 80 µs (③) (11 µs (②))

* bajo-alto: el bit de menor peso en la dirección más baja; alto-bajo: primero el bit más significativo.
** a la máxima frecuencia de reloj admisible
*** estos registros están situados en la RAM y no en la CPU

- ① división sin signo (32 bits) ÷ (16 bits) = resultado 16 bits + resto 16 bits.
② división con signo (32 bits) ÷ (16 bits) = resultado 16 bits + resto 16 bits.
③ división con signo (64 bits) ÷ (16 bits) = resultado 32 bits + resto 32 bits.

Tabla 3c

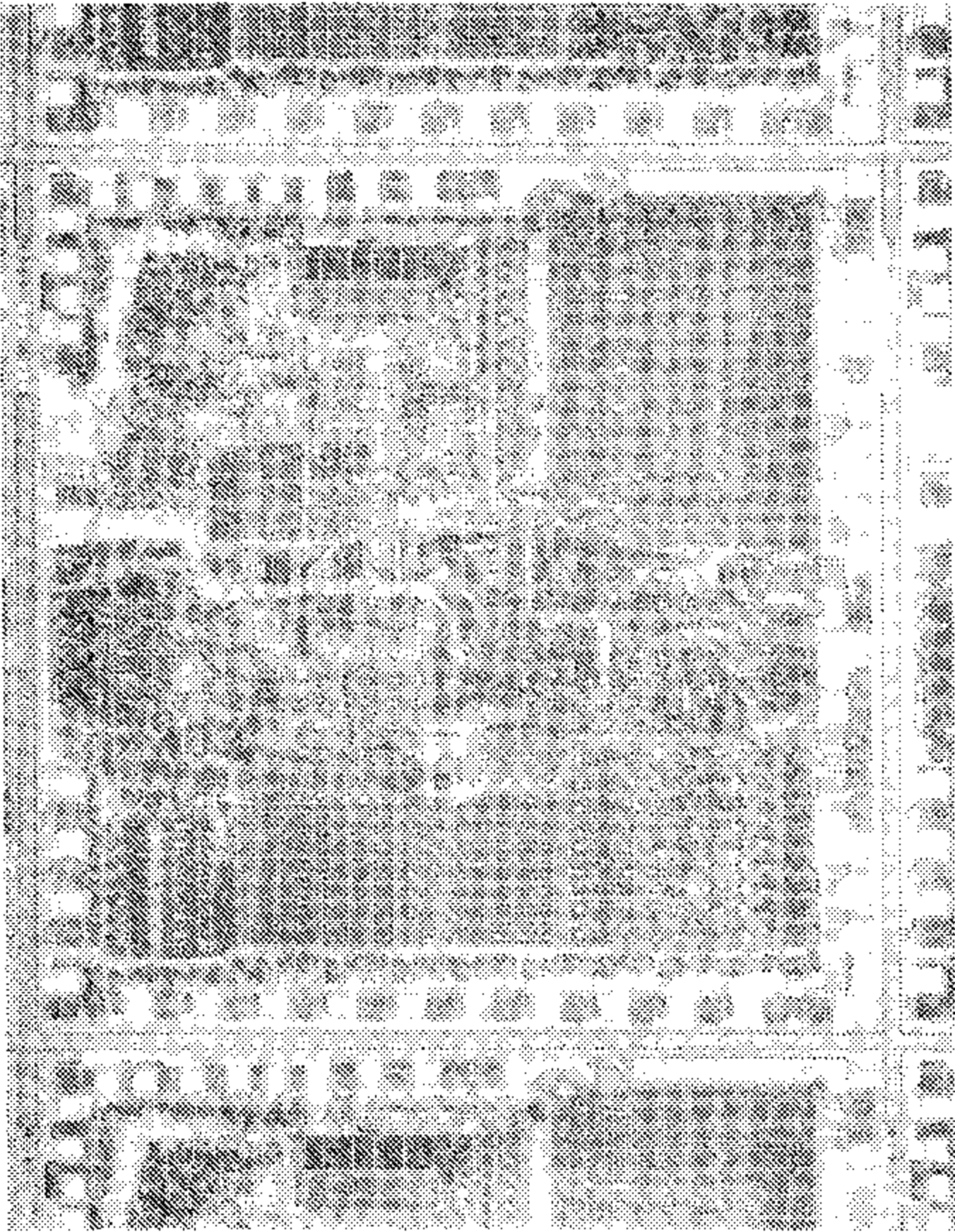
tipo principal	tipos derivados	tipos de interrupción				I/O area	cola de espera de las instrucciones	Por memoria virtual
		NMI	programa no	vectorial	vectorial			
8086	8088	1	4	—	251	64 Kbyte	6 byte 4 byte	no
68000		—	27	—	227	*	no	no
16032	16016 16008	1	9	1	240	*	8 byte	si
9900	9980/ 9981 9995	2	16	—	15	4 Kbit	no	no
8001	8002 8003 8004	1	4	1	128 255 128 255	64 Kbyte	?	no no si si

* solo memory-mapped

- y un potente juego de instrucciones (basado, en parte, en la práctica del mini-computador). Y todo esto manteniendo la compatibilidad con la familia 6800 ya existente, lo que le permite utilizar los circuitos integrados auxiliares ya existentes (normalmente de dos en dos).
- National Semiconductor (NS 16032, 16016, 16008) ha apuntado también hacia el futuro, pero sin olvidar el pasado. Esto ha conducido a una combinación de viejas y nuevas ideas: por un lado, se tienen las características de la familia 8080, y por otro se dispone de: registros de 32 bits, 16 Mbytes direccionables, el concepto de procesador dependiente y la posibilidad de utilizar sistemas de memoria virtual. Más adelante volveremos sobre algunos de estos conceptos todavía poco familiares.
 - Texas Instruments (familia MTS9900) ha buscado sencillamente «introducir» un minicomputador en un circuito integrado. El resultado es sensiblemente más lento que los otros procesadores. El espacio direccionable es considerablemente más reducido y no se pueden tratar simultáneamente varias interrupciones. Finalmente el juego de instrucciones es particularmente limitado. ¿Por qué? ¡Sencillamente porque es más viejo! El diseño fue realizado en una época en la que la memoria y los periféricos eran mucho más caros que hoy en día, y por tanto, había que usarlos con precaución. Es una pena porque el procesador de TI es el único que tiene un sistema completo de registros para uso general, que puede almacenarse en una memoria RAM, lo cual simplifica los procesos de interrupción y los pasos a los subprogramas como explicaremos más adelante.
 - Zilog (Z8001, 8002, 8003, 8004) ha buscado poner a punto un microprocesador potente para usos generales. Y parece que ha conseguido combinar lo mejor de los microprocesadores existentes con la experiencia obtenida con los miniordenadores.

Los registros

En todo microprocesador los registros tienen tres aplicaciones distintas:



1a

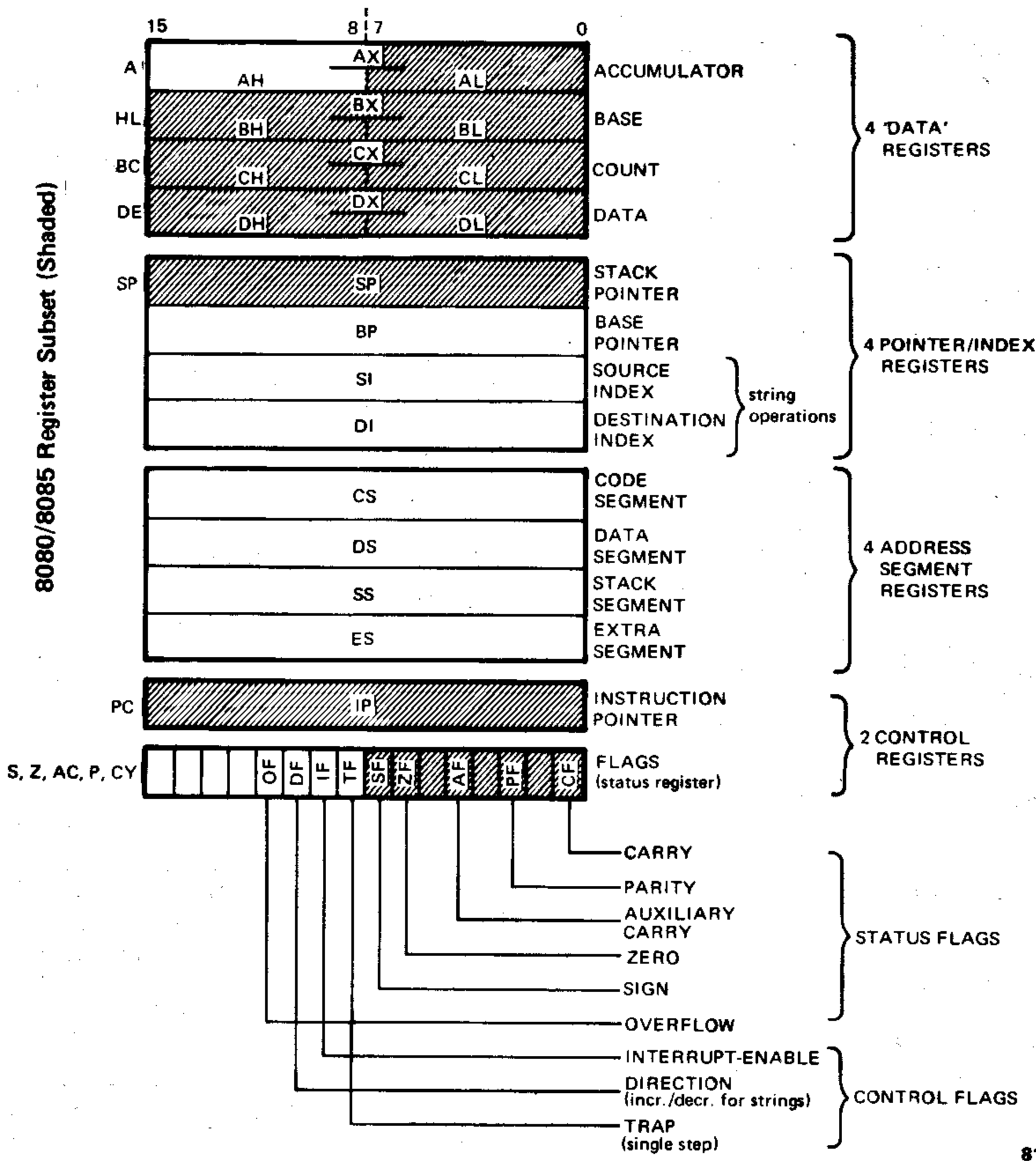


Figura 1a. Juego de registros del 8086. Puede considerarse como una ampliación de los registros del 8080/8085 tal como señalan las zonas sombreadas.

1b

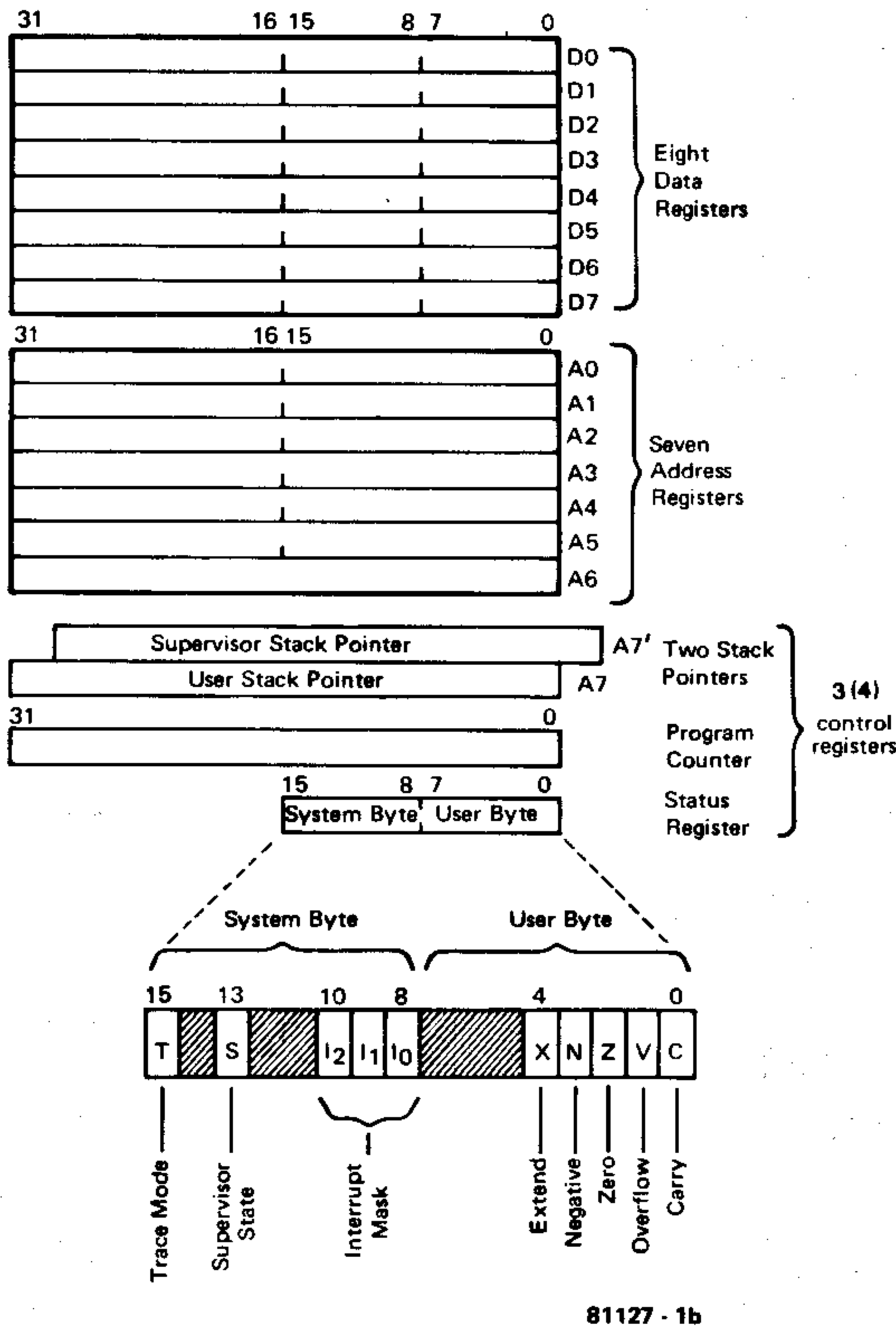
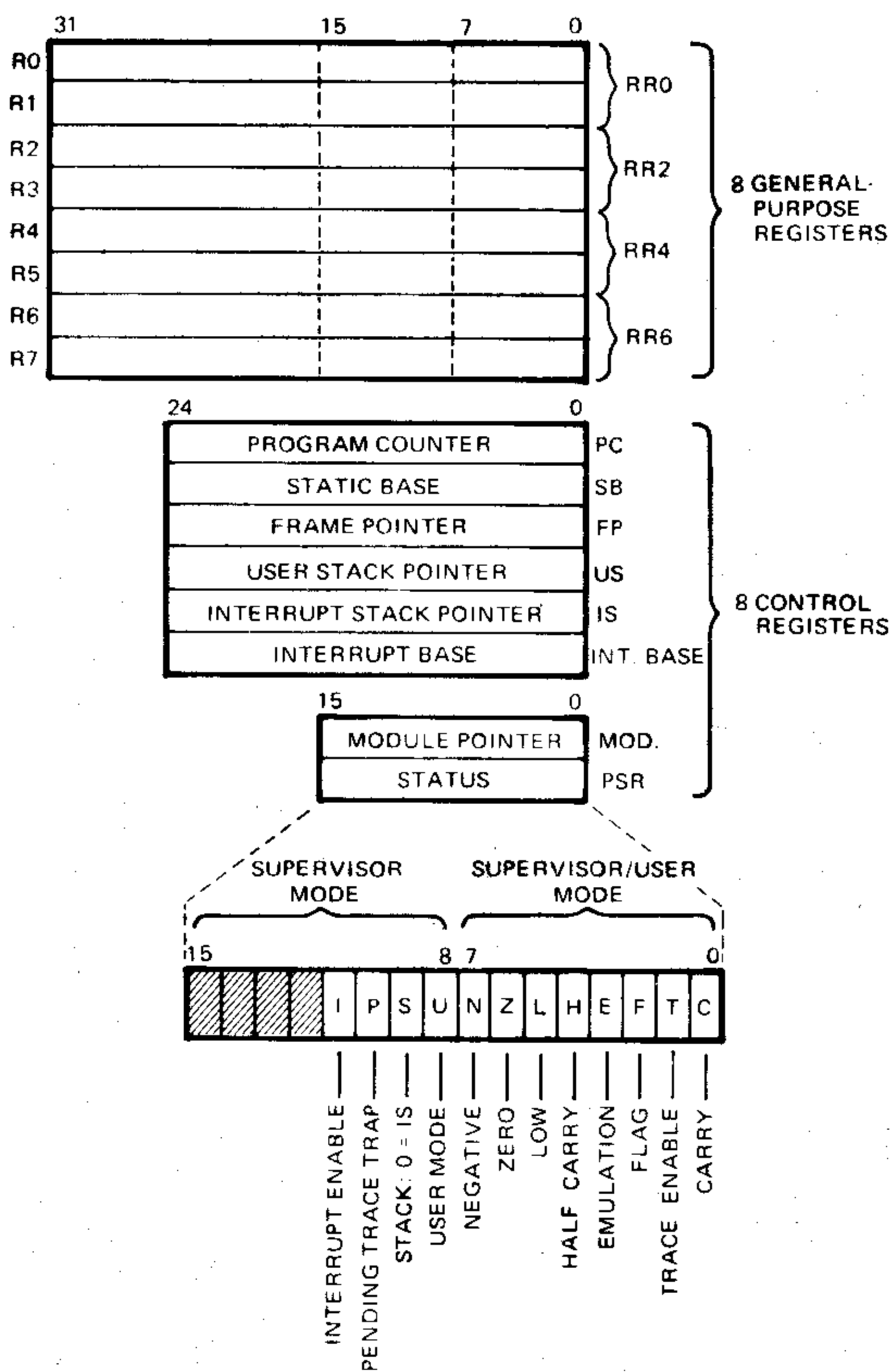


Figura 1b. Los registros del 68000 tienen una anchura de 32 bits. ¿Se trata de un procesador de 16 bits?

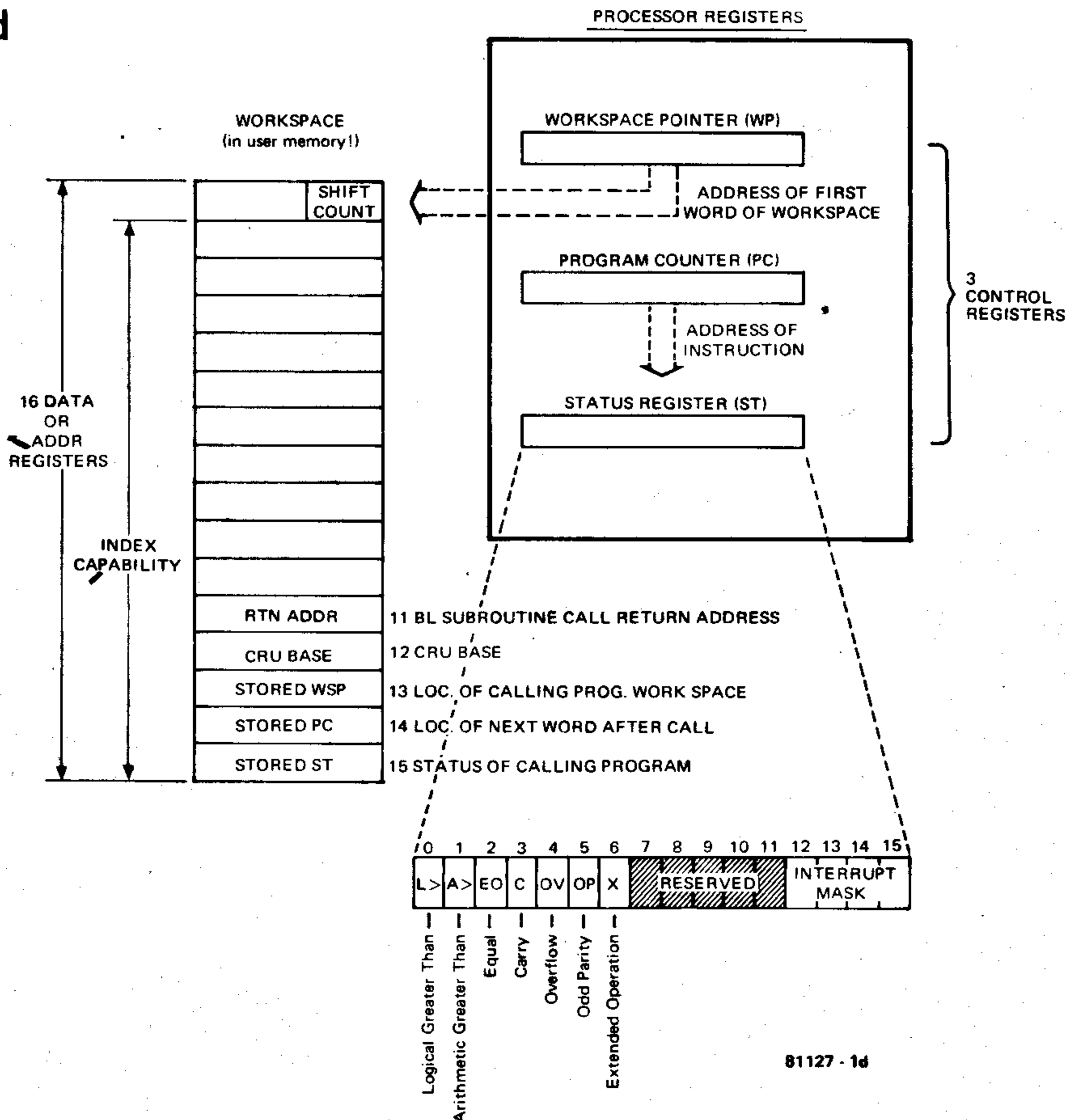
1c



81127 - 1c

Figura 1c. Los registros de uso general del 16000 tienen también una anchura de 32 bits.

1d



81127 - 1d

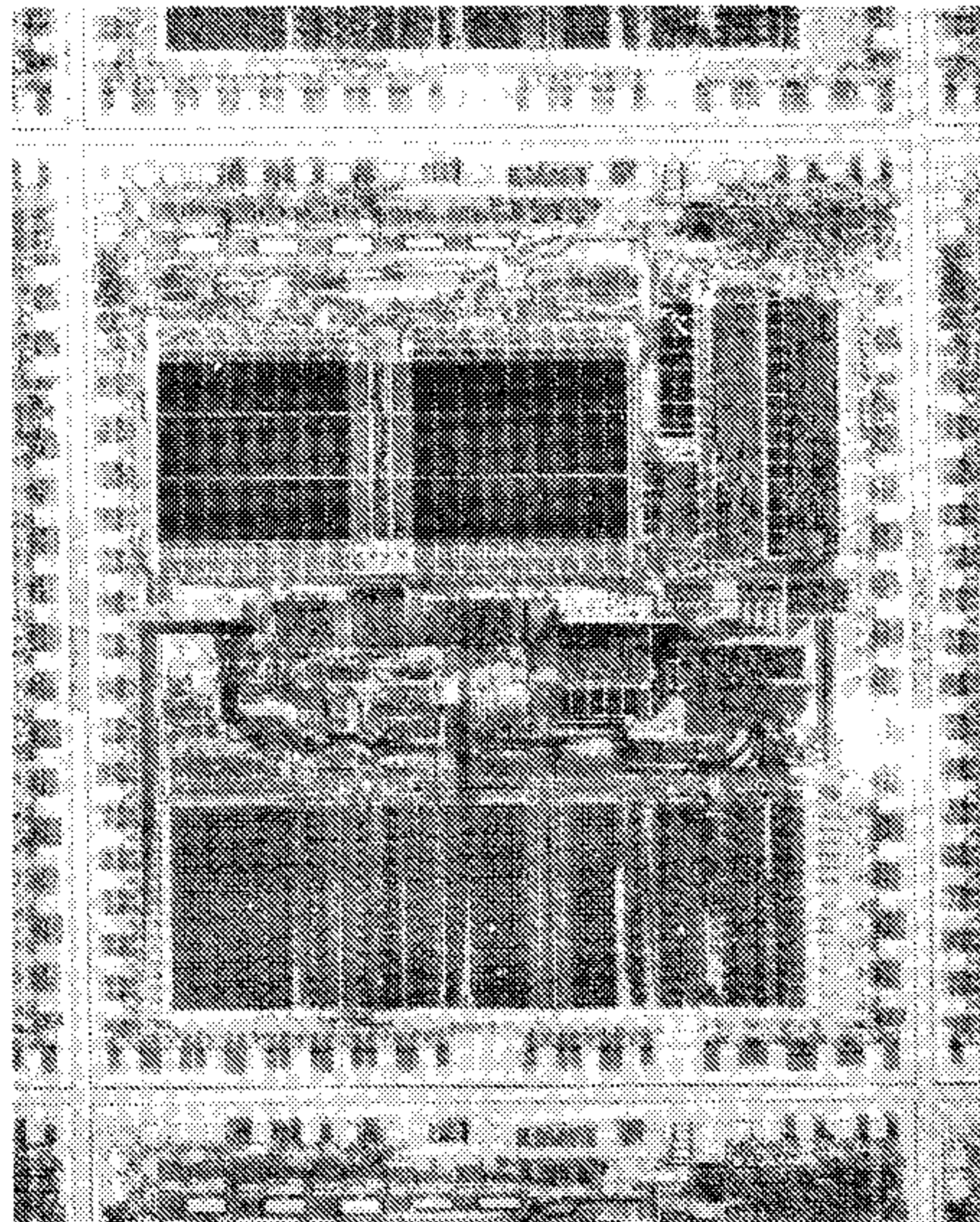
Figura 1d. Los registros del 9900 se encuentran en la memoria RAM. Esto puede ser extraordinariamente interesante en muchas aplicaciones.

- los datos se cargan en un registro con el fin de ser sometidos a alguna operación (suma, resta, desplazamiento, etc.);
- ciertas direcciones de la memoria están cargadas en los registros (la primera dirección de un grupo de datos, del stack o de una sección del programa);
- las funciones de control del procesador se almacenan también en los registros (el contador de programa, por ejemplo, que señala la instrucción que debe ser ejecutada a continuación, los indicadores de estado, etc.).

Existen dos maneras de utilizar los registros. En la mayoría de los «antiguos» procesadores de 8 bits, cada registro tiene una determinada tarea; así pues, existe un acumulador para las operaciones efectuadas con los datos, un puntero de stack (memoria de almacenamiento temporal) que señala la primera dirección del stack, etc. Por el contrario, algunos microprocesadores tienen una estructura más flexible y utilizan registros de uso general que permiten realizar cualquier manipulación de datos o de direcciones que desee el programador. Desgraciadamente esta versatilidad tiene también algunos inconvenientes. Ahora no puede escribirse: «sumar 1 a los datos», sino que hay que especificar «sumar 1 al dato almacenado en el registro 2», por ejemplo. En los procesadores de 16 bits, es esta última tendencia la predominante. En la figura 1 pueden verse los registros disponibles en los diferentes preprocesadores.

El 8086 (figura 1a) posee en total 14 registros de 16 bits. En principio, como puede verse, estos registros «están reservados». Sin embargo, Intel hace especial hincapié en decir que son registros generales: «los registros de datos pueden utilizarse fácilmente para la mayoría de operaciones lógicas y aritméticas. Lo mismo puede decirse para los registros puntero e índice». En realidad cada uno de estos ocho registros generales puede ser definido como un acumulador en el sentido que se daba a este término en los microprocesadores de la primera y segunda generación.

Algo similar ocurre con el 68000 (figura 1b). En este caso los ocho primeros registros (¡de 32 bits!) están destinados a la manipulación de los datos, y el segundo grupo de



ocho se destina para el direccionamiento general y del stack. Cualquiera de los 16 registros puede utilizarse como índice.

El 1600 (figura 1c) tiene ocho registros de 32 bits para usos generales, así como un amplio grupo de registros de control.

La estructura del 9900 (fig. 1d) es bastante diferente. El procesador contiene los dos registros de control normales (contador de programas y registro de estado), más un puntero del espacio operativo. Este último señala la dirección en la memoria RAM del primer registro, de este modo pueden especificarse, en total, 16 registros para usos generales. Si se necesita un nuevo grupo de 16 registros para una subrutina o una interrupción, basta con cambiar la dirección del puntero del espacio operativo.

Finalmente, la familia 8000 (figura 1e) contiene 16 registros para usos generales, de los cuales uno o dos aparecen doblados para poder funcionar en modo «sistema» o en modo «normal».

Queda por mencionar un punto: se trata de la posibilidad de utilizar los registros con datos de un formato distinto de 16 bits. Esto se indica en los distintos diagramas mediante líneas de trazos.

- 8086: cada uno de los cuatro primeros registros puede ser direccionado como dos registros independientes de 8 bits. En otras palabras, puede disponerse de cuatro registros de 16 bits, o de ocho registros 8 bits o de cualquier otra combinación similar.
- 68000: pueden utilizarse independientemente las secciones de 8 bits y de 16 bits de los ocho primeros registros de 32 bits. Los restantes registros sólo pueden utilizarse con un formato de 16 bits.
- 16000: para los datos de 8 ó 16 bits se utiliza la «parte inferior» de un registro. Por otra parte, pueden asociarse dos registros con el fin de obtener uno de 64 bits.
- Z8000: los ocho primeros registros pueden utilizarse como dieciséis registros de 8 bits. También es posible agrupar pares de registros de 16 bits con el fin de obtener registros de 32 bits. Asimismo, estos pares pueden asociarse a su vez obteniéndose registros de 64 bits.

Modos de direccionamiento

Lógicamente cuando se escribe un programa no sólo hay que decirle al procesador qué debe hacer con los datos, sino que también debe indicársele dónde puede encontrarlos. ¿En la memoria? ¿En un registro? ¿O formando parte de la misma instrucción?

Como todo programador sabe existe un gran número de maneras de indicar dónde se encuentra un dato determinado. Los sistemas de direccionamiento, comunes a la mayoría de los procesadores, son los siguientes:

- *Implícito* (registro): el registro especificado en la instrucción contiene el dato.
- *Inmediato*: el dato está incluido en la instrucción.
- *Directo*: la instrucción contiene la dirección de la memoria donde puede encontrarse el dato.
- *Indirecto*: el registro o posición de memoria especificado en la instrucción con-

1e

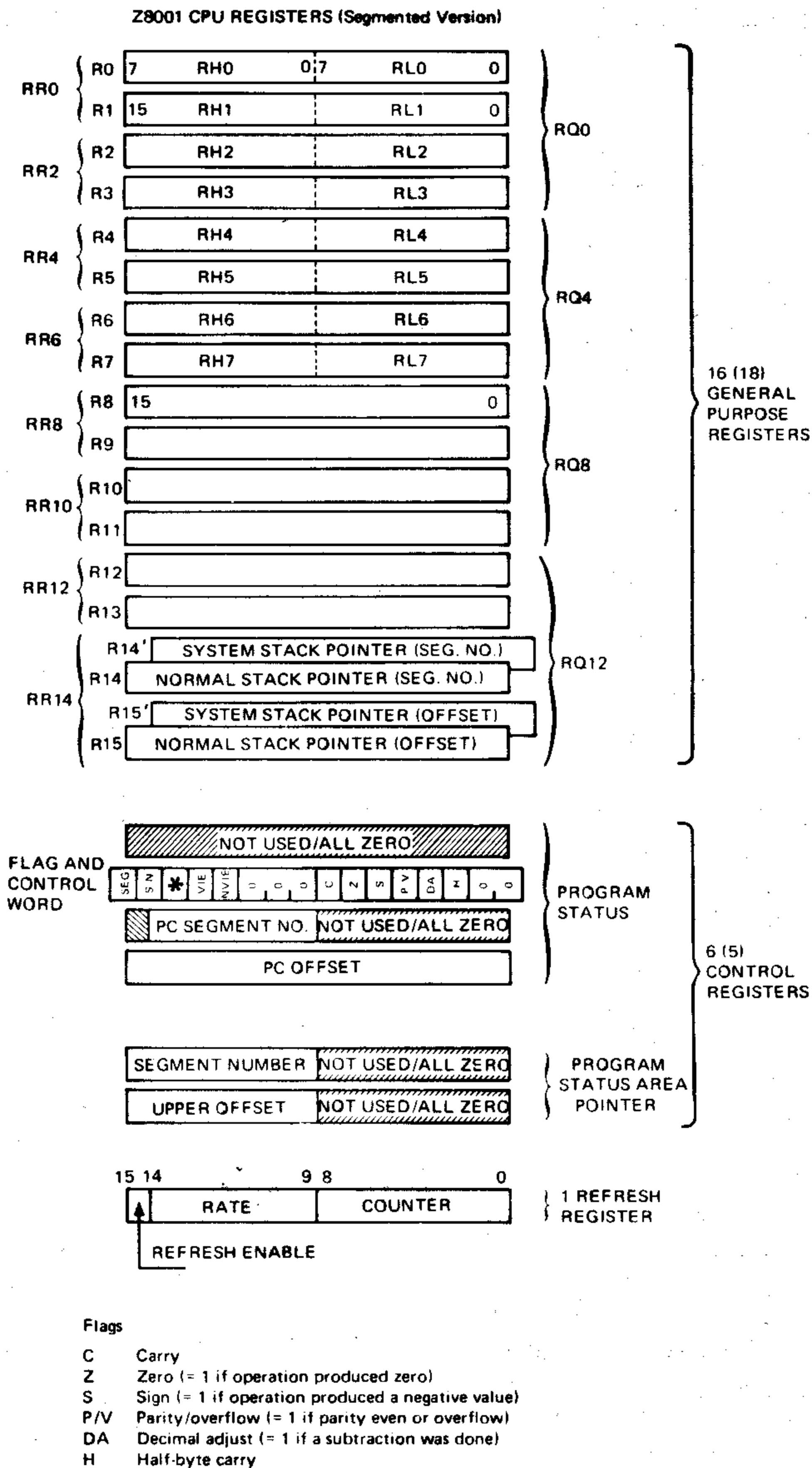
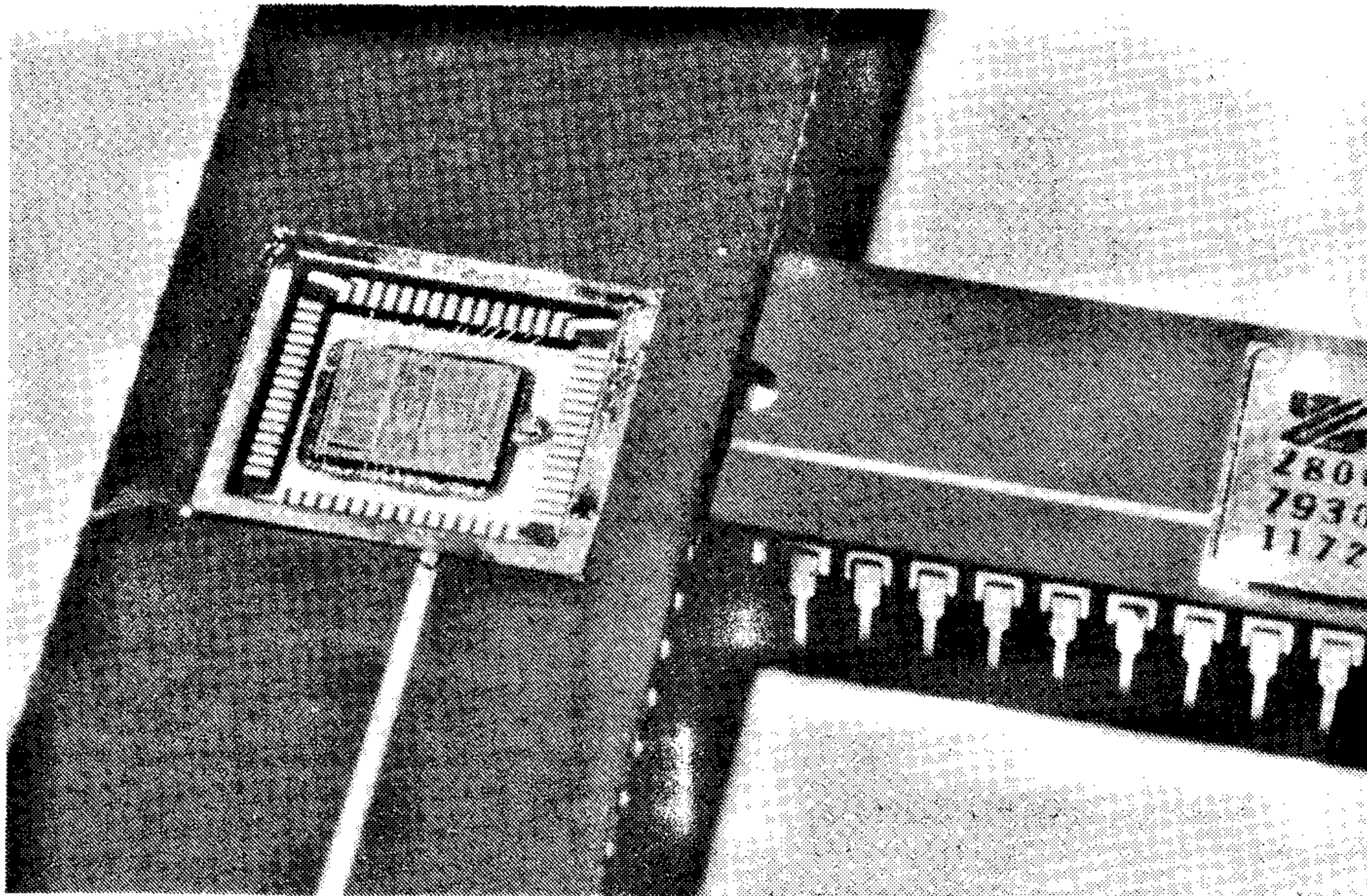
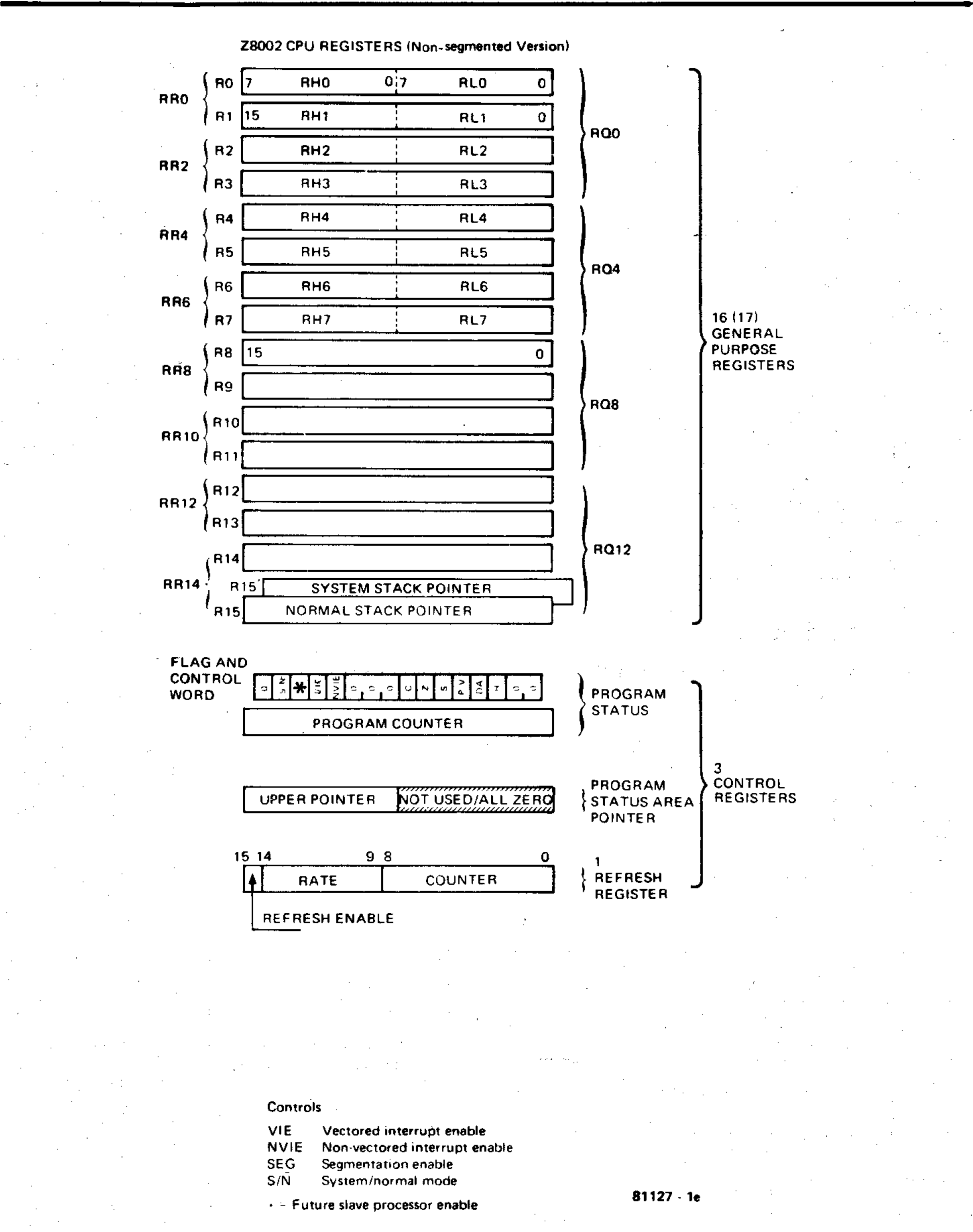


Figura 1e. Los registros del 8001 y el 8002 pueden combinarse formando pares de 32 bits o





2a

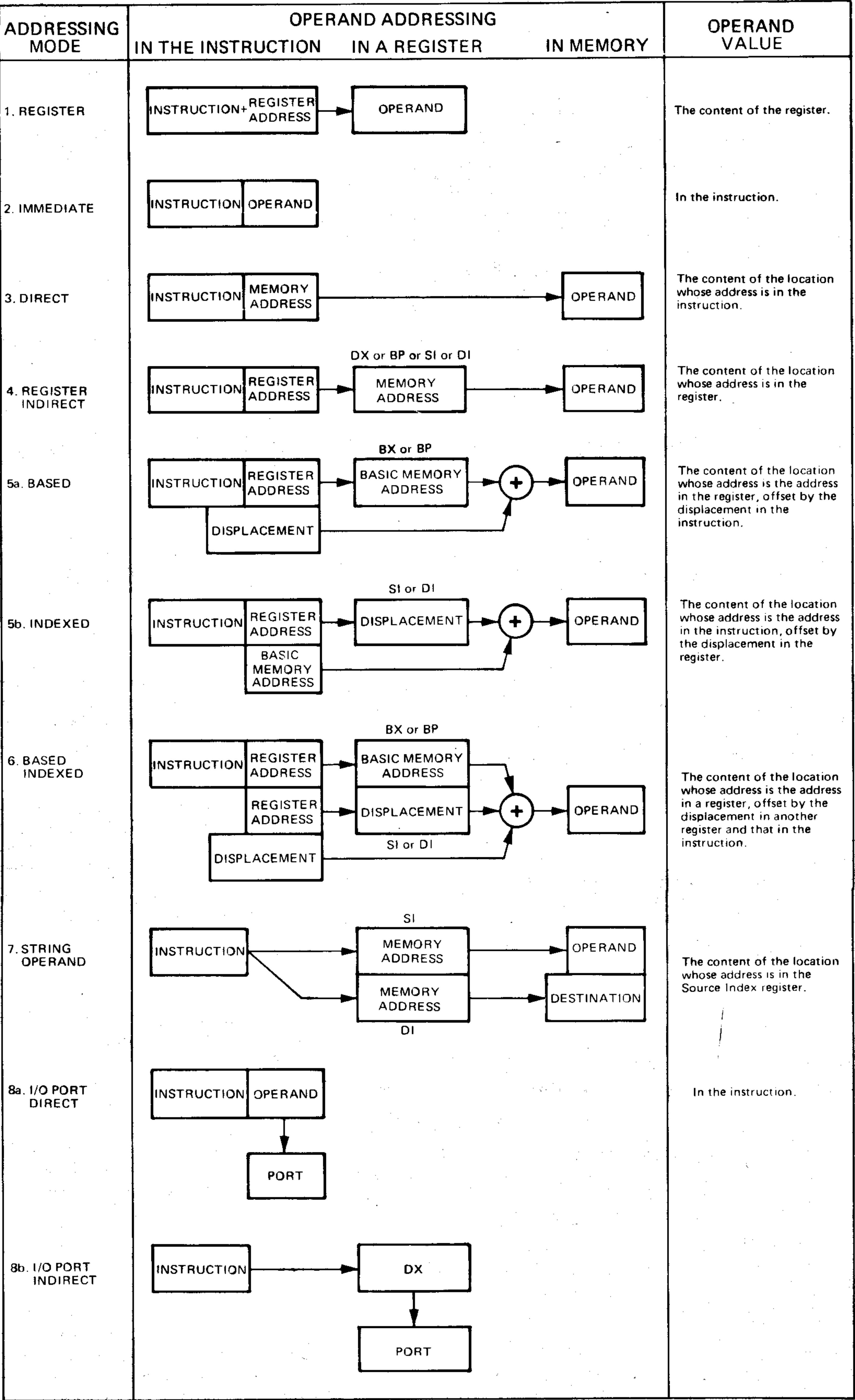


Figura 2a. Las posibilidades de direccionamiento del 8086 (y del 8088). Obsérvese que es necesario utilizar a menudo un determinado registro para una determinada tarea. Por ejemplo, debe utilizarse el registro SI o DI para realizar un direccionamiento indexado.

2b

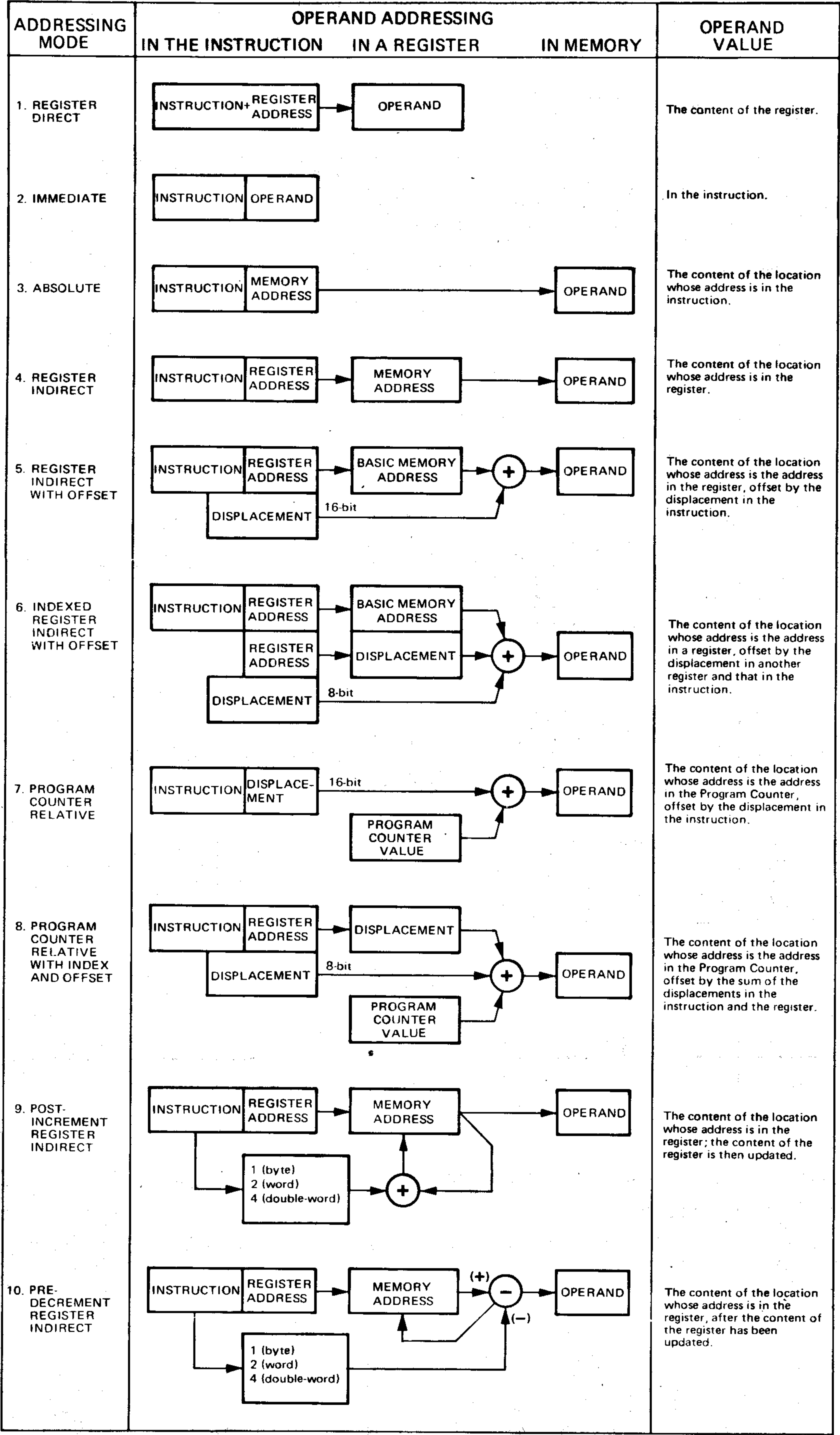
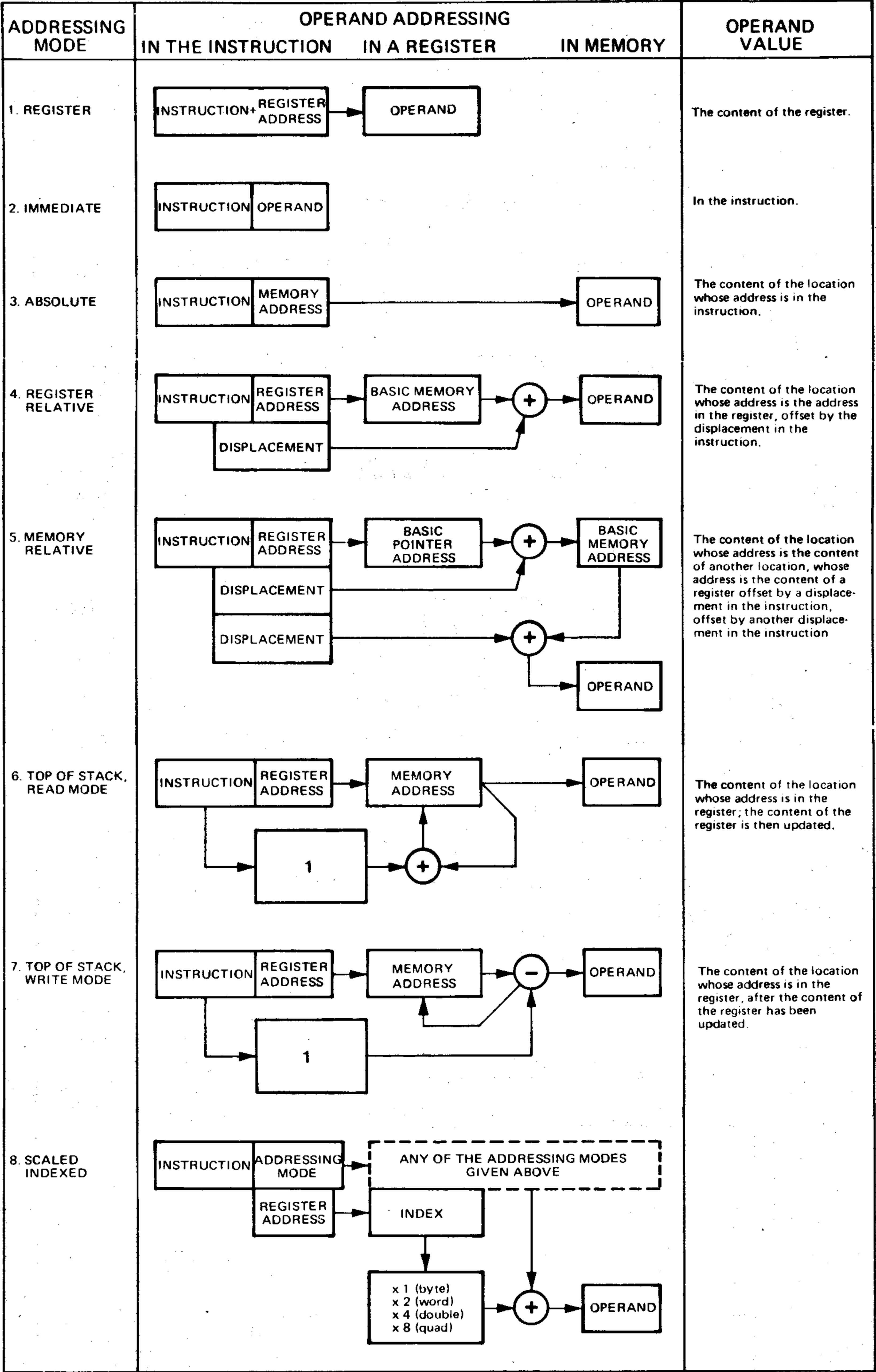


Figura 2b. El 68000 posee un direccionamiento con postincremento y preincremento. Esta es una posibilidad especialmente útil cuando se trata de trabajar con grandes bloques de datos.

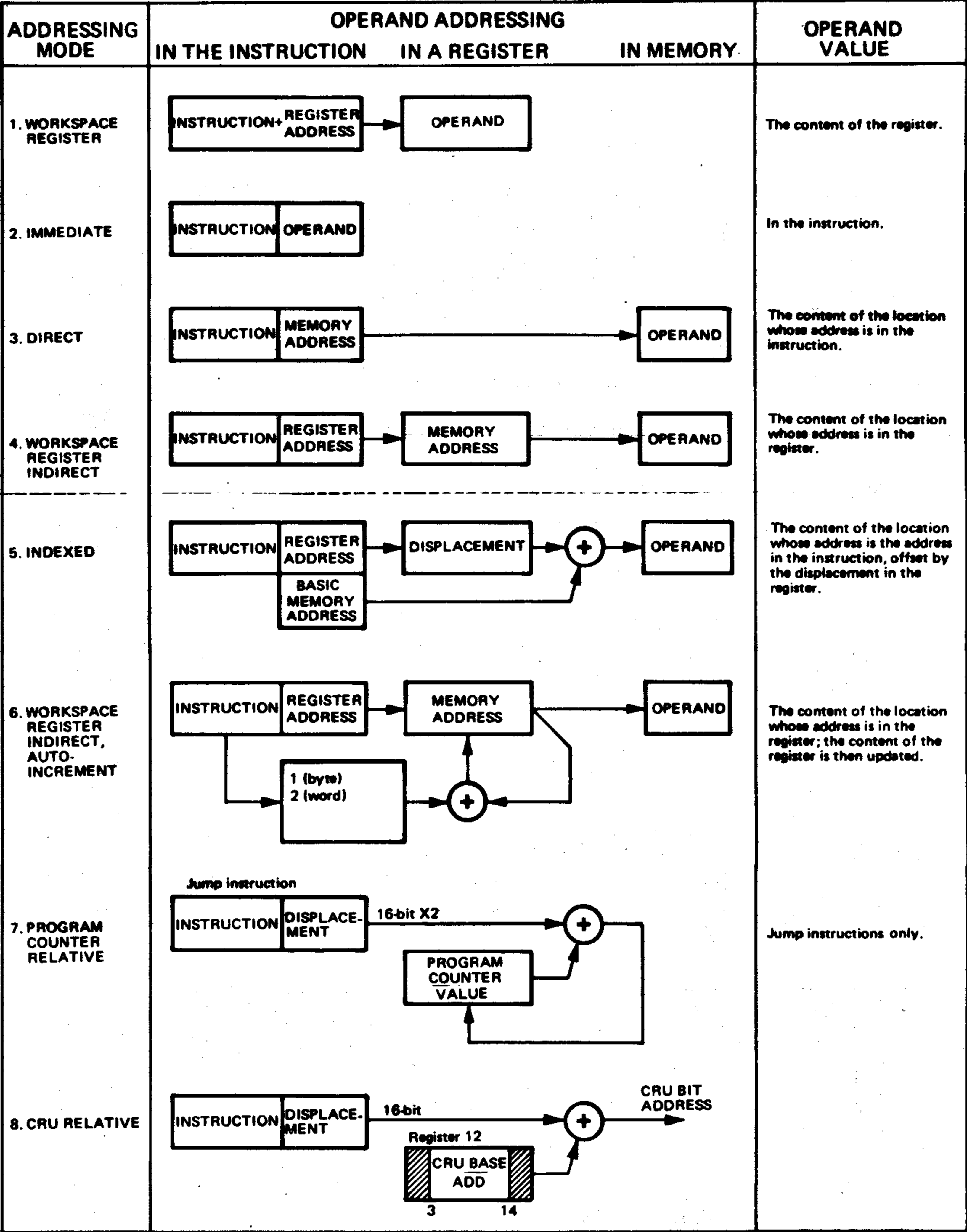
2c



81127 - 2 c

Figura 2c. El 16000 tiene algunos modos de direccionamiento únicos: Memory Relative (relativo a la memoria) y Scaled Indexed (indexado en escalera); dado que el modo Scaled Indexed puede utilizarse conjuntamente con todos los otros modos de direccionamiento, se dispone aquí de una herramienta especialmente poderosa.

2d



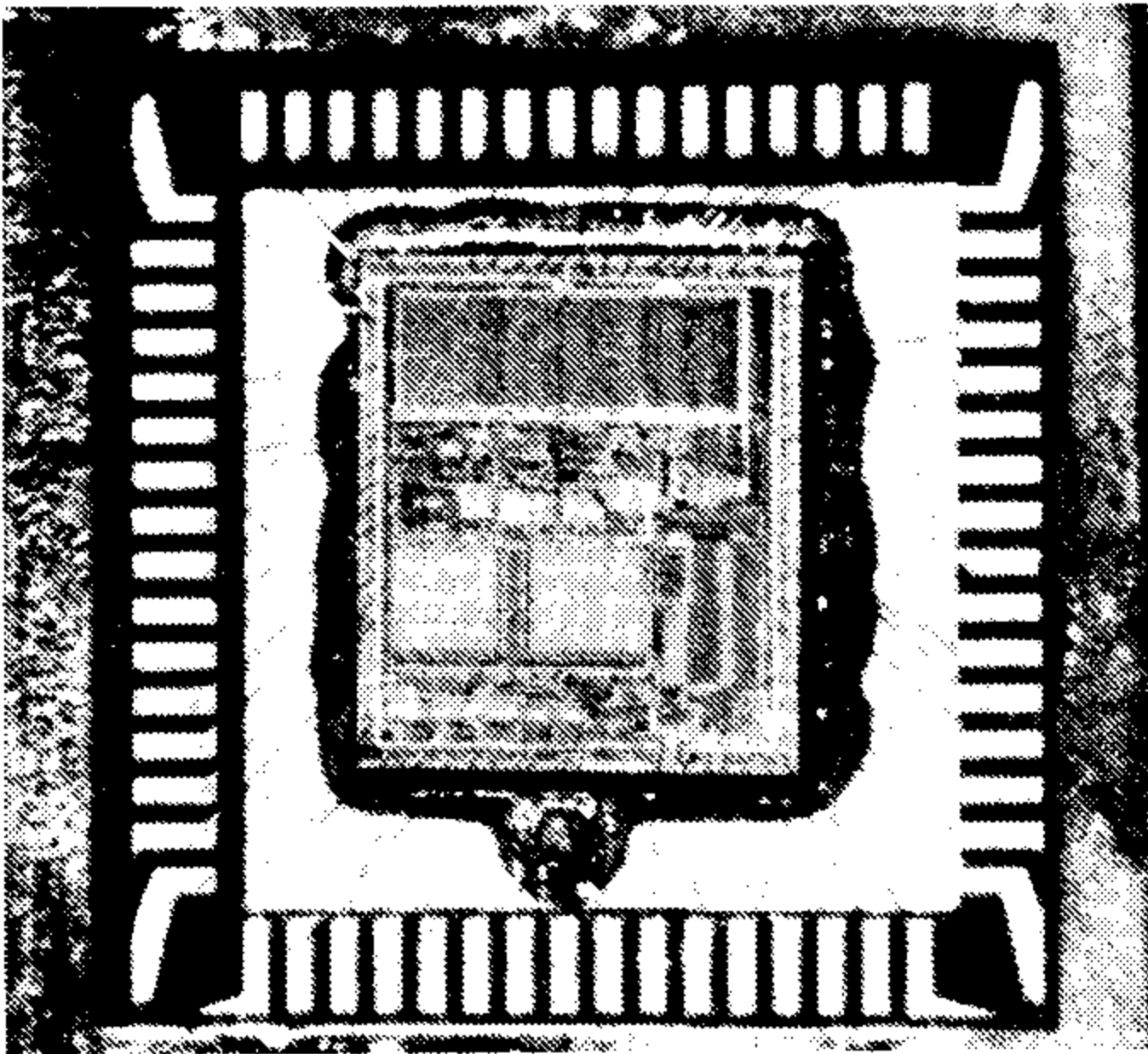
81127 - 2d

Figura 2d. El 9900 posee todos los modos de direccionamiento usuales, más unos pocos específicos de su «arquitectura» particular.

el procedimiento inverso. Por otro lado, en muchos casos los datos deben *alinearse*: la primera dirección de cada palabra de 16 bits debe ser un número par. Con esto se ahorra una línea de dirección y se puede utilizar un mayor campo para el direccionamiento relativo. Sin embargo, esto significa que las instrucciones y los datos ya no pueden almacenarse juntos en la memoria. Intel (8086/8088) ofrece las dos posibilidades.

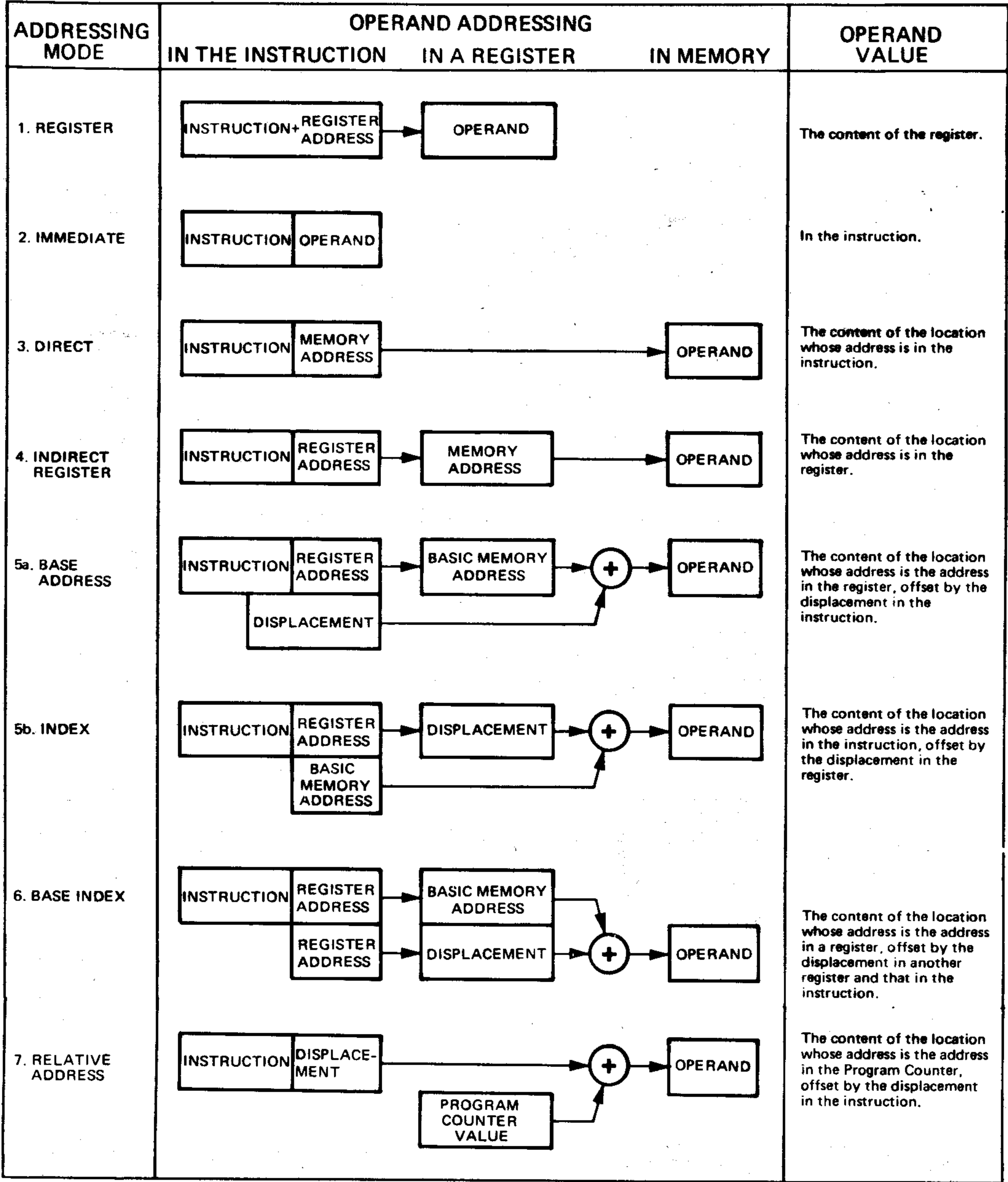
Juego de instrucciones

Puede pensarse que cuantas más instruc-



ciones mejor. Sin embargo, esto no tiene por qué ser cierto, ya que depende, en primer lugar, de cuan poderosas sean esas instrucciones. Veamos un ejemplo: para la transferencia de bloques el 8086 ofrece las instrucciones «repeat», «compare» y «decrement». Mientras que el Z8000 posee una sola instrucción «compare, decrement, and repeat». Cada procesador tiene sus puntos fuertes y sus puntos débiles. Por ejemplo, el 8086 es el único procesador que posee la instrucción «reordenar en ASCII para sumar y restar». En la tabla 4 se da una comparación aproximada de los distintos juegos de instruc-

2e



81127 - 2a

Figura 2e. A primera vista el 8001 y el 8002 parece ofrecer menos modos de direccionamiento que los otros procesadores. Sin embargo, existen en el juego de instrucciones algunas posibilidades de direccionamiento (incremento y decremento).

ciones. Pero para obtener una visión completa del conjunto no queda más remedio que recurrir a la literatura que proporcionan los fabricantes. Algunos procesadores tienen instrucciones en lenguaje máquina que son relativamente fáciles de recordar (un regalo para los programadores aficionados). Otro (o los mismos) poseen ensambladores especialmente potentes, lo que será del agrado de los profesionales. Algunos, incluso, tienen un juego de instrucciones que parece pensado para la programación de un lenguaje de alto nivel (Pascal, por ejemplo). Profundizar más en estos puntos sobrepasaría con mucho el obtenido de este artículo.

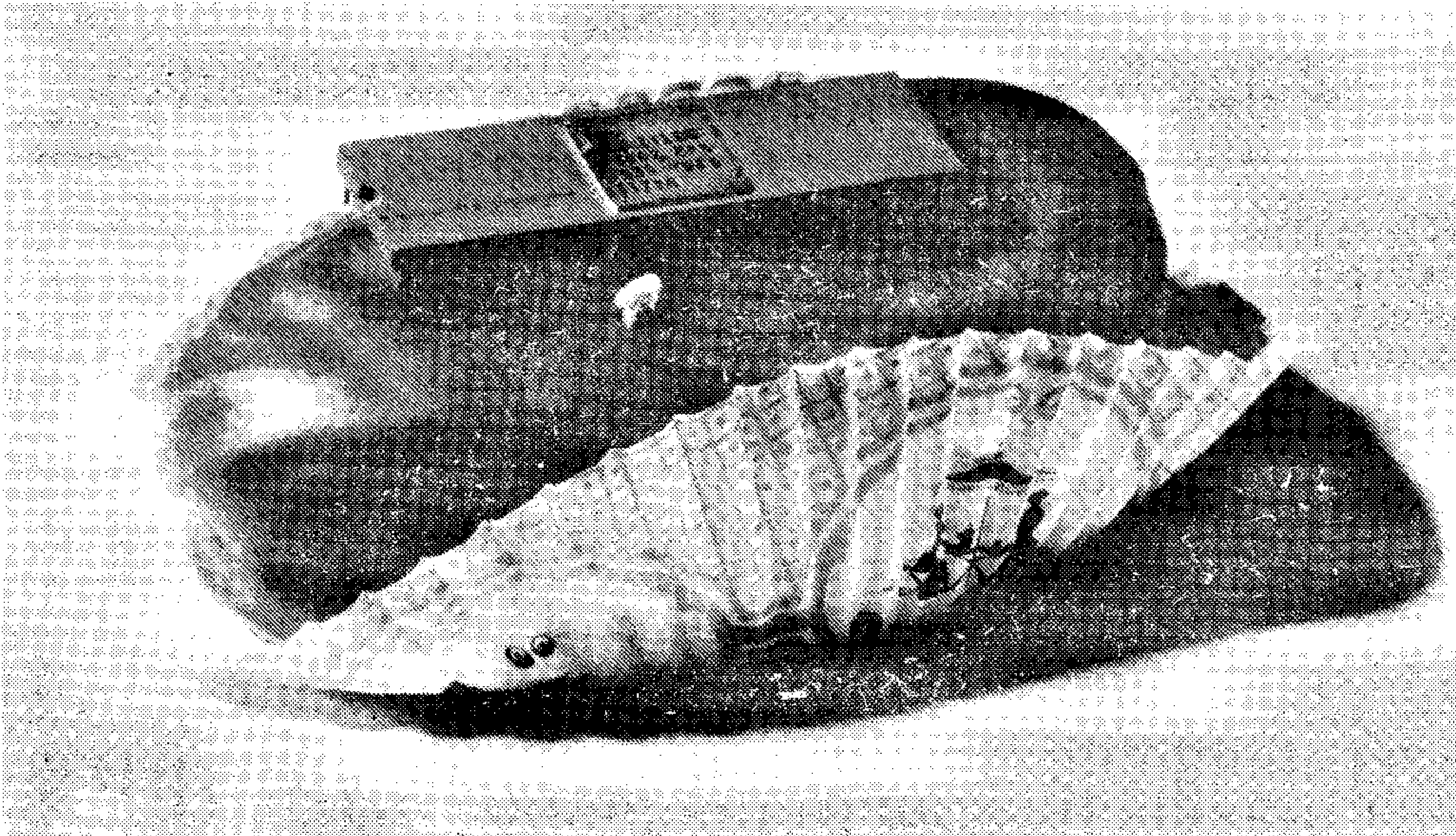


Table 4

	INTEL 8086	MOTOROLA 68000	NATIONAL 16032	TEXAS 9900	ZILOG 8001
DATA TRANSFER					
<ul style="list-style-type: none">• move: general purpose immediate to register immediate to memory to/from dedicated registers (accu, addr. reg, program status etc.)	<div>X X } X</div> <div>{ XX (accu) XX (segm. reg.) XX (EA/pointers) XX (flags)</div>	<div>X X } X</div> <div>{ X (CCR) XX (SR) X (USP) XX (An) XX (SP/An) X</div>	<div>X X } X</div>	<div>XX X</div> <div>(XX CRU = I/O) XXX (workspace pointer) X (SR) X (int. mask)</div>	<div>} 13 (B/W/DW) XX</div>
move multiple registers					
<ul style="list-style-type: none">• stack: pushpopsave registersrestore registers	<div>XXXX</div> <div>XXXX</div>		<div>X</div> <div>X</div>		<div>XX</div> <div>XX</div> <div>XX</div>
<ul style="list-style-type: none">• other: exchange dataclearswap bytesload addresstranslate byte	<div>XX</div> <div>X</div> <div>X</div> <div>X</div>	<div>X</div> <div>X</div> <div>X</div>	<div>X</div>	<div>X</div> <div>X</div>	<div>XX</div> <div>XX</div> <div>XX</div>
BLOCK TRANSFER AND STRING MANIPULATION					
<ul style="list-style-type: none">• repeat	<div>X</div>				
<ul style="list-style-type: none">• moveloadstoremove and repeat	<div>X</div> <div>X</div> <div>X</div>		<div>XX</div> <div>(X)</div>		<div>(n.a.)</div> <div>XXXX</div>
<ul style="list-style-type: none">• comparecompare and repeatscantranslatetranslate and repeattranslate, testtranslate, test and repeat	<div>X</div> <div>X</div> <div>X</div>		<div>XX</div> <div>(X)</div>		<div>XXXX</div> <div>8</div> <div>8</div> <div>XX</div> <div>XX</div> <div>XX</div> <div>XX</div>
<ul style="list-style-type: none">• skip string			<div>X</div>		
INPUT/OUTPUT					
<ul style="list-style-type: none">• inputinput and incr./decr.input, incr./decr. and repeatspecial inputspecial input and incr./decr.special input/incr./decr. and repeat	<div>XX</div> <div>{ see 8089</div>	<div>m e m o r y</div>	<div>m e m o r y</div>	<div>X (CRU)</div>	<div>XX</div> <div>XXXX</div> <div>XXXX</div> <div>XX</div> <div>XXXX</div> <div>XXXX</div>
<ul style="list-style-type: none">• outputoutput and incr./decr.output, incr./decr. and repeatspecial outputspecial output and incr./decr.special out, incr./decr. and repeat	<div>XX</div> <div>{ see 8089</div>	<div>m a p p e d</div>	<div>m a p p e d</div>	<div>X (CRU)</div>	<div>XX</div> <div>XXXX</div> <div>XXXX</div> <div>XX</div> <div>XXXX</div> <div>XXXX</div>
<ul style="list-style-type: none">• more peripheral data (8-bit)		<div>X</div>			
<ul style="list-style-type: none">• communication register:test CRU bitset CRU bitclear CRU bit				<div>X</div> <div>X</div> <div>X</div>	
ARITHMETIC					
<ul style="list-style-type: none">• addadd with carryadd decimaldecimal adjust for addASCII adjust for addincrement by oneincrement by twoincrement by 'n'add address	<div>XXX</div> <div>XXX</div> <div>X</div> <div>X</div> <div>XX</div>	<div>XXXX</div> <div>X (n.a.)</div>	<div>XX</div> <div>X</div> <div>X</div>	<div>XXX</div> <div>(X: 9940)</div> <div>X</div> <div>X</div>	<div>XXX</div> <div>XX</div> <div>X</div> <div>XX</div>
<ul style="list-style-type: none">• subtractsubtract with borrowsubtract decimaldecimal adjust for sub.ASCII adjust for sub.decrement by onedecrement by twodecrement by 'n'change signchange sign, decimalsubtract address	<div>XXX</div> <div>XXX</div> <div>X</div> <div>X</div> <div>XX</div> <div>X</div> <div>X</div> <div>X</div> <div>X</div> <div>X</div>	<div>XXXX</div> <div>X (n.a.)</div> <div>X</div> <div>X</div> <div>X</div>	<div>X</div> <div>X</div> <div>X</div>	<div>XX</div> <div>(X:9940)</div> <div>X</div> <div>X</div> <div>X</div>	<div>XXX</div> <div>XX</div> <div>(X)</div> <div>XX</div> <div>XX</div>
<ul style="list-style-type: none">• multiply, unsignedmultiply, signedASCII adjust for mult.	<div>X</div> <div>X</div> <div>X</div>	<div>X</div> <div>X</div>	<div>X</div> <div>X</div>	<div>X</div>	<div>XX</div>
<ul style="list-style-type: none">• divide, unsigneddivide, signedASCII adjust for divideextend signevaluate periodic functionmodulus of periodic functionremainder	<div>X</div> <div>X</div> <div>X</div> <div>XX</div>	<div>X</div> <div>X</div> <div>X</div>	<div>X</div> <div>X</div> <div>XX</div> <div>X</div> <div>X</div> <div>X</div>	<div>X</div>	<div>XX</div> <div>XXX</div>
<ul style="list-style-type: none">• comparecheck R against boundscompare address	<div>XXX</div>	<div>XXX</div> <div>X</div> <div>X</div>	<div>XX</div> <div>X</div> <div>X</div>	<div>XXX</div>	<div>XXXXX</div>
<ul style="list-style-type: none">• absolute value			<div>X</div>	<div>X</div>	

	INTEL 8086	MOTOROLA 68000	NATIONAL 16032	TEXAS 9900	ZILOG 8001
LOGIC					
• AND	XXX	XX	X	X	XX
• OR	XXX	XX	X	X	XX
• EXOR	XXX	XX	X	X	XX
• NOT	X	X	X	X	XX
• test flag(s)/CC	XXX	(n.a.)		(X CRU = I/O)	XX
test operand		X			XXX
test and set		X			
ROTATE AND SHIFT					
• shift logical left	} X	X	X	} X	XXX
shift arithmetic left		X	X		XXX
shift logical right	X	(X) ≈ SLL	(X) ≈ SLL	X	XXX
shift arithmetic right	X	(X) ≈ SAL	(X) ≈ SAL	X	XXX
shift dynamic logical			(X) ≈ SLL		XXX
shift dynamic arithmetic			(X) ≈ SAL		XXX
• rotate right	X	X	X	X	XX
rotate right through carry/extend	X	X			XX
rotate left	X	X	(X) ≈ RR		XX
rotate left through carry/extend	X	X			XX
rotate digit left					X
rotate digit right					X
BIT MANIPULATION					
• bit test		X	X		XXXX
bit test and change		X			
bit test and clear		X			
bit test and set		X			XX
compare ones corresponding				X	
compare zeroes corresponding				X	
find first set bit			X		
• set ones				X	
set bits corresponding			X	XX	XXXX
set CRU bit			XX	(X = I/O)	
set bit					
• reset bits corresponding			X	XX	XXXX
reset CRU bit			XX	(X = I/O)	
reset bit					
• invert bit			X		
• extract bit field			XX		
insert bit field			XX		
convert bit field pointer			X		
PROGRAM CONTROL					
• call subroutine	XXXX	XX	XX	XX	XX
return from call	XXXX	X	X		X
extended operation (user-def.)			XX	X	
execute (variable instruction)				X	
system call			X		X
• interrupt call	XXX				
return from interrupt	X	XX	XX		X
• jump/branch, unconditional	XXXXX	XX	XX	XX	
jump/branch, conditional	16	X	14	12	4
multiway branch			X		
• loop, conditional	XXX	X	X		
jump from loop	X				
PROCESSOR CONTROL					
• control bits, clear	XXX		X		XX
control bits, set	XXX	X	XX		XX
control bits, invert	X				X
control bits, move			XX		XXXXX
multi-micro request					X
multi-micro set					X
multi-micro reset					X
multi-micro test					X
• halt, wait	XX	X	X	X	X
NOP		X	X		X
reset (external devices)		X		X	
escape (to external device)	X				
restart				X	
clock bus	X				
segment override	X				
trap		X	X		
trap on overflow		X			
clock off				X	
clock on				X	
breakpoint			X		

Tabla 4. Estudio comparativo de los diferentes juegos de instrucciones. El número de cruces indica las variantes que existen para cada tipo de instrucción. Si este número es elevado, se indica en cifras. Esta tabla tiene como único fin dar una impresión general. Si se quiere entrar en más detalles debe recurrirse a las listas «oficiales» de instrucciones que facilitan los fabricantes. Debe observarse que muchas instrucciones aparecen con distintos nombres. Por ejemplo, donde nosotros hemos puesto «Extend Sign» puede aparecer en la lista oficial como: «Extend MSD», «Convert byte to word».

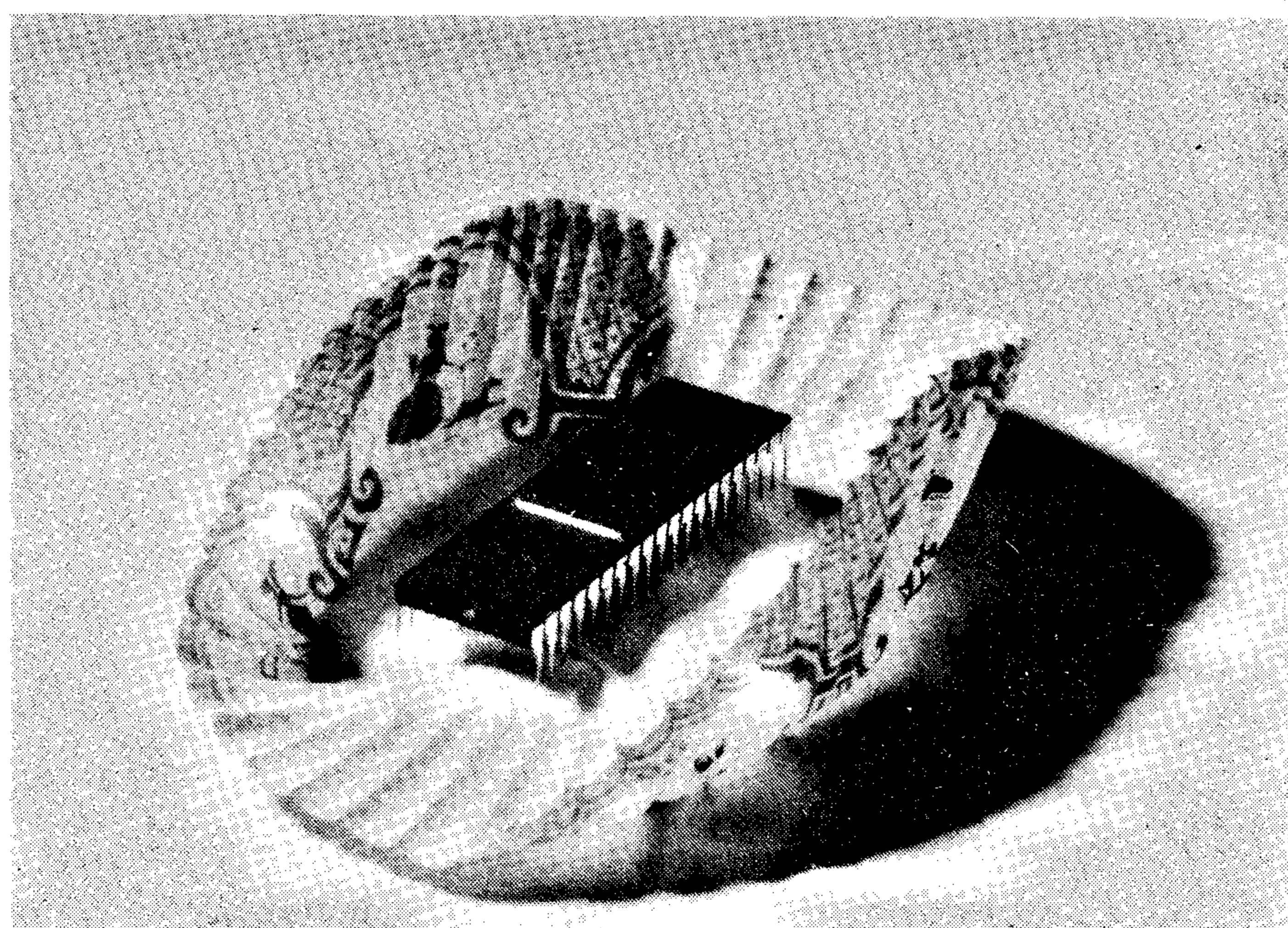
Interrupciones

El principio que preside el concepto de interrupción es que cuando un programa está en ejecución, el procesador debe poder ser interrumpido en todo momento para dedicarse a una tarea considerada más urgente y una vez terminada ésta, el procesador debe poder volver al programa original y seguir su ejecución donde la había dejado. Piénsese, por ejemplo, en un ordenador de ajedrez que «piensa» durante el tiempo en él que le corresponde jugar a su contrario. Lógicamente deberá interrumpir sus reflexiones cuando el adversario mueva su pieza con el fin de almacenar dicho movimiento. A continuación puede seguir pensando su propio movimiento.

Es lógico pensar que la rutina de interrupción utilizada en cada caso dependerá del origen de la interrupción, y que cuando antes sepa el ordenador qué rutina ejecutar, mejor será. Por esta razón todos los procesadores de 16 bits proponen la interrupción vectorial: la fuente de la interrupción señala en una tabla la posición que contiene la dirección inicial de la rutina adecuada. Esta tabla de direcciones debe estar almacenada en alguna zona de la memoria. Como puede verse en la figura 3 muchos procesadores reservan una sección importante de memoria a partir de la dirección 00000 y algunos necesitan también una pequeña sección de memoria situada en las últimas direcciones. El Z8000 es una excepción: su tabla de los punteros (program status area) puede estar situada en cualquier posición de la memoria. El NS16000 ofrece también total libertad para implantar dicha tabla en la memoria.

Es también muy importante conocer la urgencia de cada solicitud de interrupción con relación al programa que se está ejecutando. Esto conduce a la distinción entre:

- **Interrupciones no evitables** (non maskable interrupts): cuando se produce debe ejecutarse inmediatamente la rutina correspondiente. Un ejemplo sencillo es una interrupción que detecta la falta de suministro eléctrico.
- **Interrupción prioritaria** (priority conded interrupts): la solicitud de interrupción



incluye un código que indica su urgencia. Si ésta es prioritaria frente a la tarea que está realizando el computador se acepta la solicitud, en caso contrario se ignora. Puede decirse que excepto las interrupciones no evitables, todas las interrupciones implican un código de prioridad. Conviene hacer también la siguiente distinción:

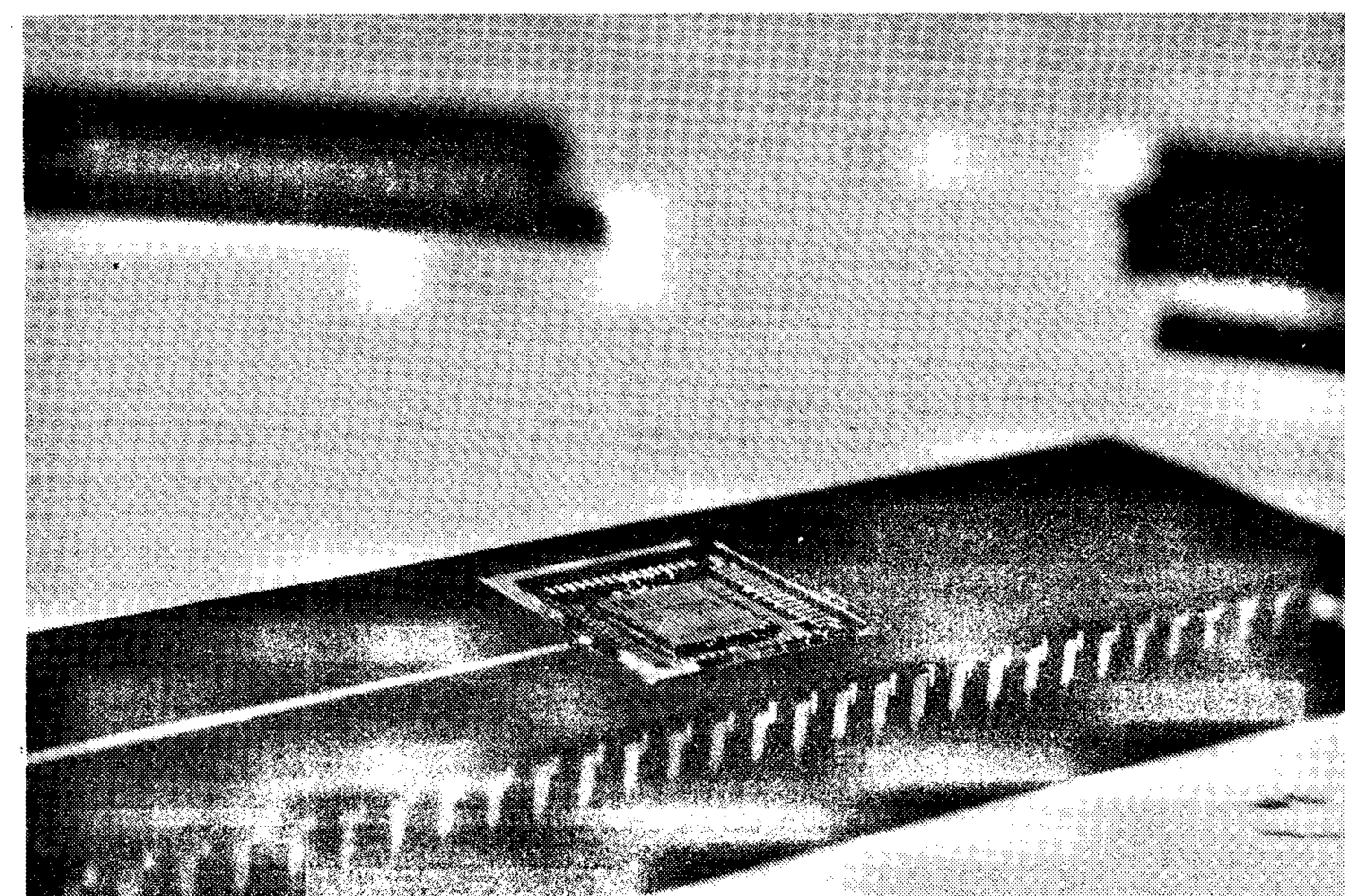
- **Interrupción normal:** es la generada por algún elemento externo como se ha dicho antes.
- **Interrupción por programa** (software traps): son emitidas por el programa cuando se producen algunos acontecimientos, como por ejemplo, un rebasamiento de la capacidad (overflow). En algunos procesadores es posible provocar esta interrupción mediante una instrucción normal. De hecho, el 8086 ofrece la posibilidad de iniciar todas las rutinas de interrupción (incluso las procedentes del hardware) mediante instrucciones adecuadas.

Las ampliaciones

Como ya hemos dicho anteriormente, los computadores tienen una innata tendencia a crecer. En la figura 4 puede verse lo que esto significa en la práctica. Por larga que parezca la lista, no es completa: cada día aparecen nuevos circuitos complementarios. Desde luego, algunas de las extensiones mostradas no serán necesarias (o incluso deseables) para la mayoría de las aplicaciones. Por ejemplo, hemos «desmultiplexado» siempre los buses de datos y de direcciones cuando esto puede ser innecesario en algunos casos.

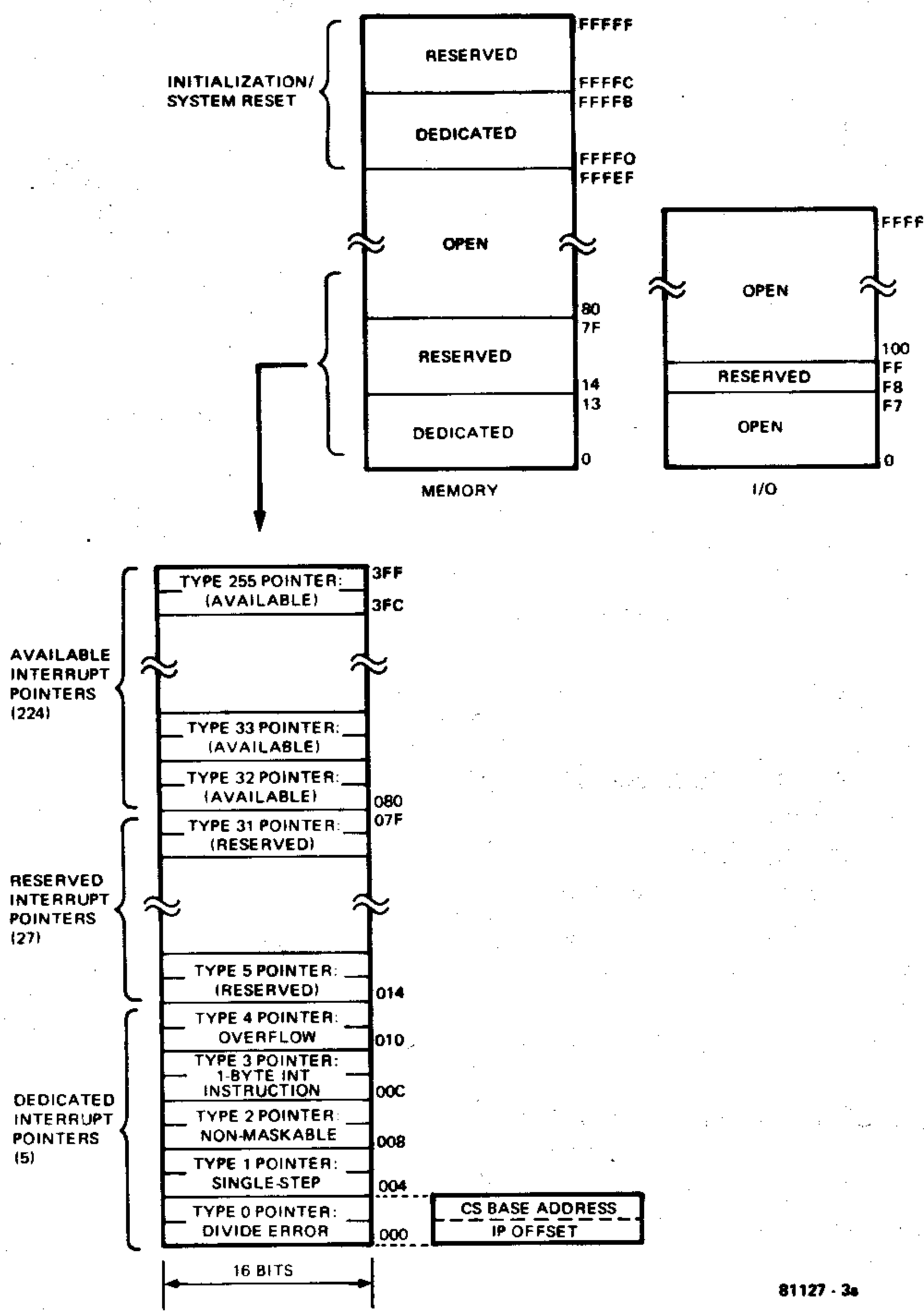
Algunos de los circuitos complementarios son también microprocesadores. En la figura 4a, por ejemplo, el procesador de entrada/salida 8089 es un derivado de la familia 8080. Lo mismo puede decirse de los circuitos de gestión de memoria que se muestran en las figuras 4b, 4c y 4e. Aquí es necesario introducir un nuevo concepto: *memoria virtual* como opuesto a *memoria real*. Lógicamente si los procesadores pueden funcionar con 48 ó incluso con 64 megabytes de memoria, difícilmente se dispondrá de esta cantidad de memoria RAM. Es una práctica común tener una área de memoria RAM mucho más pequeña y almacenar los datos que no se están utilizando en un floppy disk o alguna otra memoria similar de bajo costo. Cuando se necesite podrán sacarse del disco secciones del programa o nuevos datos, que serán almacenados en la RAM donde el procesador puede manipularlos.

Para evitar que el procesador (y el programador) cargen con esta tarea se utiliza una unidad de gestión de memoria (Memory Management Unit), la cual busca la dirección que solicita el procesador. Si los datos solicitados están en la memoria RAM, estu-
pendo: el MMU pone la dirección correcta de la memoria RAM en el bus, mientras que en caso contrario, proporciona una señal de aviso al procesador («que se pare todo»). Hace espacio en la RAM almacenando todo o parte de su contenido en el disco,



3a

8086



81127 - 3a

3b

68000

ADDRESS HEX	VECTOR NUMBER(S)	ASSIGNMENT
000	0	RESET: INITIAL SSP
004	-	RESET: INITIAL PC
008	2	BUS ERROR
00C	3	ADDRESS ERROR
010	4	ILLEGAL INSTRUCTION
014	5	ZERO DIVIDE
018	6	CHK INSTRUCTION
01C	7	TRAPV INSTRUCTION
020	8	PRIVILEGE VIOLATION
024	9	TRACE
028	10	LINE 1010 EMULATOR
02C	11	LINE 1111 EMULATOR
030	12*	(UNASSIGNED, RESERVED)
034	13*	(UNASSIGNED, RESERVED)
038	14*	(UNASSIGNED, RESERVED)
03C	15	UNINITIALIZED INTERRUPT VECTOR
040	16-23*	(UNASSIGNED, RESERVED)
...		
05F	23	SPURIOUS INTERRUPT
060	24	LEVEL 1 INTERRUPT AUTOVECTOR
064	25	LEVEL 2 INTERRUPT AUTOVECTOR
068	26	LEVEL 3 INTERRUPT AUTOVECTOR
06C	27	LEVEL 4 INTERRUPT AUTOVECTOR
070	28	LEVEL 5 INTERRUPT AUTOVECTOR
074	29	LEVEL 6 INTERRUPT AUTOVECTOR
078	30	LEVEL 7 INTERRUPT AUTOVECTOR
07C	31	TRAP INSTRUCTION VECTORS
080	32-47	...
...		
0BF	47	(UNASSIGNED, RESERVED)
0C0	48-63*	...
...		
0FF	63	...
100	64-255	USER INTERRUPT VECTORS
...		

81127 - 3b

Figura 3. Todos los procesadores se reservan más o menos memoria RAM. En esta zona se encuentran, entre otras cosas, las direcciones iniciales de las rutinas de interrupción. Cuando se usa el 16000 (figura 3c) y el 8001 (figura 3e) esta área de memoria puede situarse en cualquier parte de la memoria RAM; en los demás procesadores se encuentra en los extremos alto y/o bajo de la memoria RAM.

carga la sección conveniente del disco en la RAM y finalmente indica al procesador que puede seguir con el programa. Para que este proceso se realice correctamente, el procesador principal debe detenerse a tiempo sin pérdida o modificación de los datos. Aquí aparece la posibilidad de suspensión de la ejecución (abort). A propósito del Z8003 y Z8004 Zilog dice: «la posibilidad de suspender la ejecución permite la interrupción de instrucciones o el acceso a los datos que no están almacenados en la memoria principal. Dicho más generalmente, cuando el Z8003/4 trata de acceder a una memoria no existente en la memoria principal, el proceso es abortado elegantemente». Existen otras posibilidades a tener en cuenta a la hora de ampliar un sistema. Por ejemplo: acceso directo a la memoria (DMA), funcionamiento en multiproceso, etc., Sin embargo, ya que todos los procesadores aquí examinados tienen estas opciones de una u otra manera, no vamos a

entrar en más detalles. Lo mismo podemos decir del software disponible: para todos estos procesadores existe literatura abundante, rutinas en ensamblador, software, etc.

Conclusión

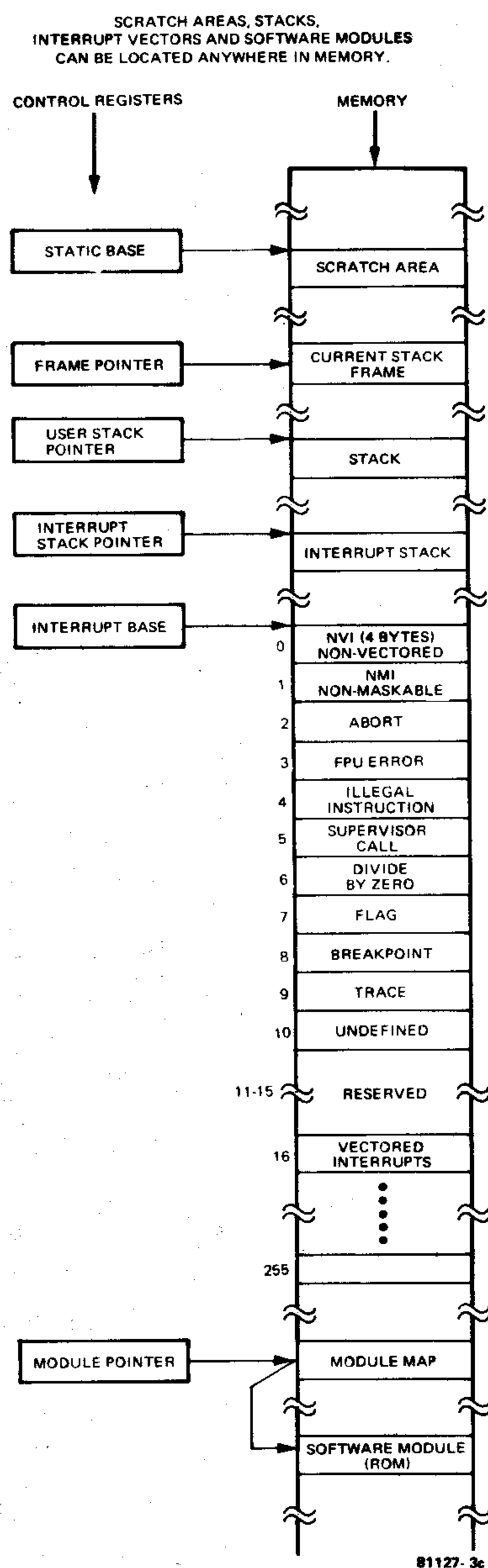
Ya hemos dicho que cada uno de los cinco procesadores examinados tienen sus puntos fuertes y sus puntos débiles, y que cada uno de ellos puede realizar, casi cualquier tarea; como alguien dijo hace algún tiempo: «incluso si se posee el mejor “microprocesador” ciertos factores externos (las insuficiencias personales, los límites del software disponibles,... etc.) reducen rápidamente a la nada cualquier ventaja que éste posea sobre los demás. Y si el mejor microprocesador del mercado no nos gusta, basta con esperar uno o dos meses para que aparezca un nuevo microprocesador todavía mejor.» Así pues, los criterios verdaderamente de-

terminantes a la hora de elegir, no han sido abordados todavía y son los siguientes:

- *el precio y la disponibilidad:* que pueden estar sujetas a variaciones brutales e imprevisibles a menudo para el común de los mortales;
- *un juego de instrucciones en lenguaje máquina sencillo y claro:* esto a veces es mucho más importante que un poderoso ensamblador. Lo que se entiende por sencillo y claro depende en gran medida de cada uno. Un punto a tener en cuenta es la diferencia existente entre lo que los fabricantes dicen que el procesador hace y lo que puede hacer en realidad. Motorola, por ejemplo, resalta el hecho de que su juego de instrucciones es potente y de uso universal. Sin embargo, esto sólo es verdad hasta cierto punto. Lo mismo puede decirse de lo que anuncia Zilog. Tomemos como ejemplo un tipo de instrucciones: las instrucciones de desplazamiento. Motorola cataloga cuatro instrucciones de este tipo para el 68000 (des-

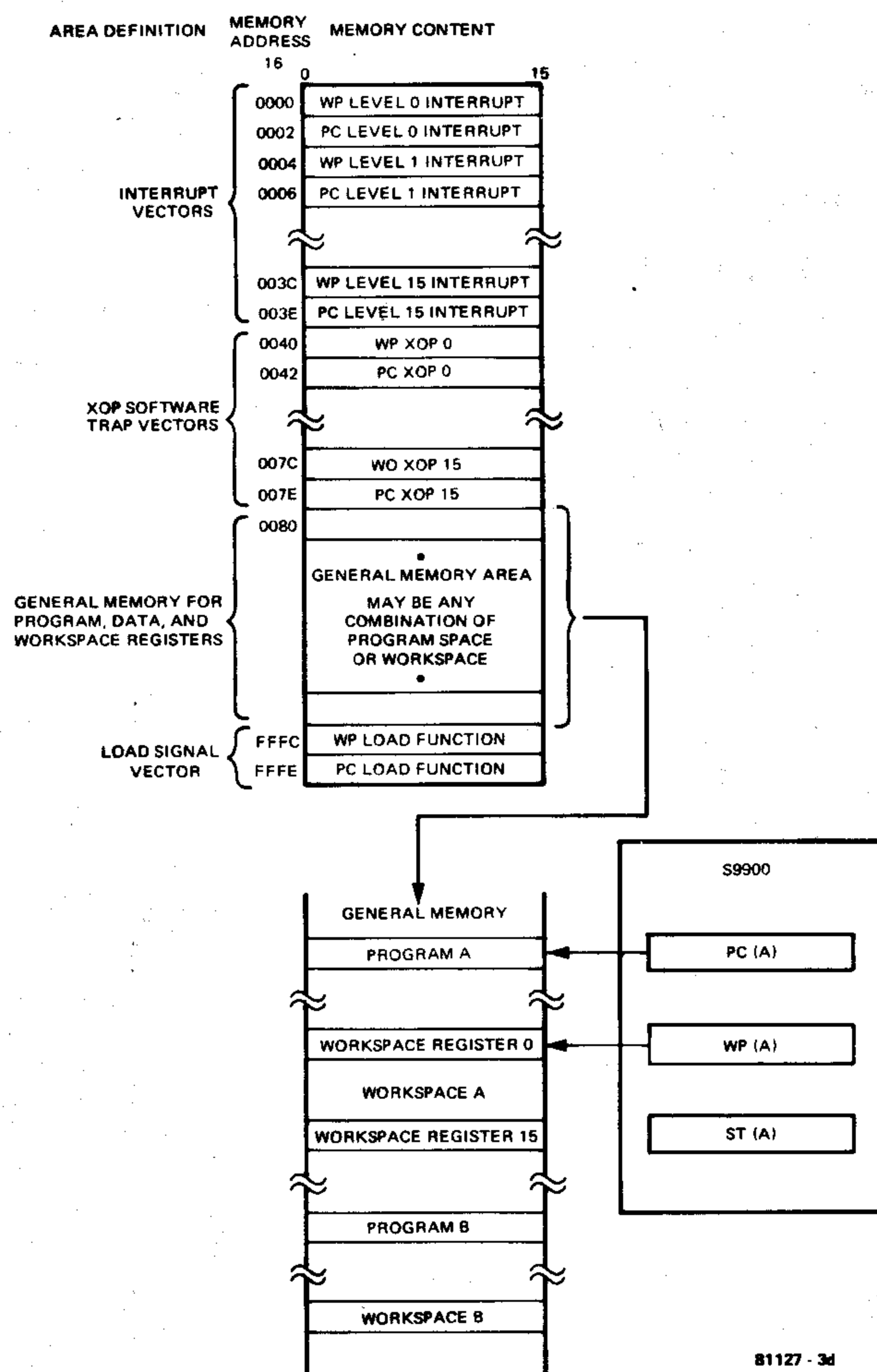
3c

16000



3d

9900



plazamiento aritmético a la derecha o a la izquierda y desplazamiento lógico a la derecha o a la izquierda). Zilog da seis para el Z8000 (desplazamiento dinámico aritmético o lógico, desplazamiento a la izquierda aritmético o lógico, y desplazamiento a la derecha aritmético o lógico. Motorola, por su parte, señala que utiliza las mismas instrucciones para los desplazamientos dinámicos y estáticos (dinámico significa que el número de posiciones que debe desplazarse un dato está contenido en un registro, mientras que estático, significa que este número está contenido en la instrucción). ¿Dónde está la verdad? Ambos procesadores utilizan una única instrucción básica para todas las operaciones de desplazamiento, en la que dos bits distinguen entre datos de dos bytes o dato de un byte, y otro bit determina si el desplazamiento deseado es lógico o aritmético. El 68000 utiliza un bit para distinguir entre desplazamiento a la derecha o a la izquierda, mientras que

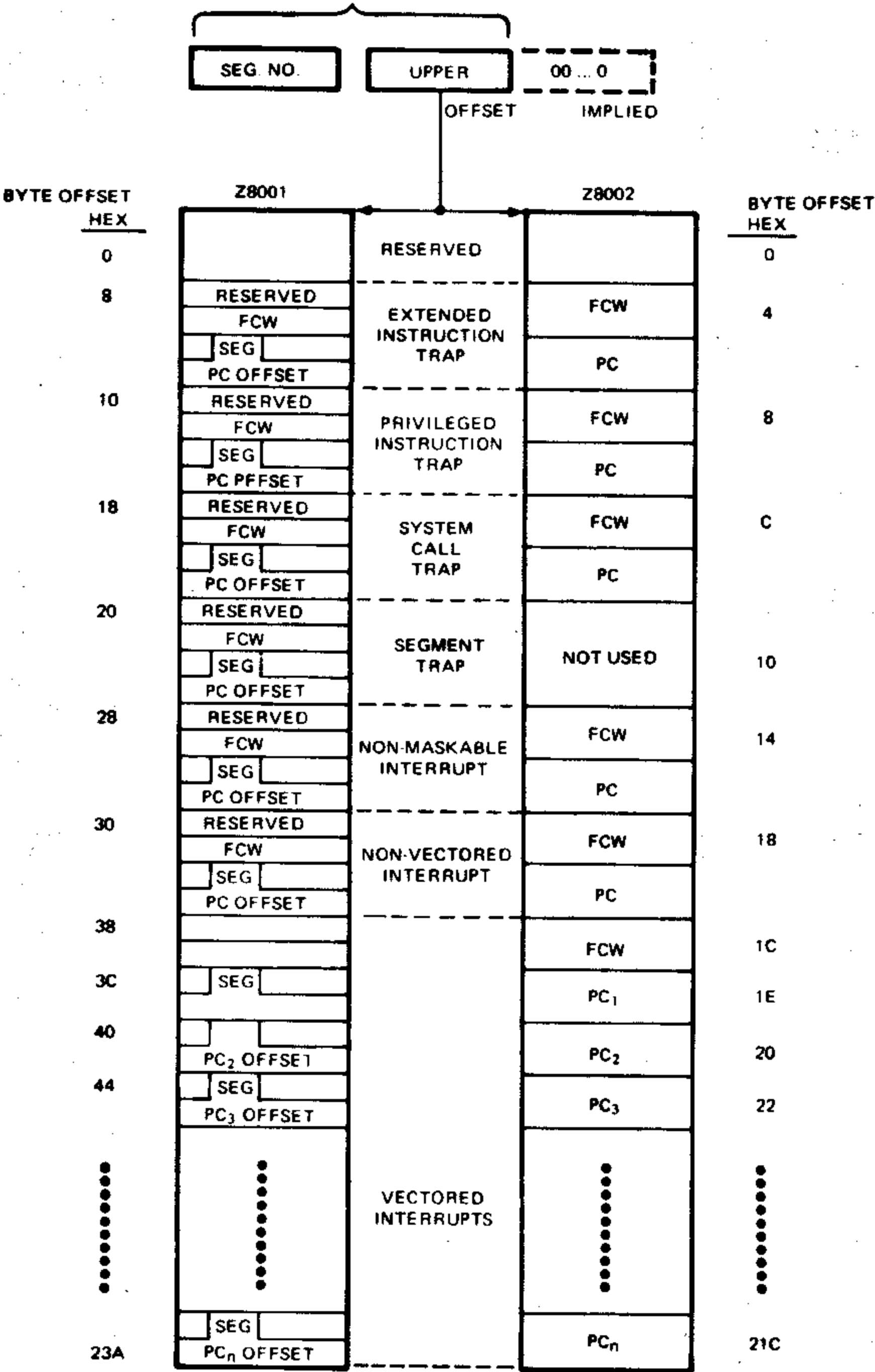
el Z8000 hace esta distinción utilizando un número positivo o negativo, según el desplazamiento sea a la derecha o a la izquierda (lo cual reduce el margen de desplazamiento dinámico a 32 posiciones contra las 64 de Motorola). Por otra parte, el Z8000 distingue el desplazamiento dinámico del estático mediante un solo bit, lo que le permite utilizar un margen de desplazamiento estático más amplio (32 posiciones contra las 8 de Motorola). Así pues, ¿cuál es el mejor? (Obsérvese también que algunos fabricantes distinguen entre instrucciones que otros consideran que es la misma con distintos modos de direccionamiento. Por ejemplo, en la lista de modos de direccionamiento del Z8000 (figura 2e) no aparece el registro indirecto con incremento/decremento. Sin embargo, en el juego de instrucciones aparecen: carga (load), carga con decremento (load and decrement), carga con decremento y repetición (load decrement and repeat), etc.

Así pues, si se profundiza se llega a la conclusión de que estos procesadores son muy similares en muchos aspectos. Todos son mucho más poderosos que los procesadores de 8 bits (y no es sólo cuestión de tamaño). Cualquier elección que se haga debe estar basada en gran medida en el gusto personal, y, en menor medida, en la aplicación que vaya a realizarse con el procesador. El 9900, por ejemplo, tiene un encanto particular a causa de sus registros de uso general. El 68000, el 16000 y el Z8000, son muy parecidos en cuanto a posibilidades y estructura general, y resulta muy difícil proclamar un vencedor. Por otro lado, el 8086 está más cercano a la técnica de los microprocesadores de 8 bits. Esto puede ser una ventaja o un inconveniente, según cómo se mire.

¿Y el futuro?

Todos los procesadores sufrirán notables

**PROGRAM STATUS AREA
POINTER (PSAP)**



The diagram compares two memory organization schemes: Segmented (Z8001) and Non-Segmented (Z8002).

SEGMENTED (Z8001): This scheme uses a segmented memory structure. The stack grows downwards from high addresses. The stack pointer (SP) is shown at two positions: 'SP AFTER' and 'SP BEFORE'. The stack contains the following fields from top to bottom: IDENTIFIER, FCW, PC SEGMENT, and PC OFFSET. A horizontal double-headed arrow indicates a width of '1 WORD'. The right side of the stack is labeled 'LOW ADDRESS' at the top and 'HIGH ADDRESS' at the bottom.

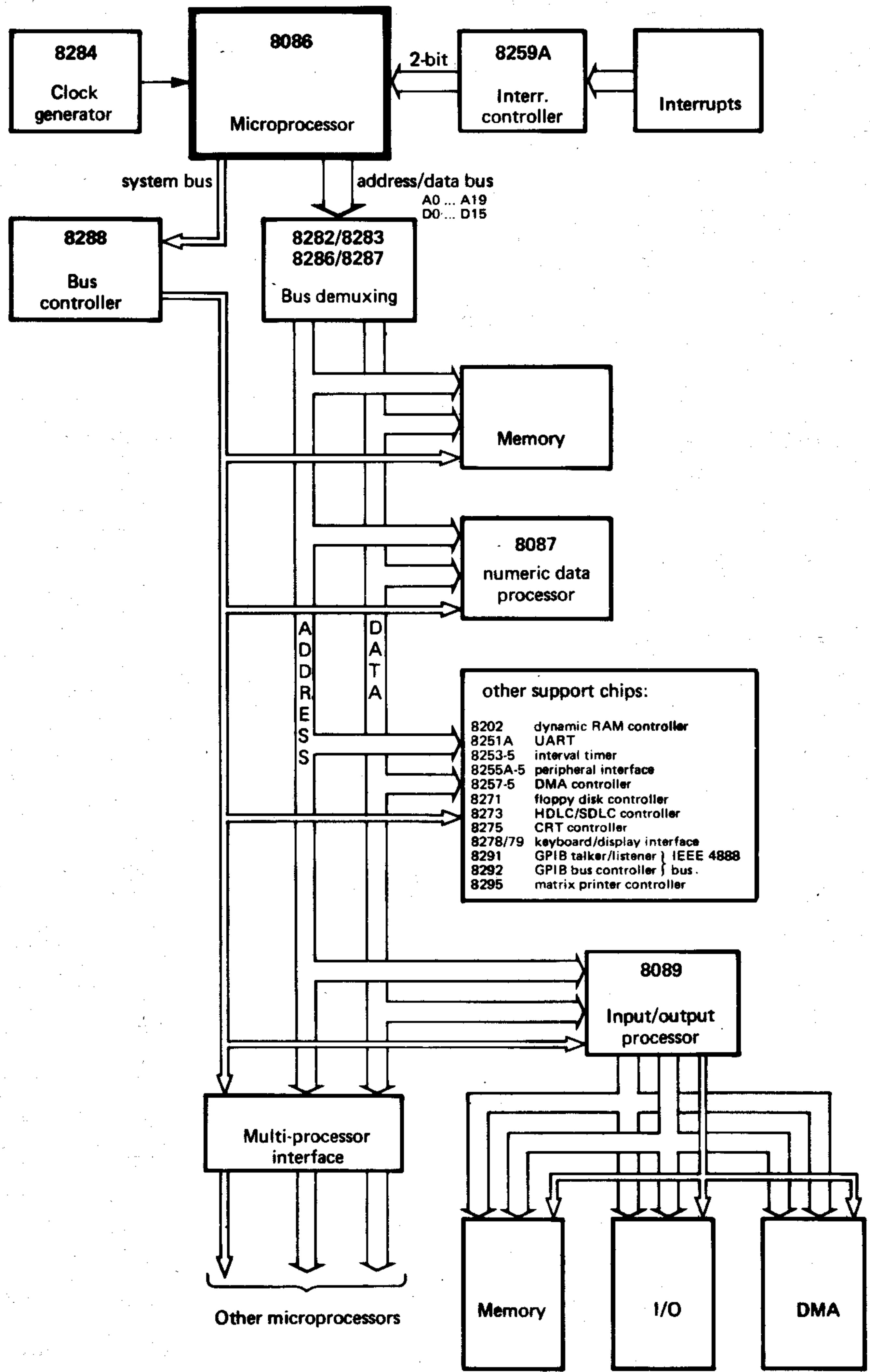
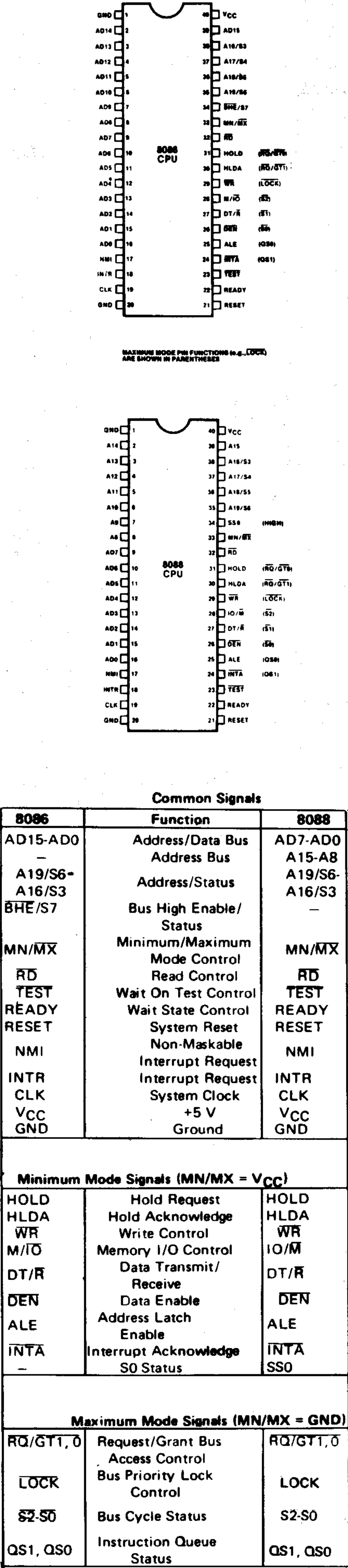
NON-SEGMENTED (Z8002): This scheme uses a non-segmented memory structure. The stack also grows downwards. The stack pointer (SP) is shown at two positions: 'SYSTEM STACK POINTER AFTER TRAP OR INTERRUPT' and 'SYSTEM STACK POINTER BEFORE TRAP OR INTERRUPT'. The stack contains the following fields from top to bottom: IDENTIFIER, FCW, and PC. A horizontal double-headed arrow indicates a width of '1 WORD'. The right side of the stack is labeled 'LOW ADDRESS' at the top and 'HIGH ADDRESS' at the bottom.

mejoras en el futuro. Motorola, por ejemplo, dice claramente: «la presente versión del 68000 no ofrece la posibilidad de realizar secuencias de operaciones (string). Pero en las siguientes versiones esto será posible incluso con coma flotante». Texas Instruments está trabajando durante «entre bastidores». ¿Sobre qué? Será interesante ver cómo se desarrollan los acontecimientos. En próximos números de ELEKTOR incluiremos artículos sobre cada una de las familias con tantos detalles como nos sea posible obtener. Mientras tanto, aplicaremos la política de utilizar el primer procesador que caiga en nuestras manos para cualquier tarea.

Tabla 5. Datos de comercialización de los distintos μP de 16 bits.

Tipo de procesador	Fabricante	Importador español
AMZ 8001/2	AMD	Sagriton; Castelló 25; Madrid-1
S9900	AMI	—
HD 68000	Hitachi	—
8086/8088	Intel	Interface; Ronda S. Pedro, 22; Barcelona-10
M5L 8086	Mitsubishi	—
MK 8086	Mostek	—
MC 68000	Motorola	Hispano Electrónica; Apartado de Correos 48; Alcorcón (Madrid)
NS 16000	National Semiconductor	<i>No comercializado todavía</i>
NS 16000	Fairchild	<i>No comercializado todavía</i>
R 68000	Rockwell	Comeltasa; Emilio Muñoz, 41; Madrid-17
Z 8001/2	SGS-ATES	Unitronics; Plaza de España, 18; Madrid-13
SAD 8086	Siemens	Siemens; Orense, 2; Madrid-20
TMS 9900	Texas Instruments	Texas Instruments; José Lázaro Galdiano, 6; Madrid-16
EF 68000	Thomson-CSF	Thomson-CSF. Div. Semicond.; Almagro, 3, 6.º Izda.; Madrid-4
A 8001/2/3/4	Zilog	Unitronics; Plaza de España, 18; Madrid-13

4a



81127 - 4a

Figura 4a. Los microprocesadores 8086 y 8088 pertenecen a la familia que Intel llama iAPX-86. Esta familia incluye varios procesadores subordinados. Se trata de circuitos auxiliares basados en los microprocesadores que realizan funciones que el procesador no puede realizar directamente. Algunos ejemplos son: los procesadores de datos numéricos (numeric data processor) y los procesadores de entrada/salida (input output processor). En su configuración mínima el procesador controla directamente el bus de control, pero en su configuración aplicada necesita el auxilio de un controlador de bus (bus controller).

4b

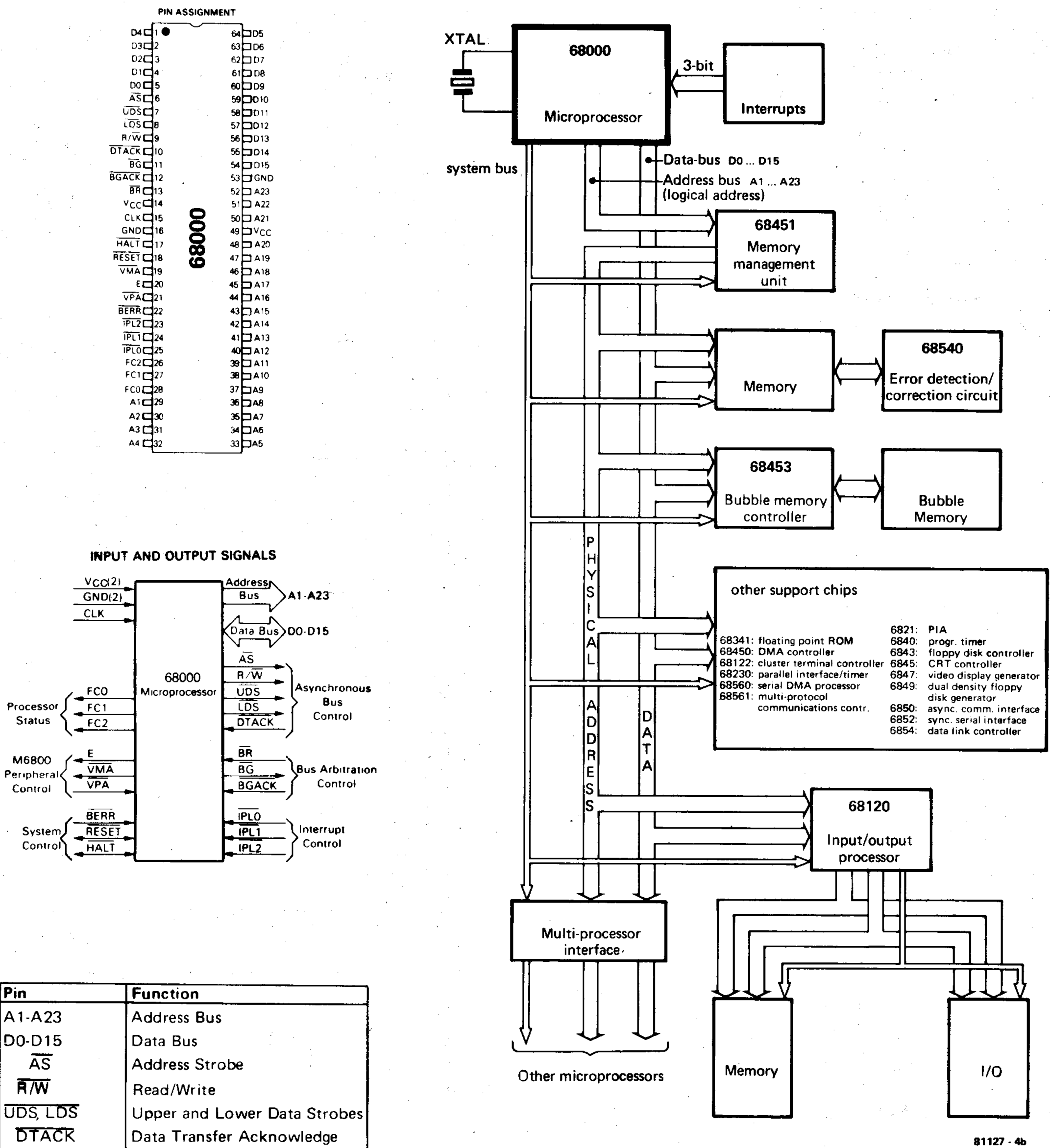
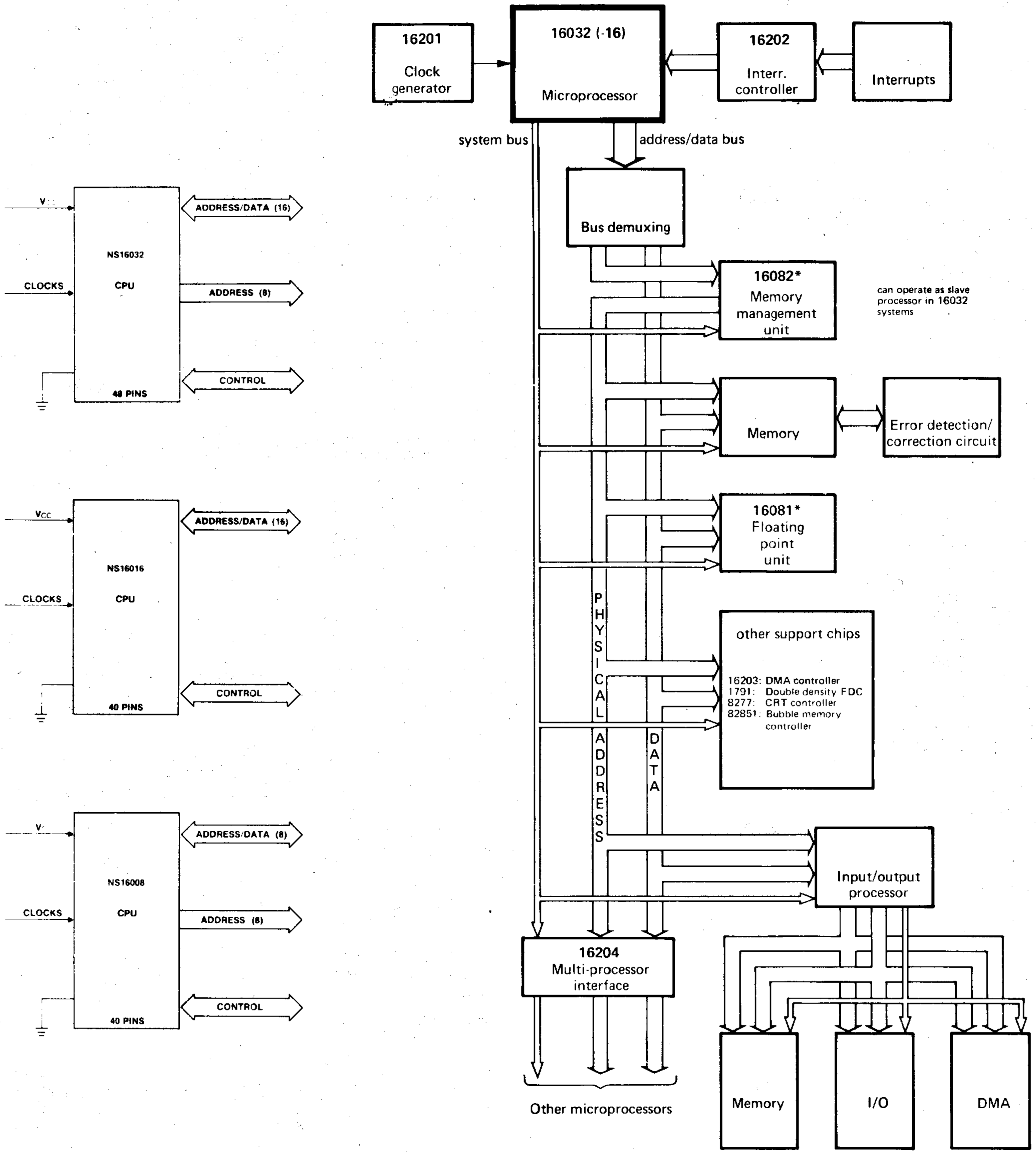


Figura 4b. El 68000 forma también parte de una familia numerosa. Algunos otros miembros de esta familia son también «inteligentes», como por ejemplo, la unidad de gestión de memoria (memory management unit) y el controlador de entrada/salida (input output procesor). Existe también un amplio número de circuitos auxiliares que podemos llamar «normales». Un punto importante a tener en cuenta es que Motorola ha asegurado que los circuitos integrados auxiliares existentes dentro de la serie 6800 pueden utilizarse con los sistemas 68000. Obsérvese también que éste es uno de los pocos procesadores de 16 bits que tiene un bus de direcciones y un bus de datos separados.

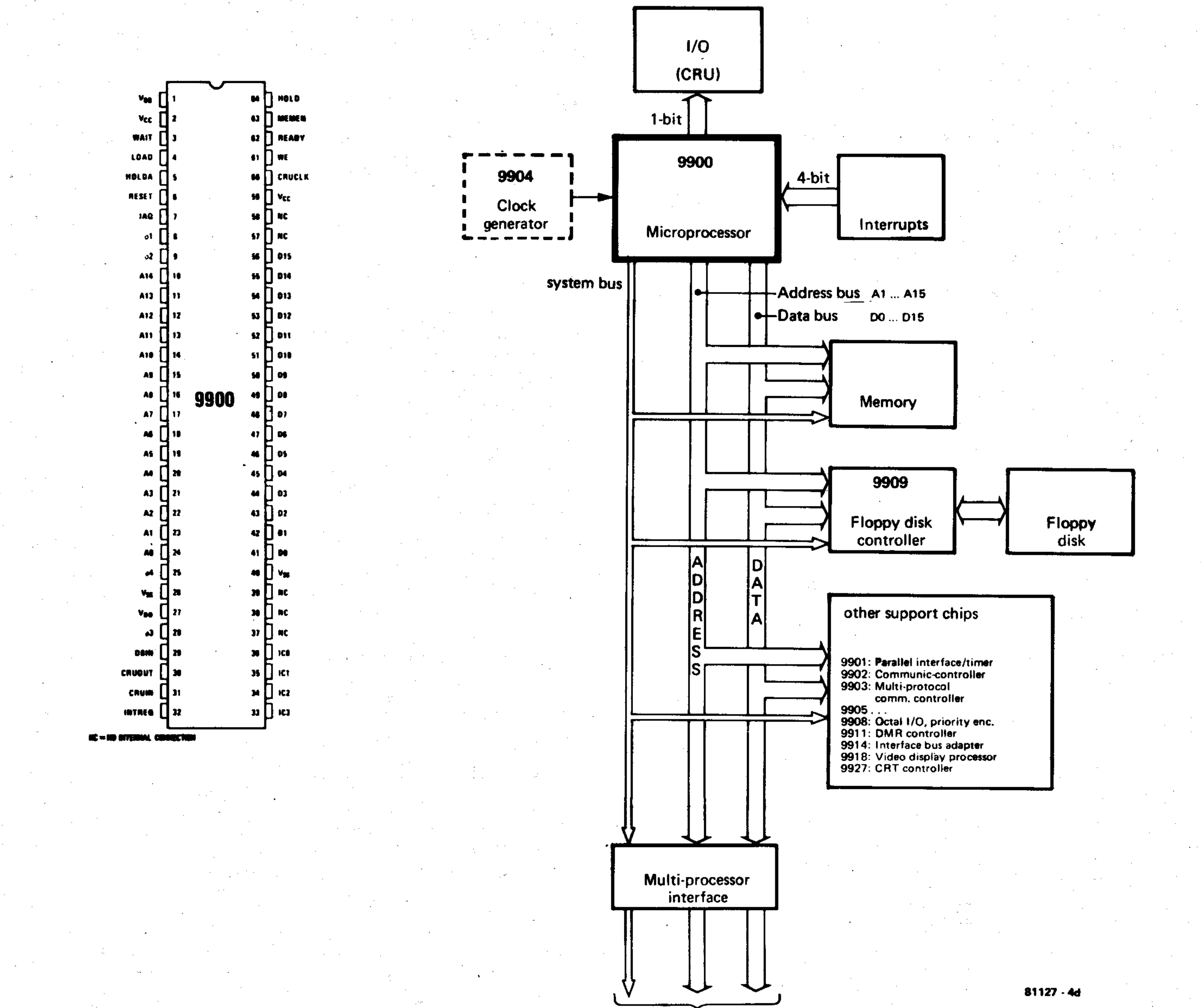
4c



- NS16032 I/O**
- 16-Bit Address/Data (MUX)
 - 8-Bit Address
 - 4 Bits Status
 - \overline{ADS}
 - \overline{DDIN}
 - \overline{HBE}
 - \overline{RDY}
 - \overline{HOLD} , \overline{HLDA} , \overline{ILO}
 - \overline{NMI} , \overline{INT}
 - \overline{ABT}
 - \overline{FLT} , $\overline{U/S}$, \overline{PFS}
 - $\overline{PH1}$, $\overline{PH2}$
 - \overline{RST}
 - \overline{SPC}
 - 2 GNDS And V_{CC}

Figura 4c. El 16000 es tan nuevo que no hemos obtenido la distribución exacta de sus patillas a la hora de realizar este artículo. Sin embargo, hemos recibido suficiente información preliminar para dar una imagen bastante completa de sus posibilidades. La familia 16000 también incluye varios circuitos auxiliares «inteligentes», llegando al extremo de que cuando en su literatura discute el juego de registros, también cuenta los registros correspondientes a la «floating point unit» y a la «memory management unit». Sin embargo, y en deferencia a los otros fabricantes, nosotros sólo hemos representado en la figura 1c., los registros correspondientes a la CPU. Uno de los puntos fuertes de la familia 16000 no se deduce inmediatamente de la observación del diagrama de bloques que damos aquí. Se trata de la facilidad con la que los módulos de software (secciones de programa y subrutinas en memoria ROM) pueden ser colocados en cualquier posición de la memoria. El juego de instrucciones y los modos de direccionamiento han sido proyectados teniendo presente esta posibilidad. National ha prometido proporcionar una amplia biblioteca de programas. Esto evidentemente facilitará mucho las cosas: «no es necesario inventar la rueda todos los días, basta con utilizar los planos ya existentes».

4d



Pin	Function
A0-A14	Address bus
D0-D15	Data bus
01-04	clock
V _{BB}	-5 V
V _{CC}	+ 5 V
V _{DD}	+12 V
V _{SS}	GND
INTREQ	Interrupt request
IC0-IC3	Interrupt codes
CRUIN	CRU data in
CRUOUT	CRU data out
CRUCLK	CRU clock
DBIN	Data bus in
MEMEN	Memory enable
WE	Write enable
READY	Memory ready
HOLD	Hold request
HOLDA	Hold acknowledge
WAIT	Wait indication
RESET	Reset
IAQ	Instruction acquisition
LOAD	Load WP and PC

Figura 4d. Este diagrama de bloques no da una imagen completa de lo que es en realidad la familia 9900. Texas Instruments, no sólo utiliza un gran número de circuitos auxiliares, sino que existe una serie entera de microprocesadores realizada tomando el 9900 como base: con o sin RAM y/o ROM, para diferentes aplicaciones,... etc. Como se dice en los manuales de Texas Instruments: «la familia 9900 es un grupo compatible de microprocesadores, microcomputadores, módulos de microcomputador y minicomputadores». Por otra parte, y a no muy largo plazo se espera la llegada de un nuevo miembro de la familia.

4e

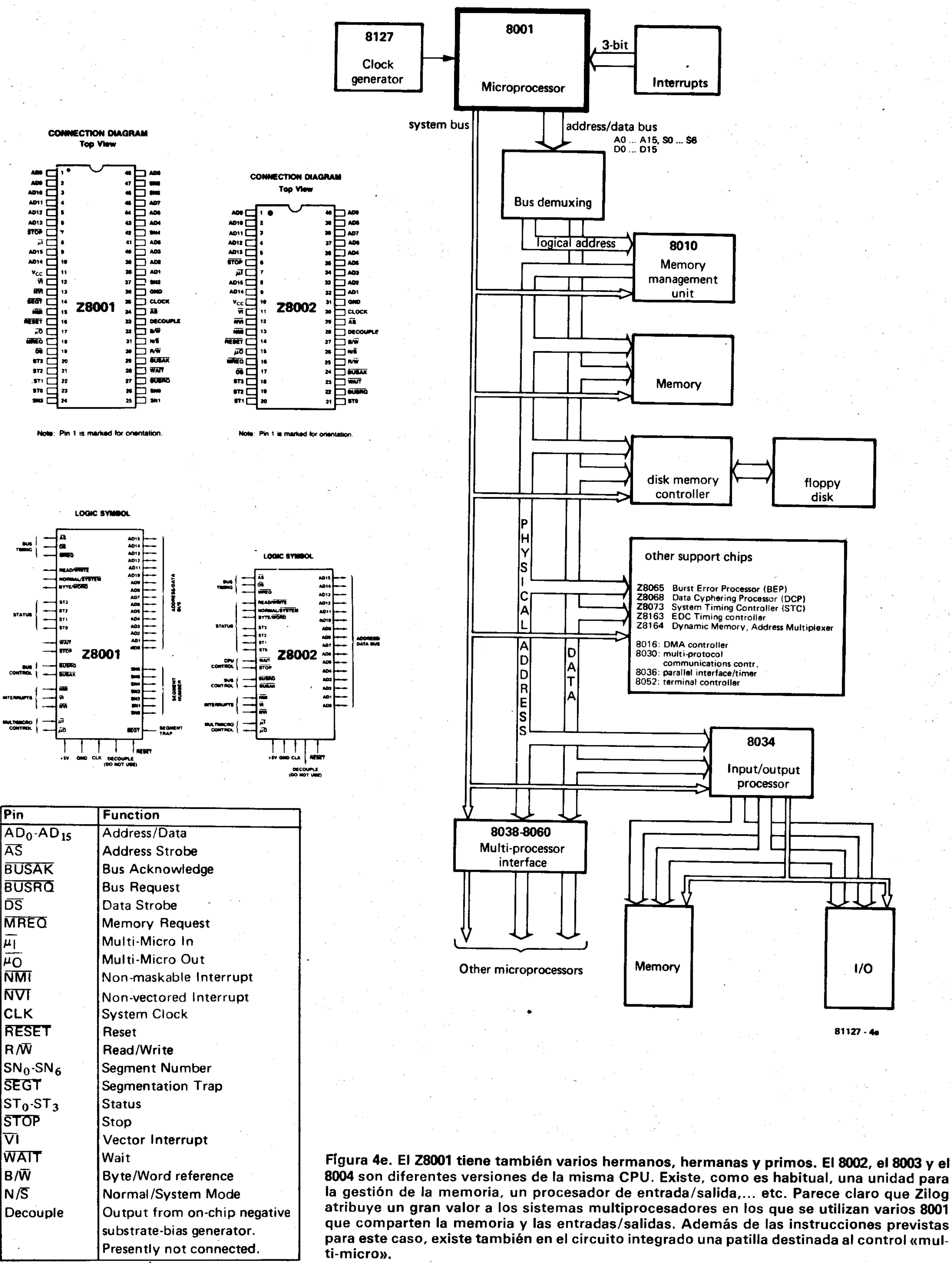


Figura 4e. El Z8001 tiene también varios hermanos, hermanas y primos. El 8002, el 8003 y el 8004 son diferentes versiones de la misma CPU. Existe, como es habitual, una unidad para la gestión de la memoria, un procesador de entrada/salida,... etc. Parece claro que Zilog atribuye un gran valor a los sistemas multiprocesadores en los que se utilizan varios 8001 que comparten la memoria y las entradas/salidas. Además de las instrucciones previstas para este caso, existe también en el circuito integrado una patilla destinada al control «multi-micro».